

มหาวิทยาลัยสงขลานครินทร์
คณะวิศวกรรมศาสตร์



สอบกลางภาค: ภาคการศึกษาที่ 1

ปีการศึกษา: 2545

วันที่สอบ: 2545

เวลาสอบ: น.

รหัสวิชา: 240-451

ห้องสอบ:

ชื่อวิชา: Integrated Circuit and VLSI design

อ่านรายละเอียดของข้อสอบ และคำแนะนำให้เข้าใจก่อนเริ่มทำข้อสอบ

เวลา: 3 ชั่วโมง (180 นาที)

รายละเอียดของข้อสอบ: ข้อสอบมีทั้งหมด 12 หน้า

อนุญาต:ให้นำหนังสือหรือสมุดโน้ตต่างๆ เข้าห้องสอบได้

คำสั่ง:

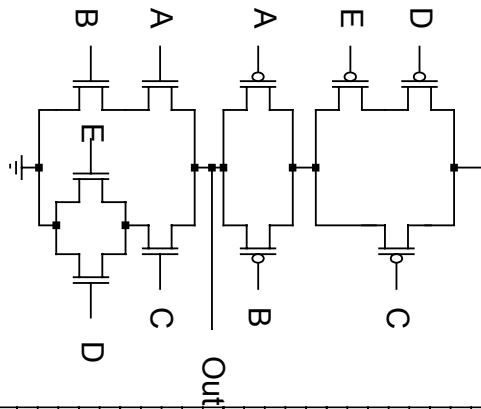
- ให้ทำทุกข้อ
- คำตอบทั้งหมดจะต้องเขียนลงในข้อสอบ
- เขียนชื่อและรหัสให้ชัดเจนในข้อสอบทุกแผ่น
- คำตอบส่วนใดอ่านไม่ออก จะถือว่าคำตอบนั้นผิด
- อ่านคำสั่งเพิ่มเติมในแต่ละข้อให้ชัดเจน

1. จงออกแบบวงจร CMOS ในระดับทรานซิสเตอร์ของวงจรดิจิทัลซึ่งมีสมการเอาต์พุตดังรูป (ห้ามใช้วงจรแบบ PLA หรือ PAL) 10 คะแนน

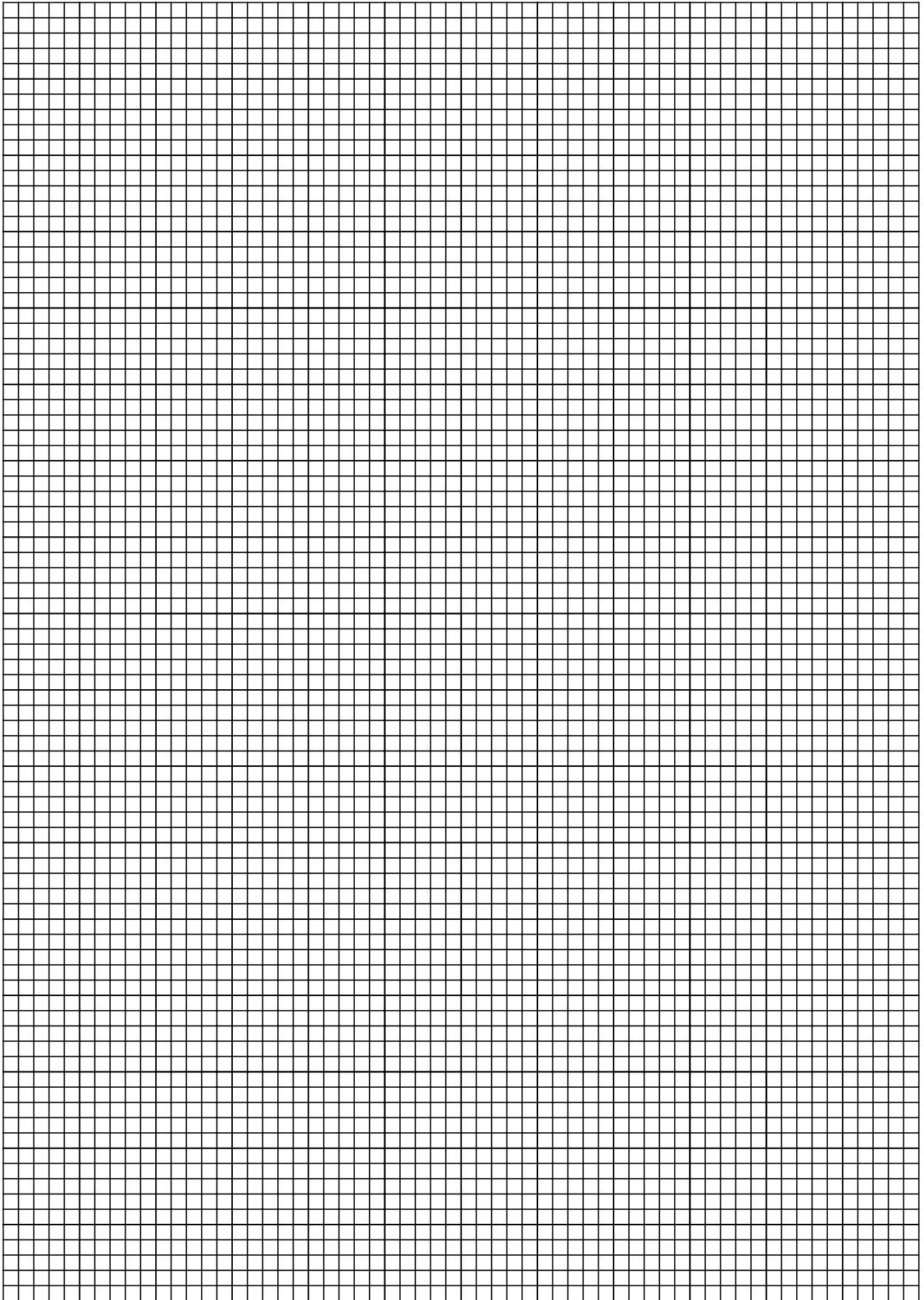
$$f1 = x_1 x_2 + \bar{x}_1 \bar{x}_2 x_3 + x_1 x_3$$

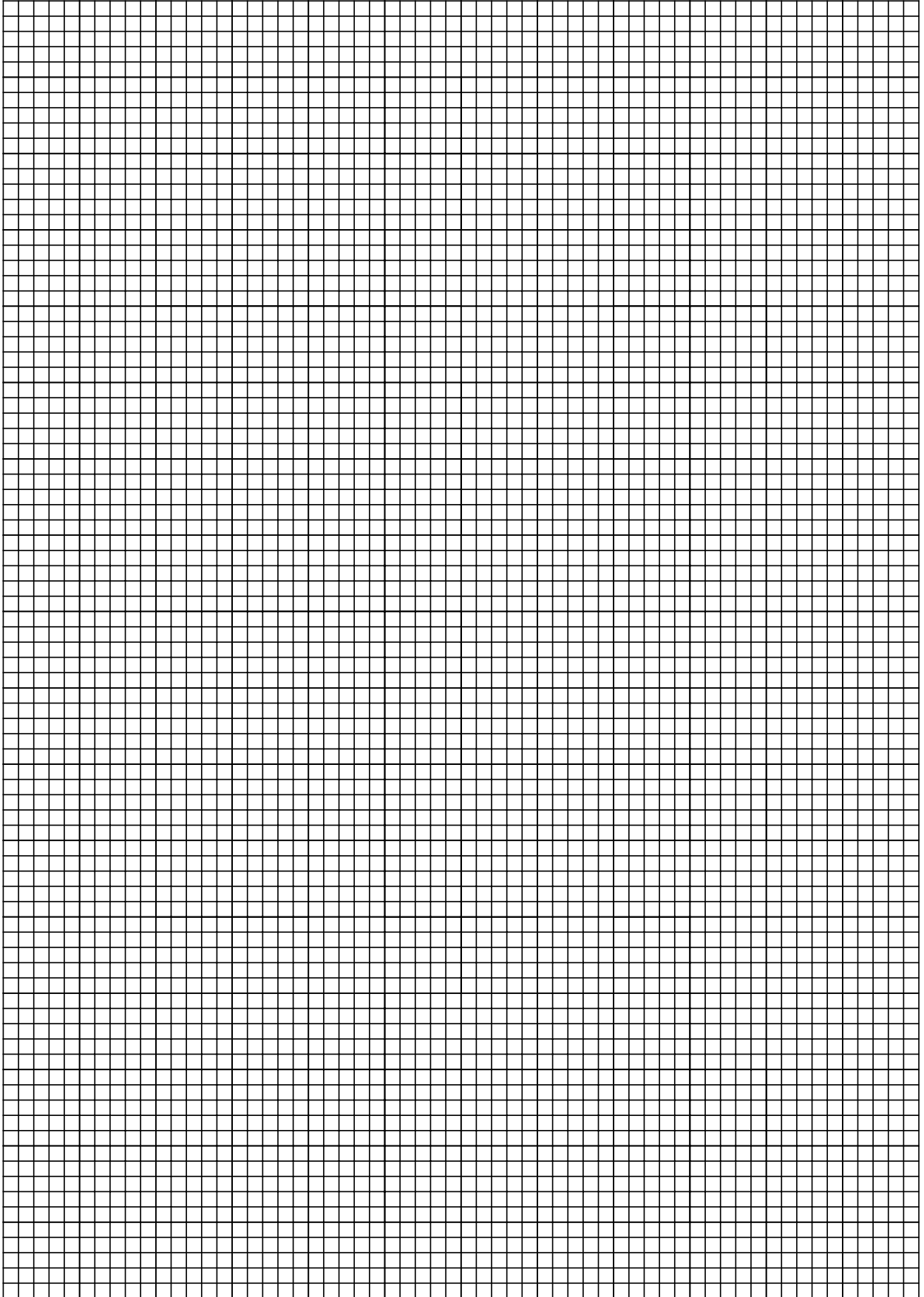
$$f2 = x_1 x_2 + x_1 \bar{x}_3 + \bar{x}_1 \bar{x}_2 x_3$$

2. จากวงจรดังรูปจงออกแบบวงจร CMOS ในระดับ Layout โดยใช้เทคโนโลยีการผลิตของ MOSIS แบบ N-Well ซึ่งมี Design rule แสดงไว้ในข้อสอบหน้า 8-12 (30 คะแนน)
กำหนดให้ ตาราง 1 ช่องเท่ากับ 1 แลมบ์ดา

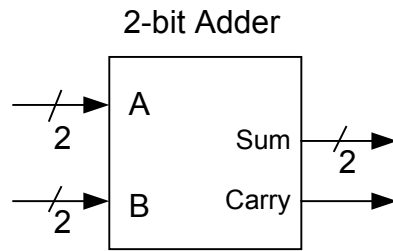


A large grid area for layout design, consisting of a 20x20 grid of squares. The grid is positioned to the right of the circuit diagram and below the text instructions.





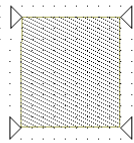
3. จงออกแบบวงจร Adder ขนาด 2 บิตในระดับทรานซิสเตอร์ โดยวางโครงสร้างการออกแบบวงจรเป็นวงจร CMOS แบบ Dynamic (15คะแนน)



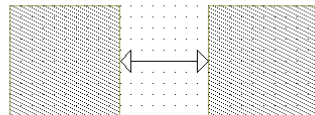
Mosis N-well 2.0U design rule

1. WELL

1.1 Width = 10

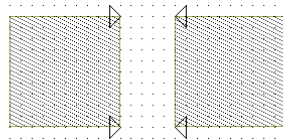


1.2 Space = 9 (diff. pot)



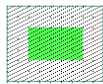
Not Checked !!!

1.3 Space = 6 (same. pot)

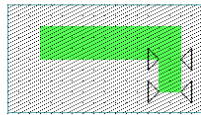


<< 4 errors >>

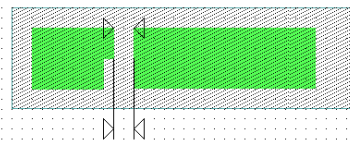
2. WELL, Select and Active



2.1 Width = 3



2.2 Space = 3

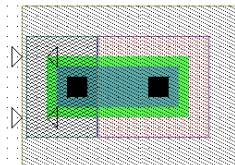
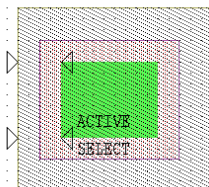


2.4 Space:

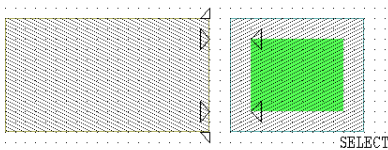
2.3 Space: Act to Wel

a. WelCnt to Wel.Edge = 3

a. to Well Edge = 5

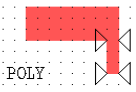


b. Space to Well = 5

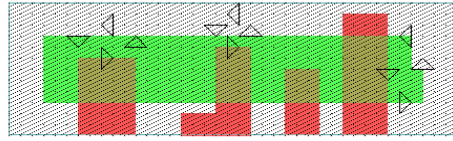


3. Poly

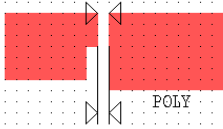
3.1 Width = 2



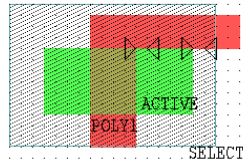
3.4 Source/Drain Width = 3



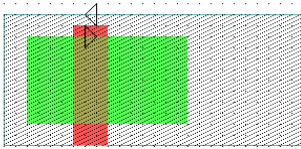
3.2 Space = 2



3.5 Poly to Act Space = 1

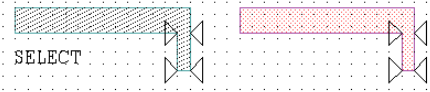
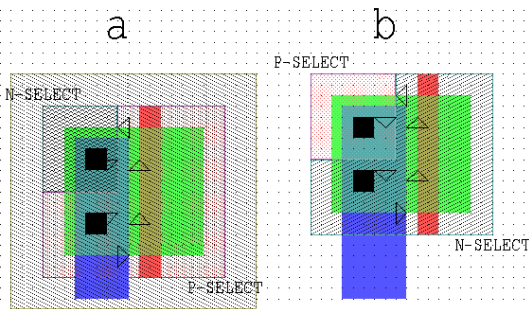


3.3 Gate Extend out Act = 2



4. Select

4.1 Source/Drain Width = 3 4.4a 4.4b Width = 2

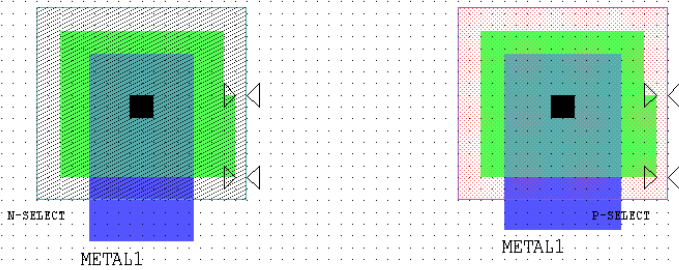


4.4c 4.4d Space = 2

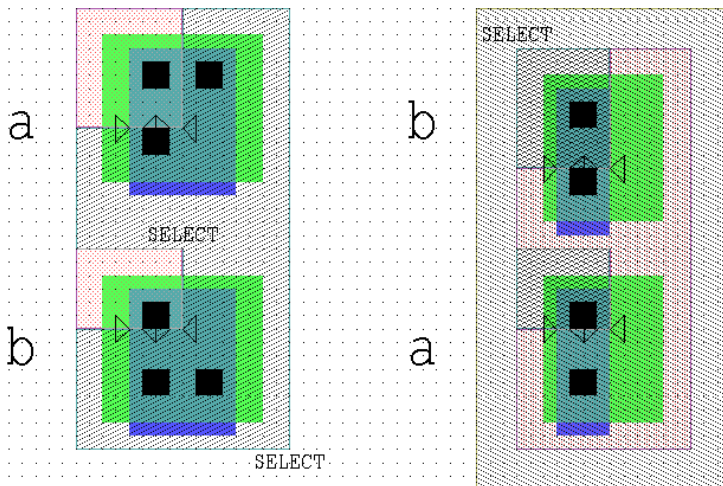


4.2 Space/Overlap Act = 2

a b

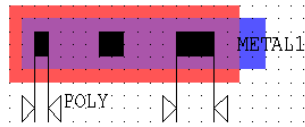


4.3. ActCnt to Sel.Edge = 1

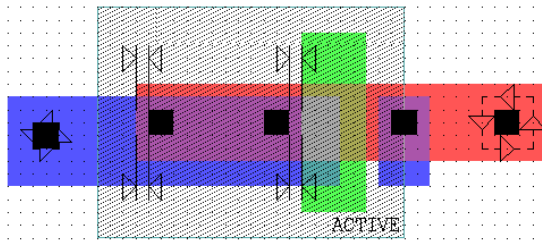


5. Metal Poly and Contact

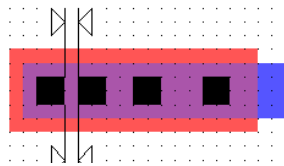
5.1A Exact Size = 2 X 2



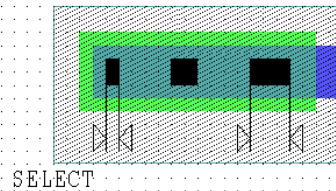
5.2A Field Poly Overlap = 1.5
Space to Gate = 1.5



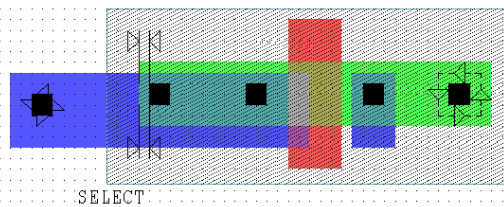
5.3A Spacing = 2



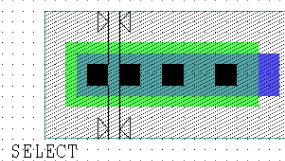
6.1A Exact Size = 2 X 2



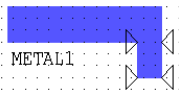
6.2A Field Act Overlap = 1.5



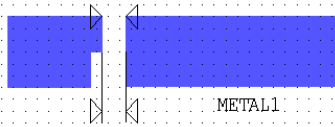
6.3A Spacing = 2



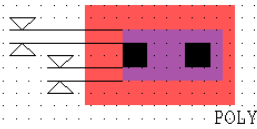
7.1 Width = 3



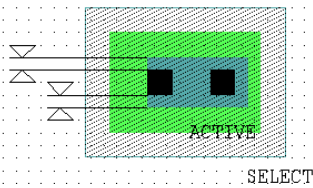
7.2 Spacing = 3



7.3 Overlap of PolyCnt = 1

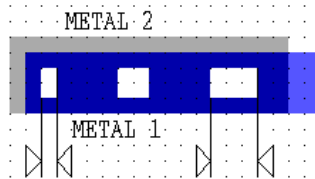


7.4 Overlap of ActCnt = 1



Metal and contact

8.1 Exact Size = 2 X 2



8.2 Spacing = 3

