

ชื่อ-สกุล..... รหัส.....

## มหาวิทยาลัยสงขลานครินทร์ คณะวิศวกรรมศาสตร์

สอบปลายภาค: ภาคการศึกษาที่ 1

ปีการศึกษา: 2547

วันที่สอบ: 1 ตุลาคม 2547

เวลาสอบ: 9:00-12:00น.

รหัสวิชา: 240-208

ห้องสอบ: A 401

ชื่อวิชา: Fundamentals of Computer Architecture

อ่านรายละเอียดของข้อสอบ และคำแนะนำให้เข้าใจก่อนเริ่มทำข้อสอบ

เวลา: 3 ชั่วโมง (180 นาที)

รายละเอียดของข้อสอบ: ข้อสอบมีทั้งหมด 11 หน้า

อนุญาต: เครื่องเขียนต่างๆ เช่น ปากกา หรือดินสอ

ไม่อนุญาต: หนังสือและสมุดโน๊ตใดๆ เข้าห้องสอบ

คำสั่ง:

- ให้ทำทุกข้อ
- คำตอบทั้งหมดจะต้องเขียนลงในข้อสอบ
- เขียนชื่อและรหัสให้ชัดเจนในข้อสอบทุกแผ่น แผ่นใดไม่เขียนหรือเขียนไม่ครบจะถูกหักคะแนน 1 คะแนน
- คำตอบส่วนใดอ่านไม่ออก จะถือว่าคำตอบนั้นผิด
- อ่านคำสั่งเพิ่มเติมในแต่ละข้อให้ชัดเจน
- ทุจริตในการสอบมีโทษขั้นต่ำปรับตกในรายวิชานั้นและพักการเรียน 1 ภาคการศึกษา โทษสูงสุดให้ออก

ชื่อ-สกุล..... รหัส.....

1. วิจารณ์การจัดการอุปกรณ์ I/O แบบ Isolated I/O กับ Memory-mapped I/O ต่างกันอย่างไร (2 คะแนน)

2. จงอธิบายวิธีการติดต่อกับอุปกรณ์ I/O ต่อไปนี้ (3 คะแนน)

polling.....

interrupt

DMA

3. ชีพิญญาสถาปัตยกรรม Von-Neumann และแบบ Harvard ต่างกันอย่างไร สถาปัตยกรรมแต่ละแบบ มีข้อดีข้อเสียอย่างไร (3 คะแนน)

ชื่อ-สกุล..... รหัส.....

4. จงเบริยบเทียบคุณสมบัติรวมทั้งข้อดีข้อเสียของชีพียแบบ RISC, CISC และ VLIW มาพอกสังเขป

(4 คะแนน)

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

5. จงอธิบายความหมายของคำต่างๆ ต่อไปนี้ (6 คะแนน)

UART

Firewire

South Bridge

Cache

TLB

Hot Swap

Overlay

Virtual Memory

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

ชื่อ-สกุล..... รหัส.....

.....รหัส.....

6. ใน การที่ระบบปฏิบัติการจะทำมัลติทาสกิ้ง(Multitasking) ได้นั้น ระบบยาardแวร์และชีพิญจะต้องมีคุณสมบัติใดสนับสนุนบ้าง จงอธิบายแต่ละคุณสมบัตินามอย่างละเอียด (8 คะแนน)

ชื่อ-สกุล..... รหัส.....

7. จากความรู้เรื่องหน่วยความจำ Cache ซึ่งนักศึกษาได้เรียนมา จงตอบคำถามต่อไปนี้ (6 คะแนน)

- Separated Cache กับ Unified Cache แตกต่างกันอย่างไร

- อัลกอริทึมในการตัดสินใจสำหรับการนำข้อมูลออกจาก Cache memory 3 แบบ ได้แก่ LRU , LFU , FIFO แต่ละแบบแตกต่างกันอย่างไร

- การเขียนข้อมูลลงใน Cache memory แบบ write back กับ write through ซึ่งมีการทำงานแตกต่างกันอย่างไร

- คำว่า Cache Hit กับ Cache Miss หมายความว่าอย่างไร

8. จงอธิบายความแตกต่างของสถาปัตยกรรมแบบ SIMD , SISD , MISD , MIMD (3 คะแนน)

ชื่อ-สกุล..... รหัส.....

9. จงออกแบบหน่วยความจำแคชของซีพียูซึ่งต้องหน่วยความจำได้ 1 Mbytes โดยกำหนดให้มีหน่วยความจำแคชน้ำด 2 Kbytes และแคชมีขนาดบล็อกละ 8 ไบต์ (15 คะแนน)

9.1 Direct mapped cache

9.2 Fully associative cache

9.3 4-way set associative

ชื่อ-สกุล..... รหัส.....

ชื่อ-สกุล..... รหัส.....

10. จากโปรแกรมต่อไปนี้ กำหนดให้ ชีพีย์ทำงานแบบเป็นลักษณะ 4 สเตจ ได้แก่ Fetch , Decode , Execute , writeback จงตอบคำถามข้อ 10.1-10.2

LD	R2, #10
ADD	R1, R2
DEC	R2
JMP	TEST
LD	R4, R3
INC	R1
ANL	R2, R4
DEC	R3
TEST:	DEC R1

- 10.1 จงเขียนแผนภาพการไหลของคำสั่งผ่านไปปีลайн (5 คะแนน)

ชื่อ-สกุล..... รหัส.....

10.2 ในโปรแกรมข้างต้น การทำงานแบบไปป์ไลน์เกิดปัญหาอะไรบ้าง และมีวิธีแก้ไขอย่างไร ให้แสดงผลของการแก้ไข โดยวัดแผนภาพการไหลของคำสั่งผ่านไปป์ไลน์ใหม่ (5 คะแนน)

.....

.....

.....

ชื่อ-สกุล..... รหัส.....

11. จากโปรแกรมต่อไปนี้ ให้วาดแผนภาพการไหลของคำสั่งผ่านไปป์ไลน์บันชีพิชัยแบบ 2-way

Superscalar มีจำนวนไปป์ลайн 4 สเตจ ได้แก่ Fetch , Decode , Execute , Writeback

สามารถทำ Operand forwarding ได้

I1 :	LD	R1, #5
I2 :	LD	R3, R1
I3 :	INC	R1
I4 :	ADD	R1, R3
I5 :	LD	R2, #7
I6 :	LD	R4, R2
I7 :	DEC	R2
I8 :	ADD	R2, R4
I9 :	ADD	R1, R2
I10 :	LD	R7, R1

11.1 กรณีรันแบบ in-order execution (5 คะเนน)

ชื่อ-สกุล..... รหัส.....

11.2 กรณีวันแบบ out-of-order execution (5 คะแนน)

อ.ปัญญาดิ ไชยการ และ อ.พัชรี เทพนิมิตร

ผู้ออกข้อสอบ