

ชื่อ-สกุล.....รหัส.....

มหาวิทยาลัยสงขลานครินทร์
คณะวิศวกรรมศาสตร์

สอบปลายภาค: ภาคการศึกษาที่ 2

ปีการศึกษา: 2547

วันที่สอบ: 25 กุมภาพันธ์ 2548

เวลาสอบ: 9.00 น. – 12.00 น.

รหัสวิชา: 240-208

ห้องสอบ: หัวหุ่น

ชื่อวิชา: Fundamentals of Computer Architecture

ทูลจัตในการสอบมีโทษขั้นต่ำปรับตกในรายวิชานั้นและ
พักการเรียน 1 ภาคการศึกษา โทษสูงสุดให้ออก

อ่านรายละเอียดของข้อสอบ และคำแนะนำให้เข้าใจก่อนเริ่มทำข้อสอบ

เวลาสอบ: 3 ชั่วโมง (180 นาที)

รายละเอียดของข้อสอบ: ข้อสอบมีทั้งหมด 13 หน้า

อนุญาต: เครื่องเขียนต่างๆ เช่น ปากกา หรือดินสอ

ไม่อนุญาต: หนังสือและสมุดโน้ตใดๆ เข้าห้องสอบ

คำสั่ง:

- ให้ทำทุกข้อ
- คำตอบทั้งหมดจะต้องเขียนลงในข้อสอบ
- เขียนชื่อและรหัสให้ชัดเจนในข้อสอบทุกแผ่น แผ่นใดไม่เขียนหรือเขียนไม่ครบจะถูกหักคะแนน 1 คะแนน
- คำตอบส่วนใดอ่านไม่ออก จะถือว่าคำตอบนั้นผิด
- อ่านคำสั่งเพิ่มเติมในแต่ละข้อให้ชัดเจน

ชื่อ-สกุล.....รหัส.....

1. คุณสมบัติต่อไปนี้ของคุณสมบัติของสถาปัตยกรรมแบบใด (4 คะแนน)
 - 1.1 มีคำสั่งให้ใช้งานจำนวนมาก
 - 1.2 คำสั่งมีเฉพาะคำสั่งพื้นฐาน
 - 1.3 ชุดคำสั่งมีความซับซ้อนในการทำงานสูง
 - 1.4 มี execute unit จำนวนหลายตัว
 - 1.5 มี addressing mode ให้เลือกใช้จำนวนมาก
 - 1.6 ความยาวของรหัสคำสั่งไม่คงที่
 - 1.7 มี addressing mode ให้เลือกใช้งานไม่กี่แบบ
 - 1.8 ใช้ Control Unit แบบ Hardwired
 - 1.9 ใช้ Control Unit แบบ Microprogram
 - 1.10 สามารถเขียนโปรแกรมได้ง่าย
 - 1.11 โปรแกรมแอสเซมบลีมีขนาดใหญ่
 - 1.12 โครงสร้างมีความซับซ้อนสูง
 - 1.13 มักใช้ในงานที่ไม่ต้องการเปลี่ยนแปลงซอฟต์แวร์
 - 1.14 มักใช้ในงานประเภทประหยัดพลังงาน
 - 1.15 มักนำมาใช้ในเครื่อง PC
 - 1.16 มักใช้งานในเครื่องระดับ Workstation ขึ้นไป
 - 1.17 ใช้ใน DSP (digital signal processing)
 - 1.18 CPU ตระกูล 80x86
 - 1.19 CPU ตระกูล MIPS
 - 1.20 CPU ตระกูล SPARC

2. จากความรู้เรื่องหน่วยความจำแคชซึ่งนักศึกษาได้เรียนมา จงตอบคำถามต่อไปนี้ (4 คะแนน)

- Separated Cache กับ Unified Cache แตกต่างกันอย่างไร

.....

.....

.....

.....

.....

ชื่อ-สกุล.....รหัส.....

- อัลกอริทึมในการตัดสินใจสำหรับการนำข้อมูลออกจาก Cache memory 3 แบบ ได้แก่ LRU , LFU , FIFO แต่ละแบบแตกต่างกันอย่างไร

.....
.....
.....
.....
.....

- การเขียนข้อมูลลงใน Cache memory แบบ write back กับ write through มีการทำงานแตกต่างกันอย่างไร

.....
.....
.....
.....
.....

- คำว่า Cache Hit , Cache Miss และ Hit rate หมายความว่าอย่างไร

.....
.....
.....
.....
.....
.....
.....

3. จงออกแบบหน่วยความจำแคชของซีพียูซึ่งอ้างหน่วยความจำได้ 2 Mbytes โดยกำหนดให้มีหน่วยความจำแคชขนาด 512 bytes และแคชมีขนาดบล็อกละ 16 ไบต์ (7 คะแนน)

3.1 Direct mapped cache

.....
.....
.....
.....
.....

ชื่อ-สกุล.....รหัส.....

4. กำหนดให้โปรเซสเซอร์ทำคำสั่งต่อไปนี้ โดยใช้การทำงานแบบไปป์ไลน์ 4 stage คือ Fetch , Decode , Execute , Write (7 คะแนน)

I1 :	LD	R5, R1
I2 :	JMP	I6
I3 :	DEC	R1
I4 :	LD	R7, R1
I5 :	INC	R7
I6 :	LD	R1, R2
I7 :	DEC	R5
I8 :	LD	R2, R5
I9 :	INC	R3
I10:	LD	R1, R3

- 4.1 จงวาดภาพการไหลของคำสั่งผ่านไปป์ไลน์

ชื่อ-สกุล.....รหัส.....

4.2 จากรูปที่ได้ในข้อ 4.1 การทำงานดังกล่าวเกิด stall และ branch penalty ขึ้นหรือไม่ ถ้าเกิดขึ้น จำนวน stall และ branch penalty มีอย่างละกี่ cycle และจาก stall ที่เกิดขึ้น อยากทราบว่าเกิดจากปัญหาอะไร และสามารถแก้ไขปัญหานั้นได้อย่างไร รวมทั้งแสดงผลที่ได้ของการแก้ปัญหาดังกล่าว ด้วยแผนภาพการไหลของคำสั่งผ่านไปป์ไลน์

.....

.....

.....

.....

.....

.....

.....

ชื่อ-สกุล.....รหัส.....

4.3 หากกำหนดให้ โพรเซสเซอร์เป็นสถาปัตยกรรมแบบ von-Neumann ซึ่งทำให้เกิด Structure Hazard ขึ้น จงอธิบายว่าปัญหาดังกล่าวมีลักษณะอย่างไร และมีวิธีแก้ไขอย่างไรโดยยังคงใช้ โพรเซสเซอร์สถาปัตยกรรมแบบเดิม

.....

.....

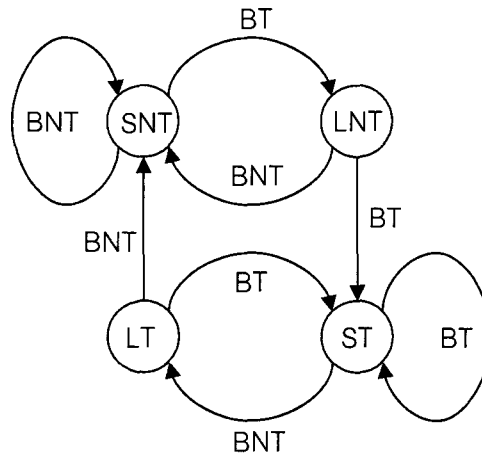
.....

.....

.....

.....

5. จากรูปแผนภาพการทำนายสำหรับใช้ในวิธี Dynamic Branch Prediction (2 คะแนน)



รูปแสดง 4-state algorithm

สมมติมี คำสั่งกระโดดแบบมีเงื่อนไข ซึ่งใช้เทคนิค Dynamic Branch Prediction แก้ปัญหา จาก เหตุการณ์ต่อไปนี้ อยากรทราบว่าทำนายว่าควรมีการกระโดดเกิดขึ้นหรือไม่ กำหนดให้ ซีพียูเก็บค่าที่ ตัดสินใจในอดีต 2 ครั้ง จึงจะทำการตัดสินใจ

- เริ่มต้นทำนายว่าเป็น LNT แล้ว คำสั่งนั้นเกิดการกระโดดขึ้น 2 ครั้งติดกัน
- เริ่มต้นทำนายว่าเป็น LNT แล้ว คำสั่งนั้นเกิดการกระโดดและไม่กระโดด
- เริ่มต้นทำนายว่าเป็น LT แล้ว คำสั่งนั้นเกิดการกระโดดและไม่กระโดด
- เริ่มต้นทำนายว่าเป็น SNT แล้ว คำสั่งนั้นเกิดการกระโดดขึ้น 2 ครั้งติดกัน

.....

.....

.....

.....

ชื่อ-สกุล.....รหัส.....

- เริ่มต้นทำนายว่าเป็น SNT แล้ว คำสั่งนั้นเกิดการกระโดดและไม่กระโดด

6. จากโปรแกรมด้านล่าง จงวาดแผนภาพการไหลของคำสั่งผ่านไปป์ไลน์บนซีพียูแบบ 2-way Superscalar มีจำนวนไปป์ไลน์ 4 สเตจ ได้แก่ Fetch , Decode , Execute , Write back และสามารถทำ Operand forwarding ได้ (6 คะแนน)

I1	:	LD	R2, #20
I2	:	ADD	R4, R2
I3	:	DEC	R3
I4	:	LD	R1, R3
I5	:	INC	R2
I6	:	ADD	R1, R3
I7	:	LD	R5, R2
I8	:	INC	R4
I9	:	ADD	R3, R4
I10	:	ADD	R1, R2

6.1 กรณีสลับแบบ In – order execution

ชื่อ-สกุล.....รหัส.....

6.2 กรณีรันแบบ Out – of –order execution

ชื่อ-สกุล.....รหัส.....

7. การติดต่อระบบ I/O (Input/Output) แบบ memory-mapped I/O และแบบ separate I/O space แตกต่างกันอย่างไรร (3 คะแนน)

.....

.....

.....

.....

.....

.....

.....

8. จงบอกขั้นตอนของการทำอินเทอร์รัปต์ของไมโครโพรเซสเซอร์เพื่อทำงานกับอุปกรณ์ที่ต้องการขออินเทอร์รัปต์ (4 คะแนน)

.....

.....

.....

.....

.....

.....

.....

9. การออกแบบเพื่อติดต่อกับ I/O แบบ interrupt หรือแบบ DMA มีวิธีการเลือกอย่างไร (2 คะแนน)

.....

.....

.....

.....

.....

.....

10. รูปแบบการส่งผ่านข้อมูลผ่านทาง parallel port แตกต่างจาก serial port อย่างไร (1คะแนน)

.....

.....

.....

