

มหาวิทยาลัยสงขลานครินทร์

คณะวิศวกรรมศาสตร์



สอบปลายภาค : ภาคการศึกษาที่ 1

ปีการศึกษา : 2550

วันที่สอบ : 4 ตุลาคม 2550

เวลาสอบ : 09.00 – 12.00 น.

รหัสวิชา : 240-440

ห้องสอบ : ๔201

ชื่อวิชา : VLSI System Design

คำสั่ง : อ่านรายละเอียดของข้อสอบ และคำแนะนำให้เข้าใจก่อนเริ่มทำข้อสอบ

อนุญาต : เครื่องเขียนต่าง ๆ เช่น ปากกา หรือ ดินสอ
: เครื่องคิดเลข, หนังสือ หรือ เอกสารใด ๆ เข้าห้องสอบ

เวลา : 3 ชั่วโมง (180 นาที)

คำแนะนำ

- ข้อสอบมีจำนวน 5 หน้า 6 ข้อ (ไม่รวมใบปะหน้า) คะแนนรวม 80 คะแนน
- เขียนคำตอบลงในข้อสอบเท่านั้น
- ใช้ดินสอทำข้อสอบได้ กรณีเขียนไม่ชัดหรืออ่านไม่ออก จะถือว่าคำตอบนั้นผิด
- อ่านคำสั่งในแต่ละข้อให้เข้าใจก่อนลงมือทำ
- อย่าลืม เขียน ชื่อ-นามสกุล และรหัสนักศึกษา ลงในข้อสอบทุกแผ่น

– ทูจริตในการสอบมีโทษขั้นต่ำปรับตกในรายวิชานี้ และพักการเรียน 1 ภาคการศึกษา –

-- โทษสูงสุดคือ ไล่ออก --

1. จงตอบคำถามต่อไปนี้ (10 คะแนน)

1.1) จงอธิบายการสูญเสียพลังงาน (power) ในรูปแบบของ dynamic dissipation รวมทั้งเขียนอธิบายสมการค่าเฉลี่ยของการสูญเสียพลังงานแบบไดนามิก (2 คะแนน)

1.2) RC Delay ถูกนำมาใช้ในการหาค่า Delay ใน wire ได้อย่างไรอธิบายมาพอสังเขป (2 คะแนน)

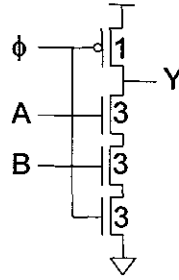
1.3) จงเขียนอธิบายลักษณะสัญญาณนาฬิกา clk ด้วยภาษา SPICE กำหนดให้สัญญาณนาฬิกามี duty cycle 50%, 200ps สำหรับ fall และ rise time, มีคาบ period = 1,000 ps และมีแรงดันไฟฟ้าอยู่ที่ 3.3 V (3 คะแนน)

1.4) จงวาดรูปวงจรถรานซิสเตอร์ (static CMOS) แทนการทำงานของสมการต่อไปนี้ (3 คะแนน)

$$Y = (A + C + D*B)$$

2. จงคำนวณ delay ต่ำสุดที่จะใช้ในการคำนวณ $F = A + B + C$ กำหนดให้แต่ละ input มีขนาดของทรานซิสเตอร์ขนาดสูงสุด 20λ และมี output ที่จะต้องไป drive load ขนาดเท่ากับทรานซิสเตอร์ขนาด 120λ เมื่อได้ค่า delay ต่ำสุดที่จะเกิดขึ้นในหน่วย λ แล้ว จงคำนวณหาขนาดของทรานซิสเตอร์ที่เหมาะสมกับ delay นั้น (20 คะแนน)

3. จงอธิบายการทำงานของลอจิกเกต NAND 2 อินพุตดังในรูปด้านล่างนี้ ด้วยการวาด wave-form เมื่อกำหนดให้มีอินพุต A=1 และ B=0 (5 คะแนน)



4. จงอธิบายปัญหาการเกิด Monotonicity ในวงจรแบบ dynamic logic (5 คะแนน)

5. จงออกแบบวงจร XNOR ด้วย pass transistor logic

5.1 แบบ Pseudo-nMOS (4 คะแนน)

5.2 แบบ Dual-Rail Domino (4 คะแนน)

5.3 แบบ DPL (4 คะแนน)

5.4 แบบ LEAP (4 คะแนน)

5.5 แบบ CMOSTG (4 คะแนน)

6. จงออกแบบและสร้างวงจรคูณขนาด 4×4 ในระดับของทรานซิสเตอร์ กำหนดให้ใช้วิธีการบวกแบบ Carry Look-ahead (CLA) (20 คะแนน)