ชื่อ-สกุล____รหัส ____________

มหาวิทยาลัยสงขลานครินทร์

คณะวิศวกรรมศาสตร์

สอบกลางภาค : ภาคการศึกษาที่ 1 **ปีการศึกษา** : 2551

วันที่สอบ : 3 สิงหาคม 2551 **เวลาสอบ** : 13.30 – 16.30 น.

รหัสวิชา : 241-307 / 240-208 **ห้องสอบ** : R200

ชื่อวิชา : COMPUTER SYSTEMS ARCHITECTURES AND ORGANIZATIONS / FUNDAMENTALS OF COMPUTER ARCHITECTURE

คำสั่ง : อ่านรายละเอียดของข้อสอบ และคำแนะนำให้เข้าใจก่อนเริ่มทำข้อสอบ

อนุญาต : เครื่องเขียนต่าง ๆ เช่น ปากกา หรือ ดินสอ

: เครื่องคิดเลข

เวลา : 3 ชั่วโมง (180 นาที)

คำแนะนำ

- ข้อสอบมีจำนวน 7 หน้า (ไม่รวมใบปะหน้า) คะแนนรวม 45 คะแนน
- เขียนคำตอบลงในข้อสอบเท่านั้น
- ใช้ดินสอทำข้อสอบได้ กรณีเขียนไม่ชัดหรืออ่านไม่ออก จะถือว่าคำตอบนั้นผิด
- อ่านคำสั่งในแต่ละข้อให้เข้าใจก่อนลงมือทำ
- **อย่าลืม เขียน ชื่อ-นามสกุล และรหัสนักศึกษา ลงในข้อสอบทุกแผ่น**

– ทุจริตในการสอบมีโทษขั้นต่ำปรับตกในรายวิชานี้ และพักการเรียน 1 ภาคการศึกษา –

– โทษสูงสุดคือ ไล่ออก –

1. สามารถแบ่งฟังก์ชันการทำงานของคอมพิวเตอร์ออกได้เป็น 4 รูปแบบได้แก่อะไรบ้าง จงอธิบายมาพอสังเขป (8 คะแนน)

1.1)

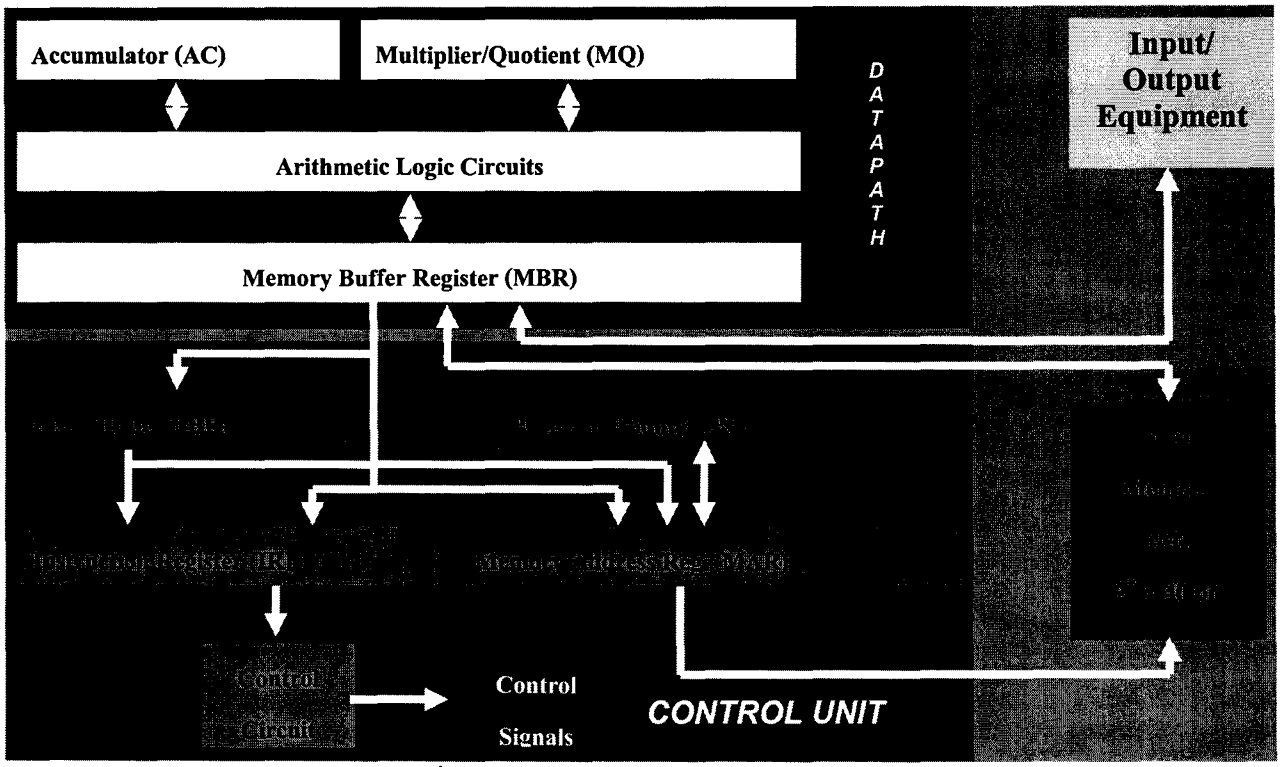
1.2)

1.3)

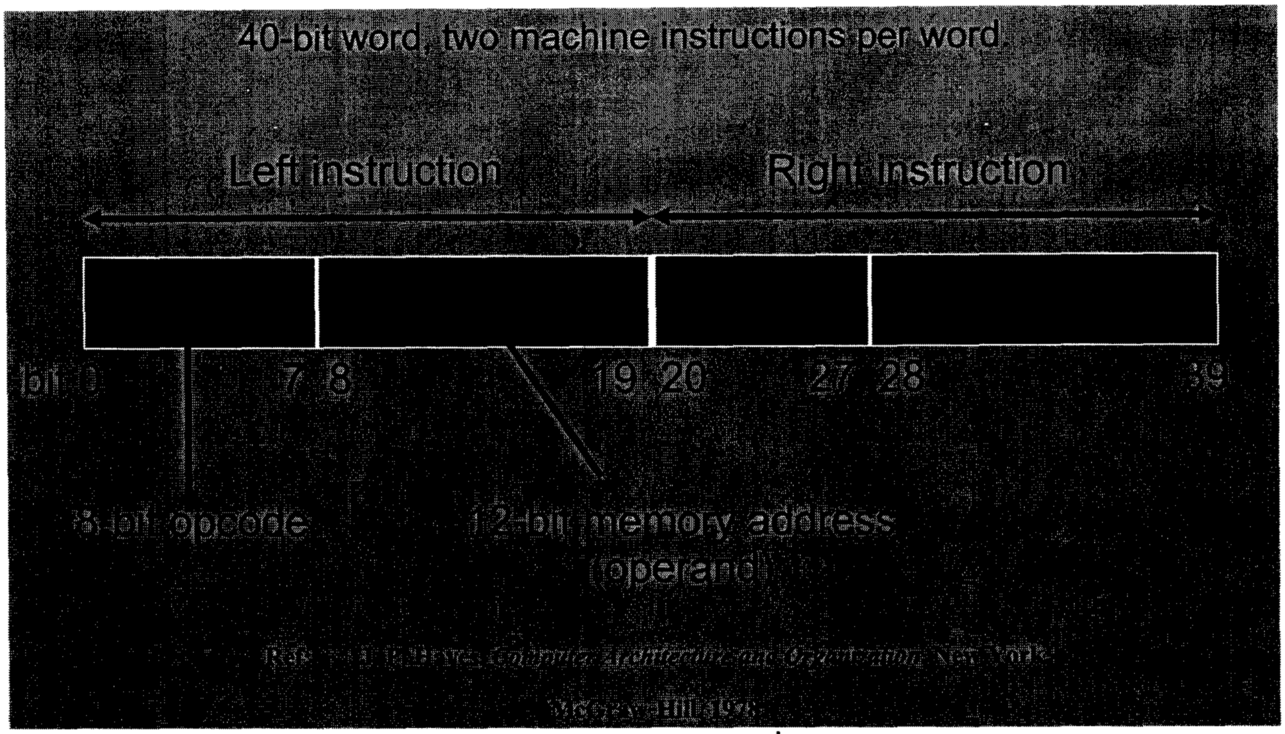
1.4)

2. จงอธิบายโครงสร้างของสถาปัตยกรรมคอมพิวเตอร์แบบ Von Neumann Machine (2 คะแนน)

3. จากสถาปัตยกรรมของโพรเซสเซอร์ที่ให้มาแสดงดังรูปที่ 3.1(a) และสถาปัตยกรรมของชุดคำสั่งใน IAS ดังแสดงในรูปที่ 3.1(b) จงตอบคำถามต่อไปนี้ (20 คะแนน)



รูปที่ 3.1 (a) สถาปัตยกรรมโพรเซสเซอร์ IAS

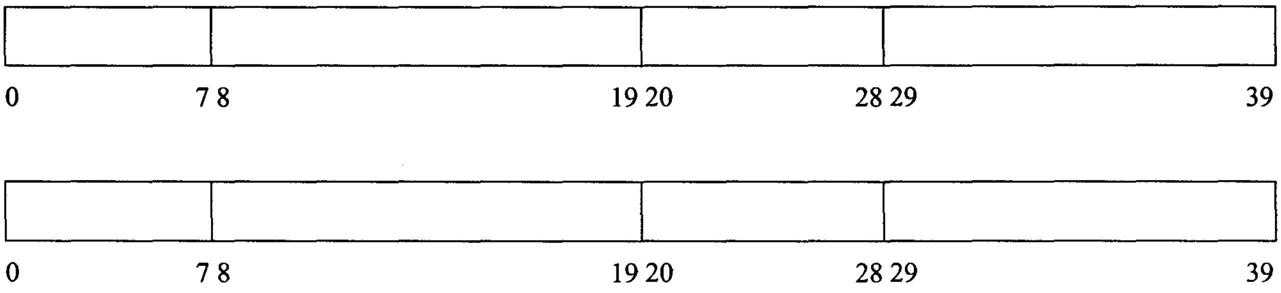


3.1 (b) สถาปัตยกรรมของชุดคำสั่งใน IAS

3.1 จงเขียนค่า machine code ลงช่องตารางชุดคำสั่งของ IAS ที่ให้มาเมื่อต้องการทำงาน 4 คำสั่งดังต่อไปนี้

Instruction	**Opcode**	**description**
Load M(100)	00000001	AC $\leftarrow$ M(100)
ADD M(101)	00000101	AC $\leftarrow$ M(101)
STOR M(102)	00000010	M(102) $\leftarrow$ AC

(5 คะแนน)



ช่องตารางชุดคำสั่งของ IAS

3.2 จงเขียนอธิบายขั้นตอนการทำงาน (instruction cycle) ของการทำคำสั่ง ADD M(101)
(5 คะแนน)

3.3. จงเติมคำในช่องว่างเกี่ยวกับรีจิสเตอร์ภายในของสถาปัตยกรรม IAS (5 คะแนน)

Register	**Size**	**Function**
Program Counter (PC)		Holds memory address of next instruction
Accumulator (AC)	40 bit	
Memory buffer (MBR)		
Instruction buffer (IBR)		
Instruction register (IR)		
Memory Address (MAR)		

3.4 จงหาค่าที่หายไปในหน่วยความจำและในรีจิสเตอร์ภายในเมื่อโพรเซสเซอร์ที่การทำงานตามคำสั่งในข้อ 3.1
(5 คะแนน)

ก่อนเริ่ม Cycle การทำงานของ "Load M(100)"

00FF	100
0011	101
0000	102
	900 {load M(100)}
	901 {ADD M(101)}
	902 { STOR M(102)}

หน่วยความจำ

900	PC
0000	AC
0000	IR
0000	MAR

สิ้นสุด Cycle การทำงานของ "Load M(100)"

หน่วยความจำ				
00FF	100		900	PC
0011	101		0000	AC
0000	102		0000	IR
			0000	MAR
	900 {load M(100)}			
	901 {ADD M(101)}			
	902 { STOR M(102)}			

หน่วยความจำ

ก่อนเริ่ม Cycle การทำงานของ "ADD M(101)"

หน่วยความจำ				
00FF	100		900	PC
0011	101		0000	AC
0000	102		0000	IR
			0000	MAR
	900 {load M(100)}			
	901 {ADD M(101)}			
	902 { STOR M(102)}			

หน่วยความจำ

สิ้นสุด Cycle การทำงานของ "ADD M(101)"

หน่วยความจำ				
00FF	100		900	PC
0011	101		0000	AC
0000	102		0000	IR
			0000	MAR
	900 {load M(100)}			
	901 {ADD M(101)}			
	902 { STOR M(102)}			

หน่วยความจำ

ก่อนเริ่ม Cycle การทำงานของ "STOR M(102)"

หน่วยความจำ	Address
00FF	100
0011	101
0000	102
	900 {load M(100)}
	901 {ADD M(101)}
	902 { STOR M(102)}

Value	Register
900	PC
0000	AC
0000	IR
0000	MAR

สิ้นสุด Cycle การทำงานของ "STOR M(102)"

หน่วยความจำ	Address
00FF	100
0011	101
0000	102
	900 {load M(100)}
	901 {ADD M(101)}
	902 { STOR M(102)}

Value	Register
900	PC
0000	AC
0000	IR
0000	MAR

4. จงออกแบบ cache แบบ direct map โดยมีข้อกำหนดดังนี้ (5 คะแนน)

Cache Line size = 16 Byte, Cache size = 64 KB, Main Memory size = 1 MB

Line offset (Byte select) = บิต

Set (Line select) = บิต

Tag = บิต

5. จงอธิบายการทำงาน cache แบบ 4-way associative มาพอสังเขป (5 คะแนน)

6. จงอธิบายการทำงานของการทำงาน Virtual Memory แบบ paging มาพอสังเขป (5 คะแนน)