มหาวิทยาลัยสงขลานครินทร์
คณะวิศวกรรมศาสตร์

สอบกลางภาค: ภาคการศึกษาที่ 1 **ปีการศึกษา**: 2551

วันที่สอบ: 30 กรกฎาคม 2551 **เวลาสอบ**: 09.00 – 12.00 น.

ห้องสอบ: R300 และ ห้องหัวหุ่นยนต์ **ผู้สอน**: อ.มิตรชัย และ อ.ทวีศักดิ์

รหัสวิชาและชื่อวิชา: 241-208 Digital Systems and Logic Design

---

ทุจริตในการสอบ มีโทษขั้นต่ำ คือ ปรับตกในรายวิชาที่ทุจริต และพักการเรียน 1 ภาคการศึกษา

คำสั่ง: อ่านรายละเอียดของข้อสอบ และคำแนะนำให้เข้าใจก่อนเริ่มทำข้อสอบ

อนุญาต: เครื่องเขียนต่างๆ เช่น ปากกา หรือดินสอ เข้าห้องสอบ

ไม่อนุญาต: หนังสือ หรือเครื่องคิดเลขเข้าห้องสอบ และ**เอกสารใดๆ เข้าและออกห้องสอบ**

เวลา: 3 ชั่วโมง (180 นาที)

คำแนะนำ

- ข้อสอบมี 8 หน้า (รวมใบปะหน้า) รวมทั้งหมด 11 ข้อ 56 คะแนน คิดเป็นคะแนนเก็บ 28 %
- **คำตอบส่วนใดอ่านไม่ออก จะถือว่าคำตอบนั้นผิด**
- อ่านคำสั่งในแต่ละข้อให้เข้าใจก่อนลงมือทำ
- หากข้อใดเขียนตอบไม่พอ ให้เขียนเพิ่มที่ด้านหลังของหน้านั้นเท่านั้น

ชื่อ_____**รหัสนักศึกษา**_____

รหัสนักศึกษา_____

1. จงตอบคำถามต่อไปนี้ (5 คะแนน)

ก.จงอธิบายลักษณะสัญญาณดิจิตอลและสัญญาณอนาลอกพร้อมทั้งวาดรูปประกอบคำอธิบาย

ข. จงอธิบายว่าเหตุใดในระบบการส่งรับข้อมูลดิจิตอลจึงน่าเชื่อถือกว่าการรับส่งด้วยข้อมูลแบบอนาล็อก

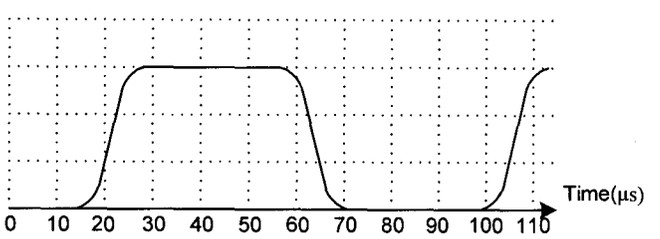
ค. จงอธิบายพอสังเขปว่าเหตุใด ระบบ 2' s จึงได้รับความนิยมกว่าระบบ 1's ในการแทนข้อมูลแบบไบนารีที่มีเครื่องหมาย (สามารถใช้ตัวอย่างประกอบได้)

ง. จงอธิบายความหมายของ Fanout ซึ่งเป็นคุณสมบัติของไอซีดิจิตอลและความสำคัญในวงจรแบบ TTL

จ. เหตุใดเราจึงต้องเรียนพีชคณิตแบบบูล (Boolean Algebra) จงอธิบายเหตุผลดังกล่าวสองประการ

2. จากรูปที่ 2-1 จงหาค่าต่อไปนี้ (3 คะแนน)

- ความกว้างพัลส์ (Pulse Width) = ...
- ความถี่ (Frequency) = ...
- Duty Cycle = ...



รูปที่ 2-1

รหัสนักศึกษา_____

3. จงหาผลลัพธ์ต่อไปนี้ ในระบบ 2's complement (4 คะแนน)

   3.1) 00010111 + 11101001 = ...

   3.2) 10001111 - 11000010 = ...

   3.3) 01100011 * 00011011 = ...

   3.4) 01011000 / 00010110 = ...

4. จงบวกหรือลบเลขสองชุด ในระบบเลขฐาน 8 และ ฐาน 16 ที่กำหนดให้ต่อไปนี้ (4 คะแนน)

   4.1) $A5_{16} + 6B_{16}$ = ...$_{16}$

   4.2) $C2_{16} - 2A_{16}$ = ...$_{16}$

   4.3) $13_8 + 57_8$ = ...$_8$

   4.4) $64_8 - 27_8$ = ...$_8$

5. จงแปลงค่าตัวเลข BCD ให้เป็นเลขฐาน 10 (4 คะแนน)

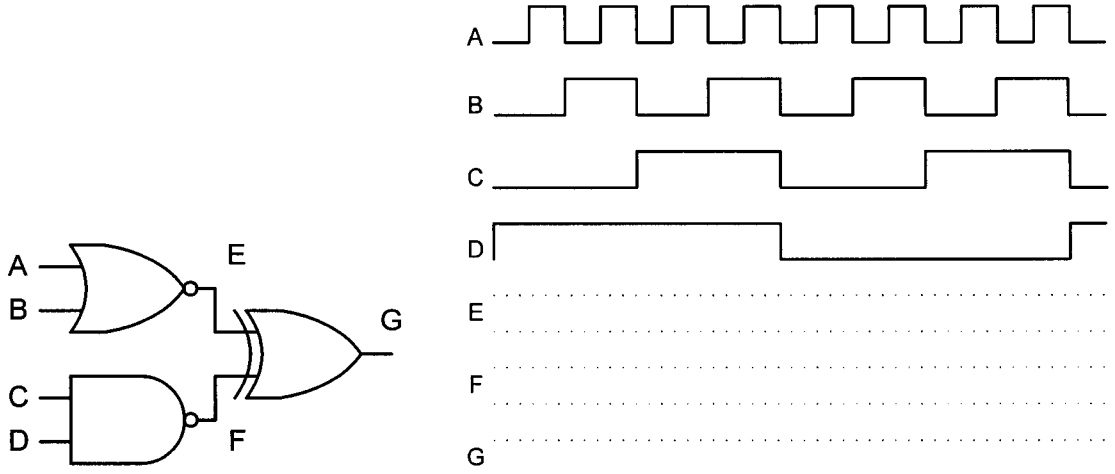
   5.1) 01111000 = ...$_{10}$

   5.2) 010000000110 = ...$_{10}$

   5.3) 100110000011 = ...$_{10}$

   5.4) 001000110101 = ...$_{10}$

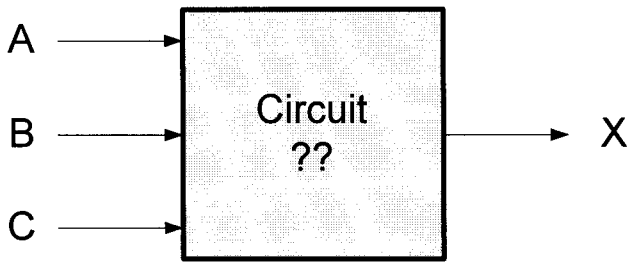
6. จากวงจรในรูปที่ 6-1 จงเขียนรูปแบบของคลื่น (Waveform) ของสัญญาณจุด E,F, และG (6 คะแนน)



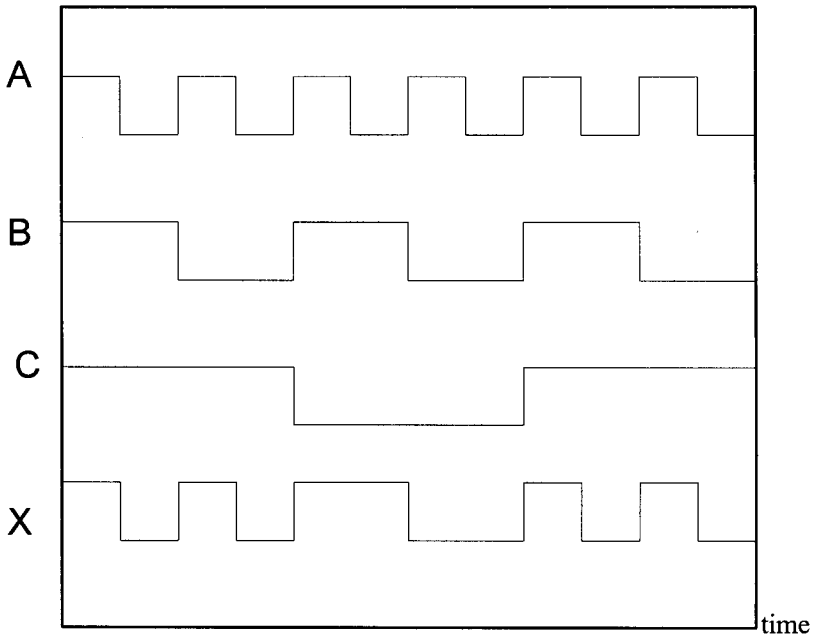
รูปที่ 6-1

7. จากรูปที่ 7-1 วงจรเข้ารหัสดิจิตอลหนึ่งมีช่องสัญญาณอินพุทสามช่องคือ A B และ C มีเอาท์พุท 1 ช่องสัญญาณคือ X นายทนง วิศวกรของบริษัทได้รับมอบหมายให้สังเคราะห์วงจรเข้ารหัสนี้โดยต้องออกแบบวงจรเข้ารหัสให้ซับซ้อนน้อยที่สุด ทนงจึงทำการป้อนสัญญาณดิจิตอลพัลส์ (0-5 โวลต์) A B และ C จากนั้นจึงต่ออุปกรณ์ออสซิลโลสโคปเพื่อวัดทั้งสัญญาณ A B C และ X ซึ่งปรากฏว่าได้สัญญาณดังรูปที่ 7-2

รหัสนักศึกษา_____



รูป 7-1



รูป 7-2

จงช่วยทนงออกแบบวงจรเข้ารหัสดังกล่าวพร้อมทั้งแสดงวิธีการให้สมบูรณ์ (6 คะแนน)

รหัสนักศึกษา_____

8. จากตารางค่าความจริง (Truth Table) ใช้ Karnaugh Map เพื่อลดรูปนิพจน์ให้อยู่ในรูปของ (6 คะแนน)

8.1) SOP ที่ใช้จำนวนเกตน้อยที่สุด

8.2) POS ที่ใช้จำนวนเกตน้อยที่สุด

Inputs A B C D	Output Y
0 0 0 0	1
0 0 0 1	0
0 0 1 0	1
0 0 1 1	0
0 1 0 0	1
0 1 0 1	1
0 1 1 0	0
0 1 1 1	0
1 0 0 0	1
1 0 0 1	1
1 0 1 0	1
1 0 1 1	0
1 1 0 0	0
1 1 0 1	1
1 1 1 0	0
1 1 1 1	1

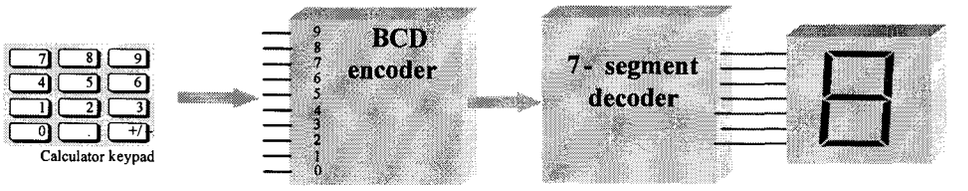
รหัสนักศึกษา_____

9. จงสร้างวงจรที่ใช้เฉพาะเกตชนิด NAND เพื่อให้ความสัมพันธ์ของสัญญาณอินพุต (A,B,C) และสัญญาณเอาต์พุต (Y) เป็นจริง, $Y = (A+B)(C+D)$ (4 คะแนน)

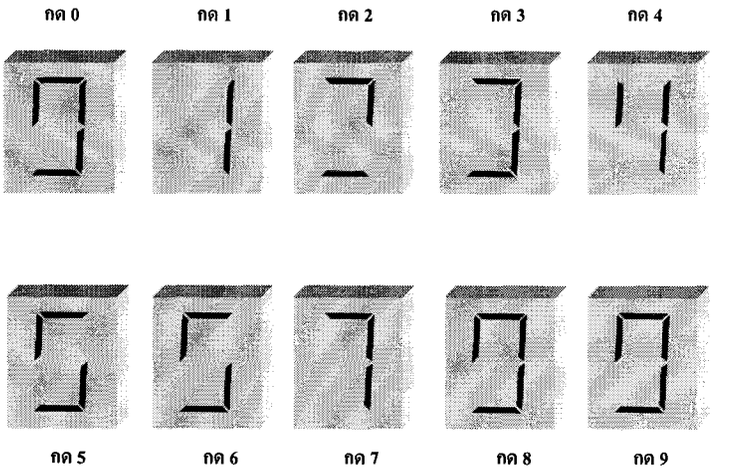
10. จงสร้างวงจรที่ใช้เฉพาะเกตชนิด NOR เพื่อให้ความสัมพันธ์ของสัญญาณอินพุต (A,B,C,D,E) และสัญญาณเอาต์พุต (Y) เป็นจริง, $Y = C(DE + \overline{AB}) + \overline{BCE}$ (6 คะแนน)

รหัสนักศึกษา_____

11. จากวงจรแสดงผลด้วย 7-segment 1 หลักในรูปที่ 11-1 พบว่าเมื่อกดเลข 0-9 ส่วนแสดงผล 7-segment เป็นดังรูปที่ 11-2 ถ้าไม่ต้องการเปลี่ยนวงจรไอซีถอดรหัส 7-segment แล้ว (7-segment decoder) แต่ให้ออกแบบวงจรเพิ่มเติมเพื่อแก้ไขให้ระบบสามารถแสดงผลตัวเลขได้ถูกต้อง จงออกแบบวงจรเพิ่มเติมดังกล่าวโดยใช้ไอซีจาก Datasheet ที่ให้มาโดยออกแบบให้กินไฟต่ำสุด พร้อมทั้งคำนวณกำลังงานไฟฟ้าที่วงจรที่ออกแบบเพิ่มนี้ใช้ (8 คะแนน)

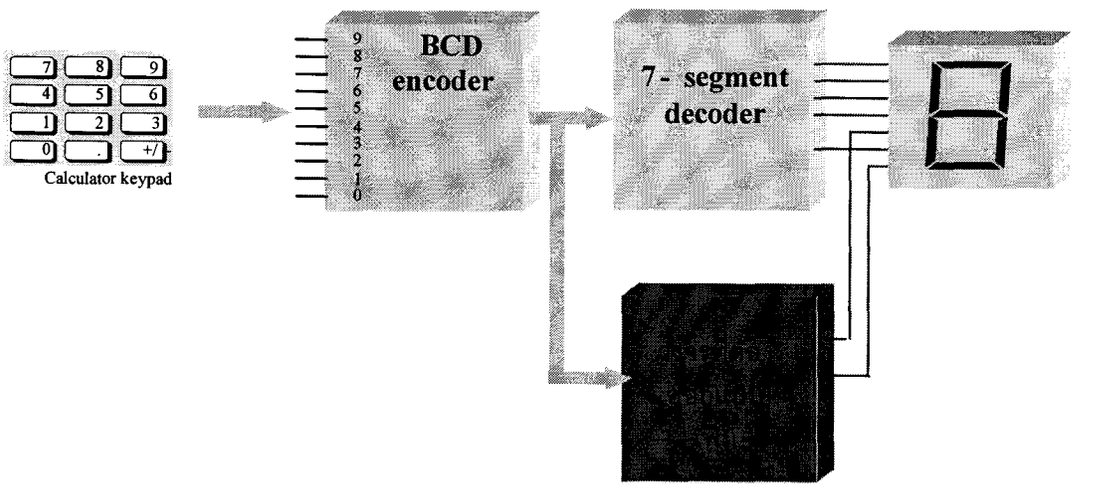


รูป 11-1



รูป 11-2

<u>ข้อเสนอแนะ</u> วงจรเพิ่มเติมที่ต้องออกแบบจะมีการเชื่อมต่อตามรูป

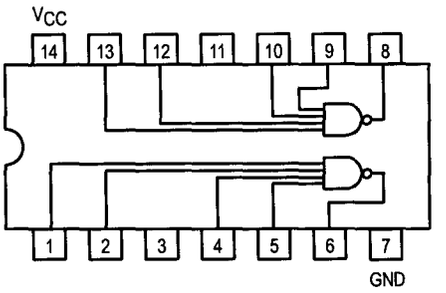


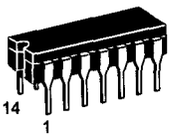
MOTOROLA

DUAL 4-INPUT NAND GATE

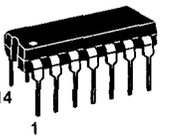
SN54/74LS20

DUAL 4-INPUT NAND GATE
LOW POWER SCHOTTKY





J SUFFIX
CERAMIC
CASE 632-08



N SUFFIX
PLASTIC
CASE 646-06

D SUFFIX
SOIC
CASE 751A-02

ORDERING INFORMATION

SN54LSXXJ	Ceramic
SN74LSXXN	Plastic
SN74LSXXD	SOIC

GUARANTEED OPERATING RANGES

Symbol	Parameter		Min	Typ	Max	Unit
V_{CC}	Supply Voltage	54 74	4.5 4.75	5.0 5.0	5.5 5.25	V
T_A	Operating Ambient Temperature Range	54 74	−55 0	25 25	125 70	°C
I_{OH}	Output Current — High	54, 74			−0.4	mA
I_{OL}	Output Current — Low	54 74			4.0 8.0	mA

DC CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE (unless otherwise specified)

Symbol	Parameter		Limits Min	Limits Typ	Limits Max	Unit	Test Conditions	
V_{IH}	Input HIGH Voltage		2.0			V	Guaranteed Input HIGH Voltage for All Inputs	
V_{IL}	Input LOW Voltage	54			0.7	V	Guaranteed Input LOW Voltage for All Inputs	
		74			0.8			
V_{IK}	Input Clamp Diode Voltage			−0.65	−1.5	V	V_{CC} = MIN, I_{IN} = −18 mA	
V_{OH}	Output HIGH Voltage	54	2.5	3.5		V	V_{CC} = MIN, I_{OH} = MAX, V_{IN} = V_{IH} or V_{IL} per Truth Table	
		74	2.7	3.5		V		
V_{OL}	Output LOW Voltage	54, 74		0.25	0.4	V	I_{OL} = 4.0 mA	V_{CC} = V_{CC} MIN, V_{IN} = V_{IL} or V_{IH} per Truth Table
		74		0.35	0.5	V	I_{OL} = 8.0 mA	
I_{IH}	Input HIGH Current				20	μA	V_{CC} = MAX, V_{IN} = 2.7 V	
					0.1	mA	V_{CC} = MAX, V_{IN} = 7.0 V	
I_{IL}	Input LOW Current				−0.4	mA	V_{CC} = MAX, V_{IN} = 0.4 V	
I_{OS}	Short Circuit Current (Note 1)		−20		−100	mA	V_{CC} = MAX	
I_{CC}	Power Supply Current Total, Output HIGH				0.8	mA	V_{CC} = MAX	
	Total, Output LOW				2.2			

Note 1: Not more than one output should be shorted at a time, nor for more than 1 second.

AC CHARACTERISTICS (T_A = 25°C)

Symbol	Parameter	Limits Min	Limits Typ	Limits Max	Unit	Test Conditions
t_{PLH}	Turn-Off Delay, Input to Output		9.0	15	ns	V_{CC} = 5.0 V, C_L = 15 pF
t_{PHL}	Turn-On Delay, Input to Output		10	15	ns	

MOTOROLA

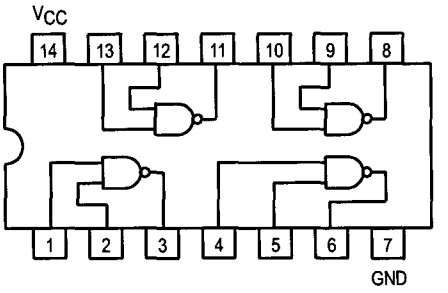
QUAD 2-INPUT NAND GATE

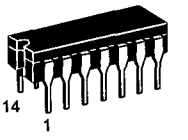
- ESD > 3500 Volts

SN54/74LS00

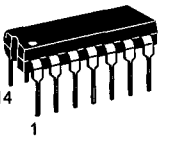
QUAD 2-INPUT NAND GATE

LOW POWER SCHOTTKY

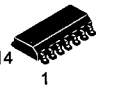




J SUFFIX
CERAMIC
CASE 632-08



N SUFFIX
PLASTIC
CASE 646-06



D SUFFIX
SOIC
CASE 751A-02

ORDERING INFORMATION

SN54LSXXJ	Ceramic
SN74LSXXN	Plastic
SN74LSXXD	SOIC

GUARANTEED OPERATING RANGES

Symbol	Parameter		Min	Typ	Max	Unit
V_{CC}	Supply Voltage	54 74	4.5 4.75	5.0 5.0	5.5 5.25	V
T_A	Operating Ambient Temperature Range	54 74	−55 0	25 25	125 70	°C
I_{OH}	Output Current — High	54, 74			−0.4	mA
I_{OL}	Output Current — Low	54 74			4.0 8.0	mA

DC CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE (unless otherwise specified)

Symbol	Parameter		Limits Min	Limits Typ	Limits Max	Unit	Test Conditions	
V_{IH}	Input HIGH Voltage		2.0			V	Guaranteed Input HIGH Voltage for All Inputs	
V_{IL}	Input LOW Voltage	54			0.7	V	Guaranteed Input LOW Voltage for All Inputs	
		74			0.8			
V_{IK}	Input Clamp Diode Voltage			−0.65	−1.5	V	V_{CC} = MIN, I_{IN} = −18 mA	
V_{OH}	Output HIGH Voltage	54	2.5	3.5		V	V_{CC} = MIN, I_{OH} = MAX, V_{IN} = V_{IH} or V_{IL} per Truth Table	
		74	2.7	3.5		V		
V_{OL}	Output LOW Voltage	54, 74		0.25	0.4	V	I_{OL} = 4.0 mA	V_{CC} = V_{CC} MIN, V_{IN} = V_{IL} or V_{IH} per Truth Table
		74		0.35	0.5	V	I_{OL} = 8.0 mA	
I_{IH}	Input HIGH Current				20	μA	V_{CC} = MAX, V_{IN} = 2.7 V	
					0.1	mA	V_{CC} = MAX, V_{IN} = 7.0 V	
I_{IL}	Input LOW Current				−0.4	mA	V_{CC} = MAX, V_{IN} = 0.4 V	
I_{OS}	Short Circuit Current (Note 1)		−20		−100	mA	V_{CC} = MAX	
I_{CC}	Power Supply Current Total, Output HIGH				1.6	mA	V_{CC} = MAX	
	Total, Output LOW				4.4			

Note 1: Not more than one output should be shorted at a time, nor for more than 1 second.

AC CHARACTERISTICS (T_A = 25°C)

Symbol	Parameter	Limits Min	Limits Typ	Limits Max	Unit	Test Conditions
t_{PLH}	Turn-Off Delay, Input to Output		9.0	15	ns	V_{CC} = 5.0 V, C_L = 15 pF
t_{PHL}	Turn-On Delay, Input to Output		10	15	ns	