ชื่อ-สกุล..รหัส......................................

มหาวิทยาลัยสงขลานครินทร์
คณะวิศวกรรมศาสตร์

สอบปลายภาค: ภาคการศึกษาที่ 2

ปีการศึกษา: 2551

วันที่สอบ: 17 กุมภาพันธ์ 2552

เวลาสอบ: 9.00-12.00

รหัสวิชา: 240-208

ห้องสอบ: R300

ชื่อวิชา: FUNDAMENTALS OF COMPUTER ARCHITECTURE

คำสั่ง

อ่านรายละเอียดของข้อสอบและคำแนะนำให้เข้าใจก่อนเริ่มทำข้อสอบ

อนุญาต : เครื่องเขียนต่างๆ ปากกา หรือดินสอ

: กระดาษโน๊ตขนาด A4 จำนวน 1 แผ่น และ เครื่องคิดเลข

ไม่อนุญาต : Computer Notebook, หนังสือ และสมุดต่างๆ

เวลา: 3 ชั่วโมง (180 นาที)

คำแนะนำ

- ข้อสอบมีจำนวน 9 หน้า(รวมทั้งใบปะหน้าด้วย) คิดเป็นคะแนน 66 คะแนน ให้ทำทุกข้อ
- เขียนคำตอบลงในข้อสอบเท่านั้น
- อนุญาตให้ใช้ดินสอในการทำข้อสอบได้ กรณีเขียนไม่ชัดหรืออ่านไม่ออก จะถือว่าคำตอบนั้นผิด
- อ่านคำสั่งในแต่ละข้อให้เข้าใจก่อนลงมือทำ
- ให้เขียนชื่อ-นามสกุลและรหัสนักศึกษาในข้อสอบทุกแผ่น แผ่นใดไม่เขียนหรือเขียนไม่ครบจะถูกตัดคะแนนแผ่นละ 1 คะแนน
- อนุญาตให้ทดเลขลงด้านหลังของข้อสอบได้

-ทุจริตในการสอบมีโทษขั้นต่ำปรับตกในรายวิชานี้และพักการเรียน 1 ภาคการศึกษา-

-โทษสูงสุดคือไล่ออก-

ชื่อ-สกุล..รหัส..

1. จงขีดเครื่องหมาย ✕ เพื่อเลือกคำตอบที่ถูกต้องมากที่สุดในแต่ละข้อเพียงคำตอบเดียว (10 คะแนน)

คำแนะนำ ช่องคำตอบใดที่เป็นสีดำ ■ หมายถึงนักศึกษาไม่สามารถเลือกคำตอบช่องนั้นได้

คุณสมบัติต่อไปนี้เป็นคุณสมบัติของสถาปัตยกรรมคอมพิวเตอร์แบบใด

คุณสมบัติ	CISC	RISC	VLIW	Von-Neuman	Harvard
1. มีคำสั่งให้ใช้งานจำนวนมาก					
2. คำสั่งมีเฉพาะคำสั่งพื้นฐาน					
3. ชุดคำสั่งมีความซับซ้อนในการทำงานสูง			■	■	■
4. มีการกำหนดการทำงานแบบขนานไว้อย่างชัดเจนในตัวชุดคำสั่ง					
5. มี Execution Unit หลายๆ ตัว					
6. แยกหน่วยความจำโปรแกรมและหน่วยความจำข้อมูลออกจากกันโดยเด็ดขาด					
7. โครงสร้างมีความซับซ้อนสูง					
8. มี addressing mode ให้เลือกใช้งานเป็นจำนวนมาก					
9. มีความยาวของรหัสคำสั่งไม่คงที่					
10. โปรแกรมที่คอมไพล์แล้วมักมีขนาดใหญ่เมื่อเทียบกับสถาปัตยกรรมอื่น					
11. มักใช้ในงานที่ต้องการประหยัดพลังงาน					
12. มักจะใช้ในเครื่องคอมพิวเตอร์ PC โดยทั่วไป					
13. มักใช้ในงานประเภท Digital Signal Processing (DSP)					
14. หน่วยความจำตำแหน่งหนึ่งๆ สามารถเก็บได้ทั้งโปรแกรมและข้อมูล					
15. ต้องการความสามารถของคอมไพเลอร์ในการจัดงานให้เป็นแบบขนาน					
16. เฉพาะคำสั่ง Load/Store เท่านั้นที่สามารถเข้าถึงหน่วยความจำได้					
17. มีจำนวน Register เป็นจำนวนน้อย					
18. มักใช้ Control Unit แบบ Hardwired					
19. ซีพียู Atom	■	■	■		
20. ซีพียู ตระกูล 80x86-64				■	■
21. ซีพียู ตระกูล MCS-51	■	■	■		
22. ซีพียู ตระกูล IA64				■	■
23. ซีพียู ตระกูล ARM				■	■
24. ซีพียู Itanium II				■	■
25. ซีพียู ตระกูล Power-PC				■	■

ชื่อ-สกุล...รหัส......................................

2. กำหนดให้โพรเซสเซอร์สามารถอ้างหน่วยความจำได้สูงสุด 32 Mbytes และมีหน่วยความจำแคช 2 ระดับคือ

- แคชระดับที่ 1 เป็นแบบ Separated cache แบ่งเป็น
  - Instruction cache 8 KB แบบ Direct mapped
  - Data cache 4 KB แบบ Fully Associative
- แคชระดับที่ 2 มีขนาด 64 K เป็นแบบ Unified cache มีการแมปแบบ 4-way set associative

จงออกแบบหน่วยความจำแคชของซีพียูดังกล่าวพร้อมทั้งคำนวณหน่วยความจำที่ต้องใช้ในการออกแบบหน่วยความจำแคชแต่ละตัว กำหนดให้ cache controller ติดต่อกับหน่วยความจำแคชครั้งละ 16 ไบต์ (24 คะแนน)

Cache level1-Data cache (5 คะแนน)

....
....
....
....
....
....
....
....
....
....
....
....
....
....
....
....
....
....
....
....
....
....

คำนวณหน่วยความจำที่ต้องใช้ในการออกแบบ Cache level1-Data cache (3 คะแนน)

....
....
....
....

ชื่อ-สกุล..รหัส......................................

Cache level 1-Instruction cache (5 คะแนน)

คำนวณหน่วยความจำที่ต้องใช้ในการออกแบบ Cache level1-Instruction cache (3 คะแนน)

ชื่อ-สกุล...รหัส.....................................

Cache level 2 (5 คะแนน)

คำนวณหน่วยความจำที่ต้องใช้ในการออกแบบ Cache Level2 (3 คะแนน)

ชื่อ-สกุล..รหัส.......................................

3. กำหนดให้ซีพียูเป็นแบบ 2-way superscalar และมีไปป์ลายน์แบบ 4 สเตทซึ่งได้แก่ fetch, decode, execute, writeจงแสดงการไหลของคำสั่งทั้ง 10 คำสั่งผ่านไปป์ลายน์ของซีพียูในแผนผังที่โจทย์เตรียมไว้ให้ โดยสมมุติว่าซีพียูไม่มีปัญหา Pipeline hazard (10 คะแนน)

```
I1    Load R1,R3       //R1← R3
I2    Add R1,R2        //R1← R2+R1
I3    INC R4
I4    Load R1,[R4]
I5    LOAD R2,#0FH
I6    XOR R3, R2
I7    INV R3
I8    LOAD R1,R7
I9    INC R7
```

Clock1	Clock2	Clock3	Clock4	Clock5	Clock6	Clock7	Clock8	Clock9	Clock10

ชื่อ-สกุล..รหัส......................................

4. จงหาว่า หากซีพียูซึ่งมีความสามารถในการทำงานแบบ out-of-order execution ต้องรันโปรแกรมดังต่อไปนี้แล้ว วงจรจัดเรียงคำสั่งจะต้องจัดเรียงคำสั่งใหม่อย่างไรจึงจะทำให้ซีพียูรันโปรแกรมได้เร็วที่สุด กำหนดให้ซีพียูเป็นแบบ 2-way Superscalar (5 คะแนน)

```
I1     Load R1,R3          //R1← R3
I2     Add R1,R2           //R1← R2+R1
I3     INC R4
I4     Load R1,[R4]
I5     Load R2,#0FH
I6     XOR R3, R2
I7     INV R3
I8     Load R1,R7
I9     INC R7
I10    INV R2
```

....

....

....

....

....

....

....

....

....

....

....

....

5. จงกาเครื่องหมาย ✓ หรือ ✗ หน้าข้อความในแต่ละข้อ (6 คะแนน)

.... โพรเซสเซอร์แบบซุปเปอร์สเกลาร์มี instruction dispatch unit ซับซ้อนกว่า VLIW

.... เทคนิคแบบไปป์ลายน์ช่วยให้ซีพียูรันคำสั่งได้มากกว่า 1 คำสั่งต่อ 1 สัญญาณนาฬิกา

.... ยิ่งจำนวนสเตทของไปป์ลายน์มากขึ้นจะทำให้สามารถเพิ่มความถี่ของซีพียูได้มากขึ้น

.... การเพิ่ม execution unit ใน superscalar CPU ไม่ต้องการการคอมไพล์โปรแกรมใหม่

.... ปัญหา structural hazard ของไปป์ลายน์แก้ไขได้ด้วยการทำ operand forwarding

.... สถาปัตยกรรมแบบ Von-Neuman เหมาะสำหรับทำไปป์ลายมากกว่าแบบ Harvard

.... การใช้ Separated Cache สามารถช่วยแก้ปัญหา Structural Hazard ของไปป์ลายน์ได้

...........การเขียนข้อมูลจากแคชไปยังหน่วยความจำหลักแบบ Writeback เหมาะสำหรับระบบ Multiprocessor

...........การใช้สถาปัตยกรรมแบบ Superscalar ช่วยให้สามารถเพิ่มความถี่ให้กับซีพียูได้มากขึ้น

...........หน่วยความจำแคชระดับ1 มักทำงานได้เร็วกว่าหน่วยความจำแคชระดับ 2

ชื่อ-สกุล...รหัส......................................

6. โปรแกรมต่อไปนี้ หากนำไปคอมไพล์แล้วรันบนเครื่องคอมพิวเตอร์ A (ใช้ซีพียู Single Core ความเร็ว 3 GHz) และคอมพิวเตอร์ B (ใช้ซีพียู Dual Core ความเร็ว 1.6 GHz) จงหาว่าเครื่องใดรันโปรแกรมได้เร็วกว่ากัน และอธิบายเหตุผลประกอบอย่างละเอียด โดยกำหนดให้ซีพียูทั้งสองมีขนาดหน่วยความจำแคชเท่ากันและมีสถาปัตยกรรมเดียวกันทุกประการ แตกต่างกันที่ speed และจำนวน Processing Core (4 คะแนน)

```
int a[2000], b[2000];
int dot_product;

main()
{
  dot_product = do_dot (a,b);
  printf("%d", dot_product);
}

int do_dot (int x[2000], int y
     [2000])
{
  int dot;
  for(int i=0;i<2000;i++)
    dot += x[i] * y[i];
  return dot;
}
```

....

....

....

....

....

....

....

....

....

....

....

....

7. Replacement algorithm แบบใดเหมาะที่สุดสำหรับหน่วยความจำแคชแบบ Direct maped จงอธิบายเหตุผลประกอบ (2 คะแนน)

....

....

....

....

....

....

....

....

ชื่อ-สกุล...รหัส......................................

8. โปรแกรมๆ หนึ่งรันบนเครื่อง Single processor ใช้เวลา 1 วันกับอีก 2 ชั่วโมง หากนำโปแกรมดังกล่าวมาปรับปรุงโดยเขียนแบบ parallel programming พบว่าสามารถทำให้โปรแกรมสามารถทำงานขนานกันได้เพียง 75 เปอร์เซนต์ จงใช้ Amdahl's law เพื่อหาว่าหากนำโปรแกรมที่ปรับปรุงแล้วไปรันบนเครื่องมัลติโพรเซสเซอร์แบบ MIMD ซึ่งมีจำนวนซีพียู 50 ตัวแล้วจะใช้เวลาในการรันโปรแกรมเท่าใด และประสิทธิภาพจะเป็นกี่เท่าเมื่อเทียบกับการรันบนเครื่องแบบโพรเซสเซอร์เดี่ยว (5 คะแนน)