

**มหาวิทยาลัยสงขลานครินทร์****คณะวิศวกรรมศาสตร์**

สอบกลางภาค : ภาคการศึกษาที่ 1

ปีการศึกษา : 2552

วันที่สอบ : 28 กรกฎาคม 2552

เวลาสอบ : 1330-1630น.

รหัสวิชา : 241-442

ห้องสอบ : หัวหุ่น

ชื่อวิชา : VLSI System Design

คำสั่ง : อ่านรายละเอียดของข้อสอบ และคำแนะนำให้เข้าใจก่อนเริ่มทำข้อสอบ

อนุญาต : เครื่องเขียนต่าง ๆ เช่น ปากกา หรือ ดินสอ

: เครื่องคิดเลข, หนังสือ หรือ เอกสารใด ๆ เข้าห้องสอบ

เวลา : 3 ชั่วโมง (180 นาที)

**คำแนะนำ**

- ข้อสอบมีจำนวน 7 หน้า (ไม่รวมใบปะหน้า) 7 ข้อ มีคะแนนรวม 60 คะแนน
- เขียนคำตอบลงในข้อสอบเท่านั้น
- ใช้ดินสอทำข้อสอบได้ กรณีเขียนไม่ชัดหรืออ่านไม่ออก จะถือว่าคำตอบนั้นผิด
- อ่านคำสั่งในแต่ละข้อให้เข้าใจก่อนลงมือทำ
- อย่าลืม เขียน ชื่อ-นามสกุล และรหัสนักศึกษา ลงในข้อสอบทุกแผ่น

-- ทูจริตในการสอบมีโทษขั้นต่ำปรับตกในรายวิชานี้ และพักการเรียน 1 ภาคการศึกษา --

-- โทษสูงสุดคือ ไล่ออก --

1. จงตอบคำถามต่อไปนี้ (10 คะแนน)

1.1)  $\text{SiO}_2$  มีวิธีการสร้างชั้นบน Substrate และกำจัดออกด้วยวิธีใด

---

---

---

---

1.2) Self-Aligned Process คือ อะไร

---

---

---

---

1.3) Transmission gate คืออะไร สร้างขึ้นมาเพื่ออะไร

---

---

---

---

1.4) Skewed gate เกิดขึ้นเนื่องจากอะไร ส่งผลให้เกิดอะไรขึ้น

---

---

---

---

1.5) Crosstalk คืออะไร

---

---

---

---

---

2. จงอธิบายการทำงานของทรานซิสเตอร์แบบ nMOS ในแต่ละ region (10 คะแนน)

3. จากสมการ  $Y = \overline{(A+B+C)} \cdot \overline{(D+E)}$  จงตอบคำถามต่อไปนี้ (10 คะแนน)
- 3.1) จงออกแบบวงจรลอจิก โดยใช้ standard gate ได้แก่ Inverter, NAND และ NOR เท่านั้น รวมทั้งประมาณจำนวนของทรานซิสเตอร์ที่ต้องใช้ทั้งหมด (3 คะแนน)
- 3.2) จงออกแบบวงจรลอจิก โดยใช้ Complementary CMOS (3 คะแนน)
- 3.3) จงวาด Stick Diagram ของวงจรในข้อ 3.2 รวมทั้งประมาณพื้นที่จาก Stick Diagram (4 คะแนน)

4. กำหนดให้ ทรานซิสเตอร์ nMOS ใช้ 180 nm process, มีความหนาของชั้น  $\text{SiO}_2$  200 Å, ค่า mobility เท่ากับ  $300 \text{ cm}^2/\text{V}\cdot\text{s}$ ,  $V_t = 0.6 \text{ V}$ ,  $W/L = 4/2 \lambda$  และ  $V_{DD} = 3.3 \text{ V}$ . (10 คะแนน)

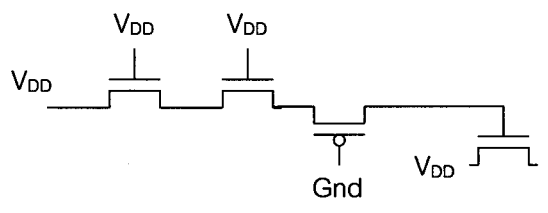
4.1) จงคำนวณค่า  $\beta$  (3 คะแนน)

4.2) จงคำนวณค่า  $I_{dsat}$  ที่  $V_{gs} = 1.0 \text{ V}$ . (2 คะแนน)

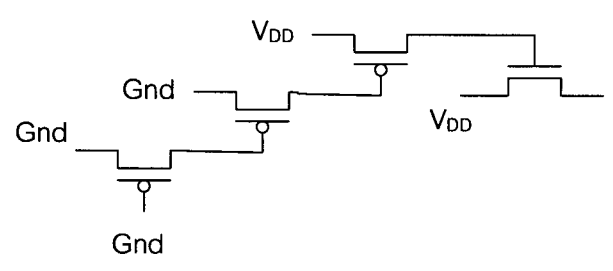
4.3) จงวาดกราฟโดยประมาณ แสดงความสัมพันธ์ระหว่าง  $I_{ds}$  กับ  $V_{ds}$  เมื่อ  $V_{gs} = 0.5 \text{ V}$ . และ  $V_{gs} = 1.0 \text{ V}$ . พร้อมทั้งระบุช่วง Cutoff, Linear และ Saturation (5 คะแนน)

5. จากรูปจงประมาณค่าแรงดันในแต่ละจุดให้ครบถ้วน กำหนดให้  $V_{tn} = |V_{tp}| = V_t$  (5 คะแนน)

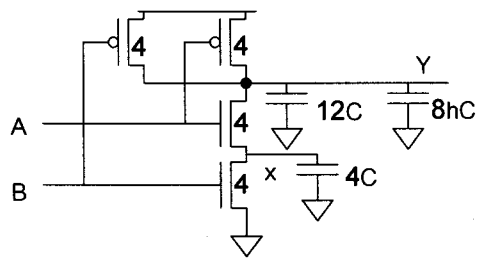
5.1) (2.5 คะแนน)



5.2) (2.5 คะแนน)



6. จงคำนวณหา delay โดยใช้ Switch-level RC Delay Model (10 คะแนน)



6.1  $t_{pdr} = ?$

6.2  $t_{pdr} = ?$

7. จากรูป จงประมาณค่า delay ที่น้อยที่สุดของ path จากจุด A ไปยังจุด B และค่า capacitance ที่ x, y และ z  
(15 คะแนน)

