มหาวิทยาลัยสงขลานครินทร์
คณะวิศวกรรมศาสตร์

สอบปลายภาค: ภาคการศึกษาที่ 1 **ปีการศึกษา**: 2552

วันที่สอบ: 2 ตุลาคม 2552 **เวลาสอบ**: 09.00 – 12.00 น.

ห้องสอบ: A303, A305, A401, A403 **ผู้สอน**: อ.มิตรชัย(Section 01, 03) และ อ.ทวีศักดิ์(Section 02, 04)

รหัสวิชาและชื่อวิชา: 240-205 241-208 Digital Systems and Logic Design

ทุจริตในการสอบ มีโทษขั้นต่ำ คือ ปรับตกในรายวิชาที่ทุจริต และพักการเรียน 1 ภาคการศึกษา

คำสั่ง: **อ่านรายละเอียดของข้อสอบ และคำแนะนำให้เข้าใจก่อนเริ่มทำข้อสอบ**

อนุญาต: เครื่องเขียนต่างๆ เช่น ปากกา หรือดินสอ เข้าห้องสอบ

ไม่อนุญาต: หนังสือ หรือเครื่องคิดเลขเข้าห้องสอบ และ**เอกสารใด ๆ เข้าและออกห้องสอบ**

เวลา: 3 ชั่วโมง (180 นาที)

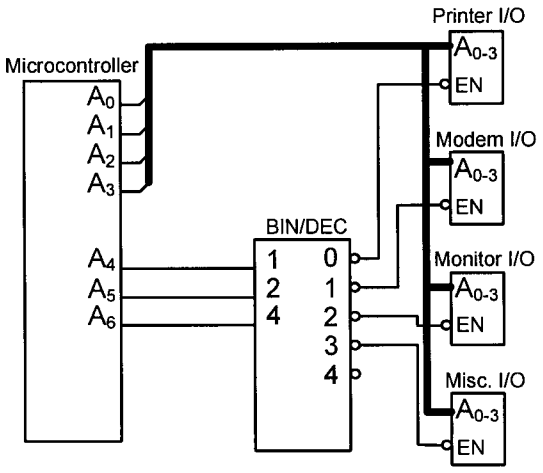
คำแนะนำ

- ข้อสอบมี 12 หน้า (รวมใบปะหน้า) รวมทั้งหมด 11 ข้อ คิดเป็นคะแนน 36 %
- **คำตอบส่วนใดอ่านไม่ออก จะถือว่าคำตอบนั้นผิด**
- อ่านคำสั่งในแต่ละข้อให้เข้าใจก่อนลงมือทำ
- หากข้อใดเขียนตอบไม่พอ ให้เขียนเพิ่มที่ด้านหลังของหน้านั้นเท่านั้น

ชื่อ_____**รหัสนักศึกษา**_____ Section _____

รหัสนักศึกษา_____

1. จากรูปที่ 1 จงระบุช่วงแอดเดรส (Address Range) ของพอร์ตอินพุต/เอาต์พุต ของวงจรในรูป (2 คะแนน)



รูปที่ 1

.....

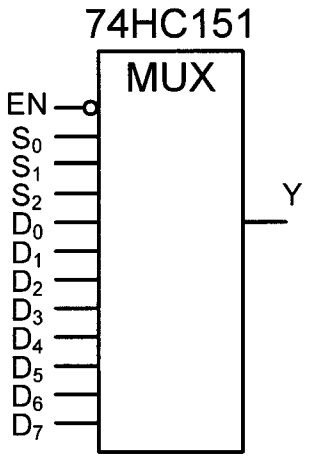
.....

.....

.....

2. จงออกแบบวงจรมัลติเพลกซ์ (Multiplex) ให้ทำงานตามที่ระบุในตารางค่าความจริง (Truth Table) กำหนดให้ใช้ไอซี 74HC151 โดยรูปที่ 2 แสดงขาสัญญาณของไอซี 74HC151 (3 คะแนน)

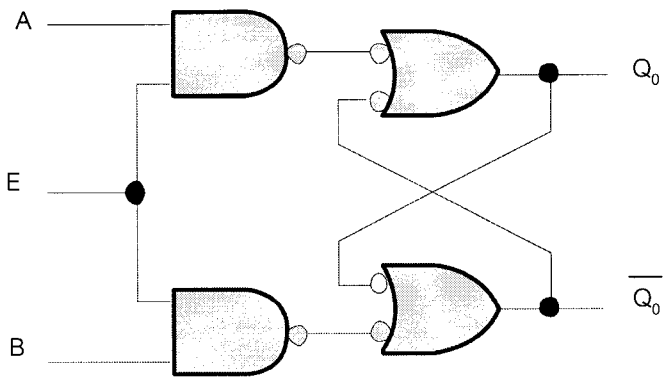
A_3	A_2	A_1	A_0	Y
0	0	0	0	0
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	1
0	1	1	1	0
1	0	0	0	1
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	0



รูปที่ 2

รหัสนักศึกษา_____

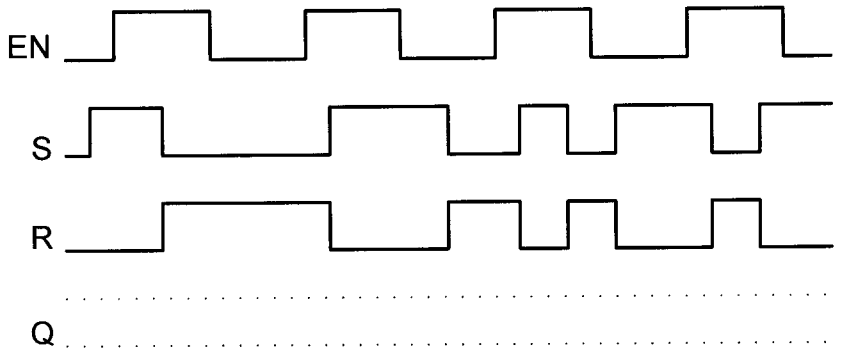
3. จงอธิบายเขียนตารางความจริงของวงจรรูปที่ 3 พร้อมทั้งเขียนที่มาของตารางความจริงของวงจรนี้ในทุกเงื่อนไข (4 คะแนน)



รูปที่ 3

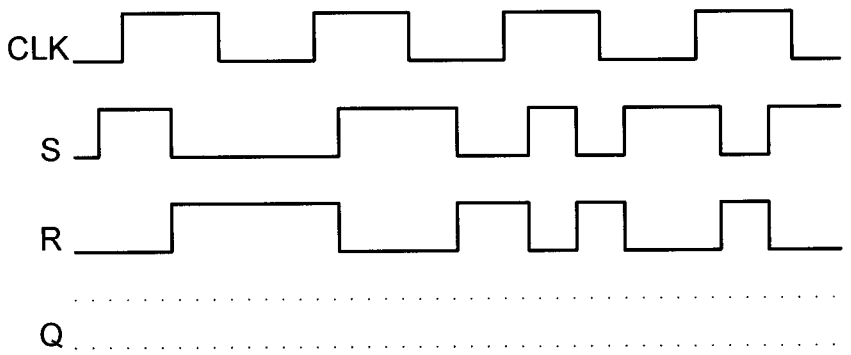
4. จากรูปที่4.1 และ 4.2 จงเขียนรูปแบบของคลื่นสัญญาณ (Waveform) ของสัญญาณ Q (2 คะแนน)

4.1) กำหนดให้สัญญาณ S และ R เป็นสัญญาณอินพุตของ S-R Latch และสถานะเริ่มต้น เป็น RESET



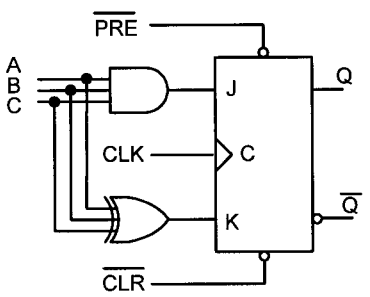
รูปที่ 4.1

4.2) กำหนดให้สัญญาณ S และ R เป็นสัญญาณอินพุตของ S-R Flip-flop, Positive Edge Trigger และสถานะเริ่มต้น เป็น RESET

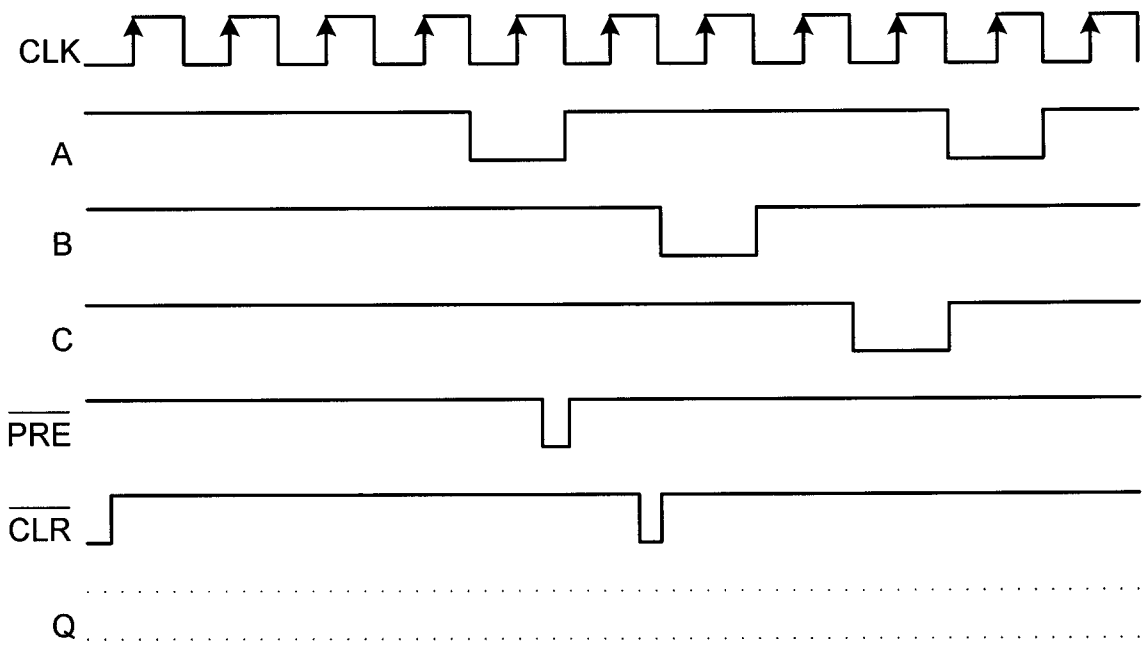


รูปที่ 4.2

5. จากวงจรในรูปที่ 5 จงเขียนคลื่นสัญญาณ (Waveform) ของเอาต์พุต Q (2 คะแนน)



รูปที่ 5



6. จงแสดงออกแบบวงจรนับรหัส BCD 1 ชุดและอธิบายหลักการออกแบบมาโดยละเอียด พร้อมทั้งเขียนผังไดอะแกรมเวลาของวงจรนับ โดยกำหนดให้สถานะเอาต์พุทของวงจรนับทุกสถานะไม่มีเวลาหน่วง หรือหากมีเวลาหน่วงให้ทุกสถานะเกิดเวลาหน่วงเท่ากัน นอกจากนี้ กำหนดให้สัญญาณนาฬิกาความถี่ 1 เฮิรตซ์และมีค่าความกว้างพัลส์ 0.5 วินาที (4 คะแนน)

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

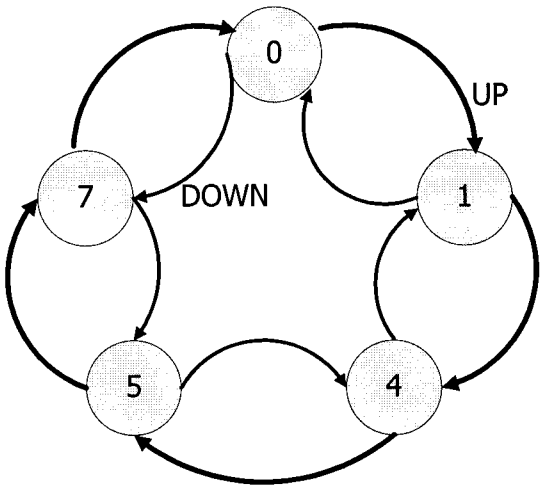
.....

.....

.....

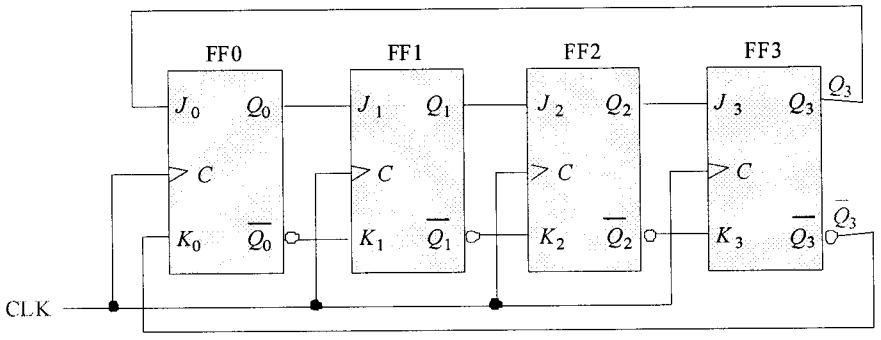
.....

7. จงออกแบบวงจรนับฐานสอง ซึ่งมีลำดับการเปลี่ยนของ ค่าตัวเลข มีการขับขึ้น-ลง ดังรูปที่ 7 โดยใช้ J-K Flip-flop และแสดงวิธีคิดอย่างละเอียด (5 คะแนน)



รูปที่ 7 State Diagram

8. จากวงจรดังรูปที่ 8 จงเขียนผังไดอะแกรมเวลาแสดงสถานะของวงจร Q_0 Q_1 Q_2 และ Q_3 พร้อมอธิบายการทำงานของวงจรเมื่อเวลาผ่านไป 6 วินาที กำหนดให้ สัญญาณนาฬิกามีความถี่ 1 เฮิรตซ์และ J-K ฟลิปฟลอปทุกตัวมีค่าเวลาหน่วงจากการตอบสนองสัญญาณนาฬิกา 0.25 วินาที กำหนดให้ Q_3 เป็น 1 และ $\overline{Q_3}$ เป็น 0 ก่อนป้อนสัญญาณนาฬิกา (4 คะแนน)



รูปที่ 8

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

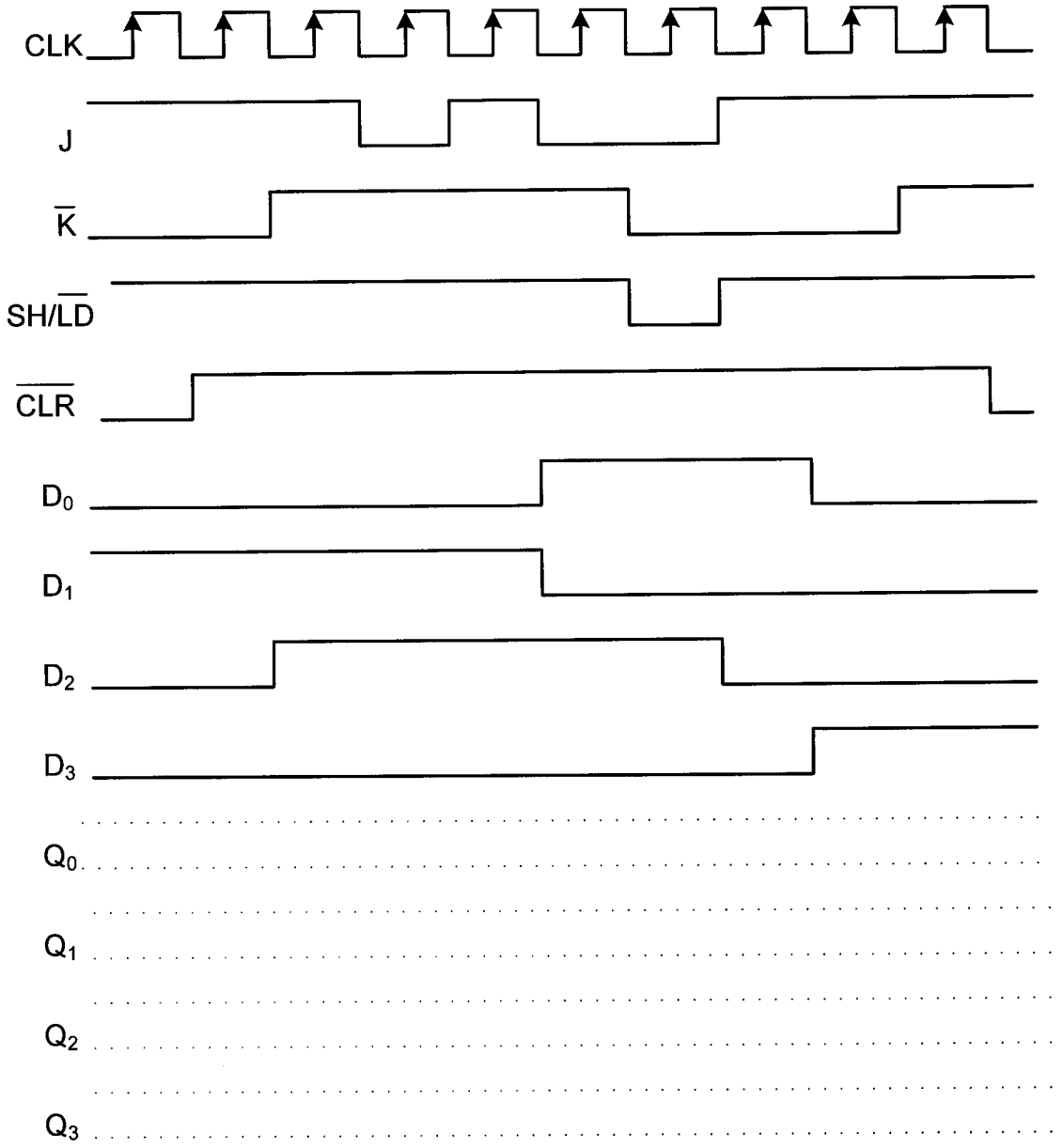
.....

.....

.....

.....

9. จงเขียนคลื่นสัญญาณ (Waveform) เอาต์พุตของ Shift Register ขนาด 4 บิต แบบอินพุตขนาน/เอาต์พุตขนาน เมื่อกำหนดสัญญาณอินพุตดังรูปที่ 9 (4 คะแนน)



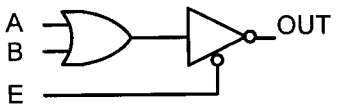
รูปที่ 9

รหัสนักศึกษา_____

10. จากการศึกษาเรื่อง Tri-state Bufferจงตอบคำถามดังต่อไปนี้ (3 คะแนน)

10.1) จงอธิบายการทำงานของวงจรบัฟเฟอร์สามสถานะ (Tri-state Buffer) พร้อมทั้งแสดงตัวอย่างที่จำเป็นต้องใช้งาน

10.2) จากรูปที่ 10 จงเขียนตารางค่าความจริง (Truth Table) พร้อมอธิบายการทำงานของวงจร



รูปที่ 10

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

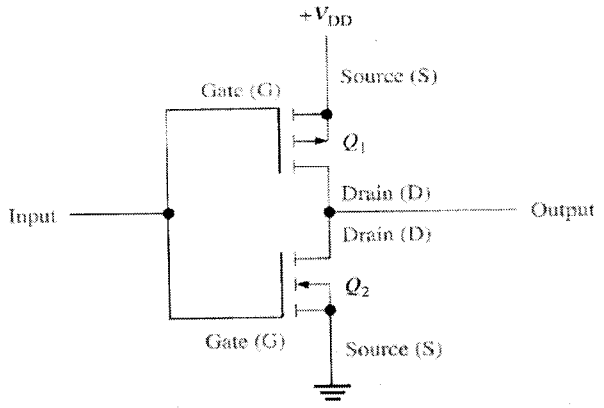
.....

.....

.....

.....

11. วงจรรูปล่างเป็นวงจรลอจิกเกทซึ่งสังเคราะห์จากทรานซิสเตอร์แบบซีมอส (ทำงานแบบอุดมคติ) จงแสดงตารางความจริงพร้อมทั้งเขียนอธิบายการทำงานของวงจรรูปล่างมาโดยละเอียด (3 คะแนน)



รูปที่ 11

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....