

มหาวิทยาลัยสงขลานครินทร์

คณะวิศวกรรมศาสตร์



การสอบกลางภาค ประจำภาคการศึกษาที่ 1

ปีการศึกษา : 2552

วันที่ : 1 ตุลาคม 2552

เวลา : 13:30 – 16:30

วิชา : 241-202 Computer Engineering Hardware Lab.I

ห้อง: S101, S201, S203

ทุจริตในการสอบ โทษขั้นต่ำคือ ปรับตกในรายวิชาที่ทุจริต และพักการเรียนหนึ่งภาคการศึกษา

คำสั่ง

1. ข้อสอบมี 4 ข้อ รวมทั้งหมด 7 หน้า (ไม่รวมปก) ให้นักศึกษาทำข้อสอบทุกข้อ
2. ห้ามนำเครื่องคิดเลขเข้าห้องสอบ
3. ห้ามนำเอกสารใดๆ เข้าห้องสอบ
4. แสดงวิธีทำและเขียนคำตอบให้ชัดเจน ถ้าอ่านไม่ออกถือว่าตอบผิด ไม่แสดงวิธีทำถือว่าตอบผิด
5. ข้อสอบแต่ละข้อคะแนนไม่เท่ากัน

รหัสนักศึกษา : _____ ชื่อ : _____ ตอน : _____

รหัสนักศึกษา :

ชื่อ :

ตอน :

0. ให้นักศึกษาเขียนชื่อ รหัส ตอน ในข้อสอบทุกหน้า ถ้าไม่เขียนหรือเขียนเฉพาะกระดาษบางหน้า จะถือให้คะแนนสอบทุกข้อเป็นศูนย์

รหัสนักศึกษา :

ชื่อ :

ตอบ :

2HA05 (3 ข้อ)

7-Segments

- 1.1) 7 segment มีกี่ชนิด อะไรบ้าง และ ที่ใช้ในการทดลอง เป็นชนิดใด (3 คะแนน)

ตอบ _____

- 1.2) จงแสดงวิธีการคำนวณค่าความด้านทานที่ใช้ในการทดลอง เมื่อกำหนดให้ แรงดันคร่อม 1 segment ของ 7 segment เท่ากับ 2 โวลท์ และกระแสไฟลผ่านเท่ากับ 20 มิลลิแอมป์(3 คะแนน)

ตอบ _____

- 1.3) จงอธิบายความแตกต่างในการป้อนสัญญาณอินพุตเพื่อแสดงตัวเลข 0-9 ระหว่าง 74LS245 กับ 74LS47 (4 คะแนน)

ตอบ _____

รหัสนักศึกษา :

ชื่อ :

ตอน :

2HA06

Combination Logic Gate

- 2.1) จงวัดวงจรจากสมการ $X = \bar{A}BCD + ABD + ABCD + BD$ (4 คะแนน)

ตอบ _____

- 2.2) จากการทดลองเหตุใดจึงต้องใช้อินพุต clock จาก TTL output ของเครื่องกำเนิดสัญญาณแทนสัญญาณเอาต์พุตปกติ (3 คะแนน)

ตอบ _____

- 2.3) จงอธิบายความแตกต่างระหว่าง positive edge trigger และ negative edge trigger (วาดรูปประกอบด้วย) (3 คะแนน)

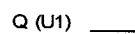
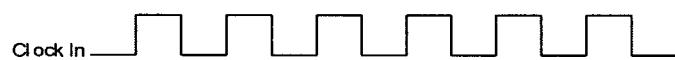
ตอบ _____

2HA07 (3 ข้อ)

Counter and Clock Divider

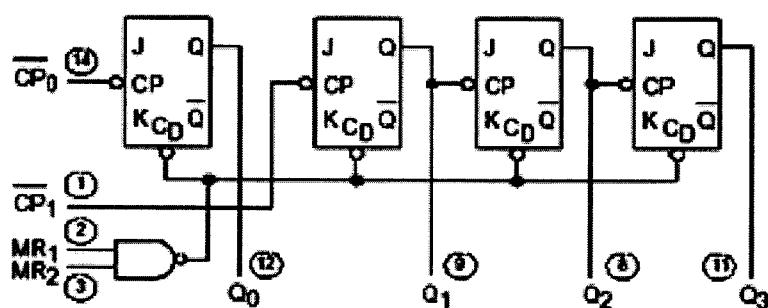
- 3.1) จงต่อวงจรต่อไปนี้เพิ่มเติม เพื่อให้วงจรทำงานเป็นวงจรหาร 4 และวาด Timing Diagram ของวงจร
กำหนดให้ D Flip-Flop ที่ใช้เป็นแบบทริกด้วยขอบขั้นของสัญญาณนาฬิกา (5 คะแนน)

ตอบ

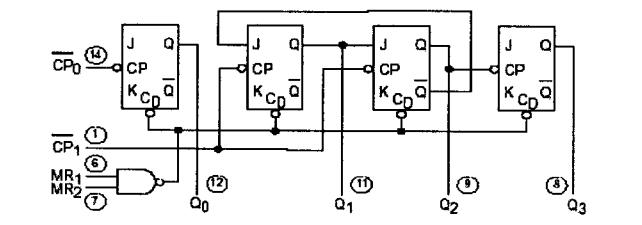
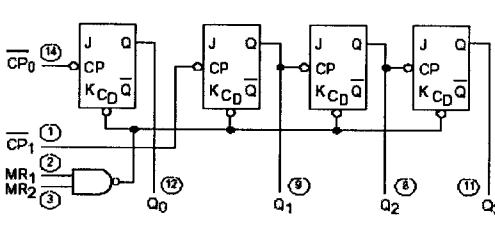


- 3.2) จากระบบภายในของไอซี 74LS93 จงออกแบบวงจรหาร 12 โดยใช้ไอซีเบอร์นี้(ให้วัดวงจรใน
ไดอะแกรมของ 74LS93 ที่กำหนดมาให้) และให้มี duty cycle เท่ากับ 50% (สามารถเพิ่มเกตต่างๆ
ได้ตามความเหมาะสม) (5 คะแนน)

ตอบ



SN54/74LS90 • SN54/74LS92 • SN54/74LS93

LOGIC DIAGRAM  <p>LS92</p> <p>○ = PIN NUMBERS V_{CC} = PIN 5 GND = PIN 10</p>	CONNECTION DIAGRAM DIP (TOP VIEW) <table border="1"> <tr><td>CP₁</td><td>1</td><td>14</td><td>CP₀</td></tr> <tr><td>NC</td><td>2</td><td>13</td><td>NC</td></tr> <tr><td>NC</td><td>3</td><td>12</td><td>Q₀</td></tr> <tr><td>NC</td><td>4</td><td>11</td><td>Q₁</td></tr> <tr><td>V_{CC}</td><td>5</td><td>10</td><td>GND</td></tr> <tr><td>MR₁</td><td>6</td><td>9</td><td>Q₂</td></tr> <tr><td>MR₂</td><td>7</td><td>8</td><td>Q₃</td></tr> </table> <p>NC = NO INTERNAL CONNECTION</p> <p>NOTE: The Flatpak version has the same pinouts (Connection Diagram) as the Dual In-Line Package.</p>	CP ₁	1	14	CP ₀	NC	2	13	NC	NC	3	12	Q ₀	NC	4	11	Q ₁	V _{CC}	5	10	GND	MR ₁	6	9	Q ₂	MR ₂	7	8	Q ₃
CP ₁	1	14	CP ₀																										
NC	2	13	NC																										
NC	3	12	Q ₀																										
NC	4	11	Q ₁																										
V _{CC}	5	10	GND																										
MR ₁	6	9	Q ₂																										
MR ₂	7	8	Q ₃																										
LOGIC DIAGRAM  <p>LS93</p> <p>○ = PIN NUMBERS V_{CC} = PIN 5 GND = PIN 10</p>	CONNECTION DIAGRAM DIP (TOP VIEW) <table border="1"> <tr><td>CP₁</td><td>1</td><td>14</td><td>CP₀</td></tr> <tr><td>MR₁</td><td>2</td><td>13</td><td>NC</td></tr> <tr><td>MR₂</td><td>3</td><td>12</td><td>Q₀</td></tr> <tr><td>NC</td><td>4</td><td>11</td><td>Q₃</td></tr> <tr><td>V_{CC}</td><td>5</td><td>10</td><td>GND</td></tr> <tr><td>NC</td><td>6</td><td>9</td><td>Q₁</td></tr> <tr><td>NC</td><td>7</td><td>8</td><td>Q₂</td></tr> </table> <p>NC = NO INTERNAL CONNECTION</p> <p>NOTE: The Flatpak version has the same pinouts (Connection Diagram) as the Dual In-Line Package.</p>	CP ₁	1	14	CP ₀	MR ₁	2	13	NC	MR ₂	3	12	Q ₀	NC	4	11	Q ₃	V _{CC}	5	10	GND	NC	6	9	Q ₁	NC	7	8	Q ₂
CP ₁	1	14	CP ₀																										
MR ₁	2	13	NC																										
MR ₂	3	12	Q ₀																										
NC	4	11	Q ₃																										
V _{CC}	5	10	GND																										
NC	6	9	Q ₁																										
NC	7	8	Q ₂																										

FAST AND LS TTL DATA

รหัสนักศึกษา :

ชื่อ :

ตอบ :

2HA08 (4 ข้อ)

Circuit Simulation II

จากวงจรที่ 2HA08 จงตอบคำถามต่อไปนี้

4.1) จงอธิบายหน้าที่ของไอซี 74LS93 (2 คะแนน)

ตอบ _____

4.2) ที่ไอซี 74LS253 ถ้าสัญญาณที่ขา A และ B มีลอกิก “0” และ “1” ตามลำดับ อย่างทราบว่าที่ขา 1Y จะมีค่าเหมือนกับค่าที่ขาใดของไอซีด้วย (2 คะแนน)

ตอบ _____

4.3) ถ้าจะให้สัญญาณ MAIN_CLOCK ผ่านไปยัง SHIFT_CLOCK ได้จะต้องทำอย่างไรบ้าง

(3 คะแนน)

ตอบ _____

รหัสนักศึกษา :

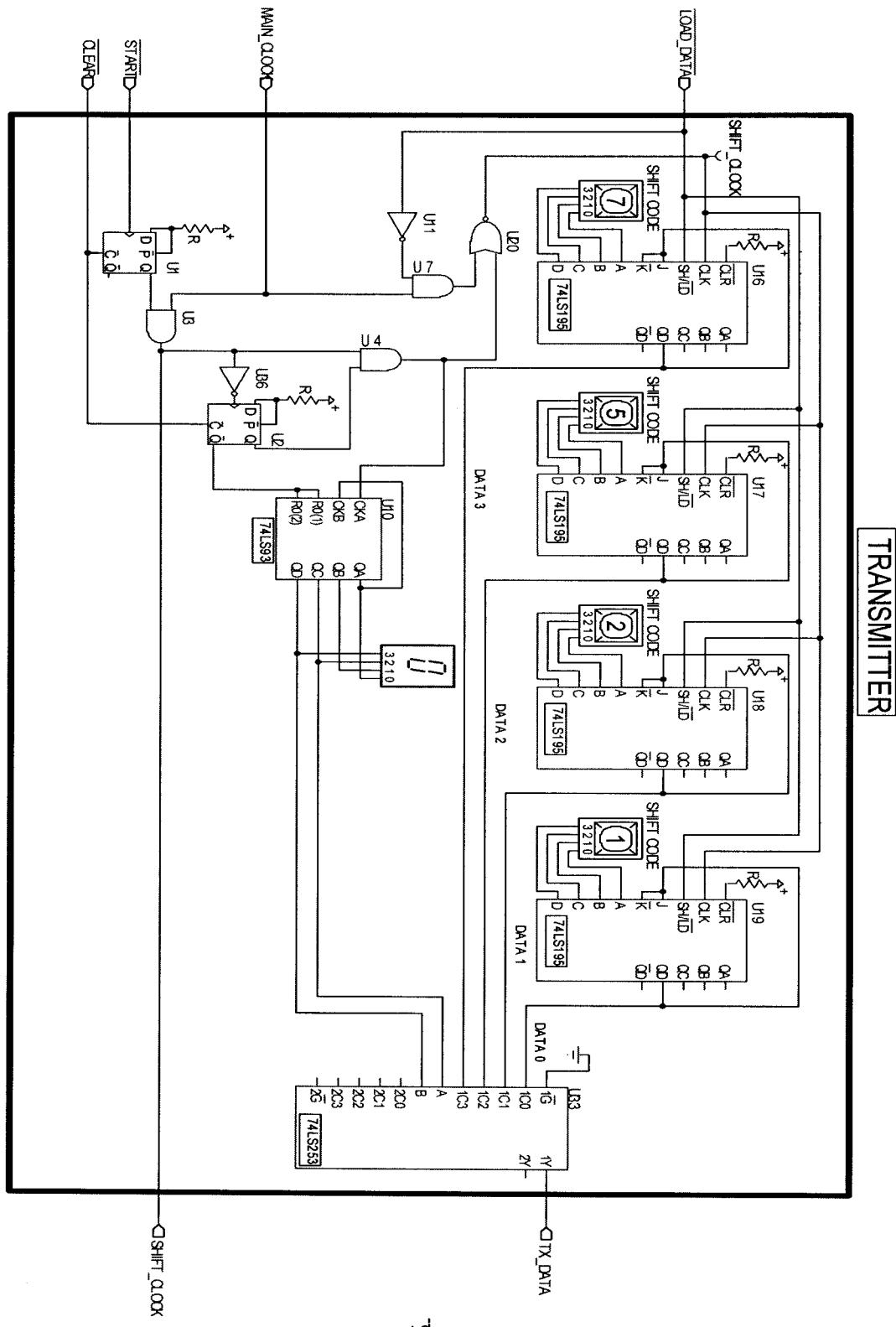
ชื่อ :

ตอน :

4.4) จงอธิบายการทำงานทั้งหมดของวงจรรูปที่ 2HA08

(3 คะแนน)

ตอบ _____



รุ่นที่ 2HA08