

มหาวิทยาลัยสงขลานครินทร์
คณะวิศวกรรมศาสตร์

ข้อสอบปลายภาค: ภาคเรียนที่ 1
วันสอบ: 5 ตุลาคม 2552
วิชา: 241- 441 Logic Circuit Design

ปีการศึกษา 2552
เวลา: 13:30 – 16:30
ห้อง: R300

คำสั่ง

- ข้อสอบมีทั้งหมด 2 ข้อใหญ่ ทั้งหมด 100 คะแนน ให้นักศึกษาทำข้อสอบทุกข้อ
- ให้นักศึกษาเขียนคำตอบลงในสมุดคำตอบ
- อนุญาตให้นำเอกสาร และเครื่องคิดเลขเข้าห้องสอบได้
- อายาลืม เขียน ชื่อ-นามสกุล และรหัสนักศึกษา ลงในข้อสอบทุกแผ่น

-- ทุจริตในการสอบมีโทษขั้นต่ำปรับตกในรายวิชานี้ และพักการเรียน 1 ภาคการศึกษา --
-- โทษสูงสุดคือ ไล่ออก --

จงออกแบบและสร้างหน่วยประมวลผลแบบ RISC ชนิด stored-program machine โดยมีโครงสร้าง ALU แบบ 2 operand (data_1 และ data_2) กำหนดให้สามารถทำงานได้ด้วยคำสั่งต่อไปนี้

คำสั่ง	การทำงาน
ADD	dest <= src + dest
RD	dest <= memory[addr]
WR	memory[addr] <= src
BR	PC <= memory[addr]

กำหนดให้มีรีจิสเตอร์ทั่วไปได้ 4 ตัวคือ r0 – r3 มีขนาด 16 บิต

1. จงออกแบบตาราง Instruction Set แสดงการค่าในแต่ละ byte ของคำสั่ง พร้อมทั้งอธิบายมาพอสังเขป (5 คะแนน)
2. จงออกแบบ datapath ด้วยภาษา Verilog ที่ให้สามารถทำงาน 4 คำสั่งดังที่กำหนดไว้ข้างต้นได้
 - 2.1 ออกแบบวาด diagram ของ Datapath (5 คะแนน)
 - 2.2 Verilog อธิบายการทำงานของ Datapath (40 คะแนน)
 - 2.3 จงเขียน state-machine แสดงการทำงานในส่วน of controller ที่ส่งสัญญาณไปควบคุมส่วนต่างๆใน datapath ตามที่ได้ออกแบบไว้ กำหนดให้แสดงชื่อของสัญญาณทุกเส้นที่จะต้องใช้ไปควบคุมส่วนต่างๆด้วย (10 คะแนน)
 - 2.4 Verilog อธิบายการทำงานของ Controller (20 คะแนน)
 - 2.5 เขียน TestBench เพื่อทดสอบการทำงานของ CPU ที่ออกแบบ กำหนดให้มีการทดสอบอย่างน้อย 4 คำสั่ง (20คะแนน)