

มหาวิทยาลัยสงขลานครินทร์

คณะวิศวกรรมศาสตร์



สอบกลางภาค : ภาคการศึกษาที่ 2

ปีการศึกษา : 2552

วันที่สอบ : 24 ธันวาคม 2552

เวลาสอบ : 13.30 – 16.30 น.

รหัสวิชา : 241-440

ห้องสอบ : A401

ชื่อวิชา : Computer System Design

คำสั่ง : อ่านรายละเอียดของข้อสอบ และคำแนะนำให้เข้าใจก่อนเริ่มทำข้อสอบ

อนุญาต : ให้ทำข้อสอบด้วย ปากกา หรือ ดินสอ

: เครื่องคิดเลข, หนังสือ หรือ เอกสารใด ๆ เข้าห้องสอบ

เวลา : 3 ชั่วโมง (180 นาที)

คำแนะนำ

- อ่านคำสั่งในแต่ละข้อให้เข้าใจก่อนลงมือทำ
- อย่าลืม เขียน ชื่อ-นามสกุล และรหัสนักศึกษา ลงในข้อสอบทุกแผ่น
- ข้อสอบมีคะแนนรวมทั้งสิ้น 30 คะแนน

-- ทูจริติในการสอบมีโทษขั้นต่ำปรับตกในรายวิชานี้ และพักการเรียน 1 ภาคการศึกษา --

-- โทษสูงสุดคือ ไล่ออก --

ตอบ เบนทาทนาทอะ เร

1.1 Program Counter (PC)

.....

1.2 ALU

.....

1.3 Register

.....

1.4 BUS

ขอต้อนรับทุกท่านเข้าสู่บริษัท CPU Design จำกัด (มหาชน) ก่อนอื่นทางบริษัทจะทำการทดสอบความรู้ทั่วไปก่อนที่จะมอบหมายงานการออกแบบ CPU รุ่นใหม่ให้แก่ท่านในลำดับต่อไป

แบบทดสอบทั่วไปเกี่ยวกับโครงสร้างของไมโครโพรเซสเซอร์ (5 คะแนน)

1. ในโครงสร้างของไมโครโพรเซสเซอร์ มีการทำงานของส่วนๆต่างๆมากมาย อย่างถามว่า ส่วนต่างๆต่อไปนี้นั้นทำหน้าที่อะไร

1.1 Program Counter (PC)

.....

1.2 ALU

.....

1.3 Register

.....

1.4 BUS

.....

2. จงบอกความหมายของคำสั่งต่อไปนี้ ในรูปแบบของ register transfer level (RTL) เช่นตัวอย่าง

2.1 Add r4,r3; Regs[r4] ← Regs[R4] + Regs[R3]

2.2 Add r4,#3

2.3 Add r4,[r1]

2.4 Add r4,[1001]

2.5 Add r1,[r1] + 100

3. สมมติว่ามีหน่วยความจำขนาด 8 x 128 bit ไมโครโพรเซสเซอร์มีขนาดของ Address และ Data bus เท่ากับ 32 บิต อยากรทราบค่าของ PC ใหม่จะถูกเพิ่มค่าเท่าใดจากค่าเดิม

.....

หลังจากที่ผ่านการทดสอบความรู้ทั่วไปเบื้องต้นแล้ว ทุกท่านสามารถเริ่มขั้นตอนการออกแบบ CPU รุ่นใหม่ให้กับบริษัทได้ทันที โดยแต่ละท่านสามารถออกแบบได้อย่างอิสระ

ขั้นตอนที่ 1:

1. ออกแบบโครงสร้างชุดคำสั่ง (ISA) ของ CPU ที่จะทำการสร้าง โดยให้ CPU สามารถทำงานได้อย่างน้อย 4 คำสั่ง โดยให้มีการทำงานครบทั้งส่วนของการประมวลผลใน ALU, การติดต่อหน่วยความจำ Data Memory, และเกี่ยวข้องกับการ update ค่า PC (2 คะแนน)
2. กำหนดให้แต่ละท่านแสดงการทำงานของวงจรตามอัลกอริทึมแต่ละรูปแบบ (ตาม slide ในวิชาเรียน) ดังต่อไปนี้ (12)
 - a. Multiply algorithm version 1 แสดงการคูณ 7×2
 - b. Multiply algorithm version 2 แสดงการคูณ 3×3
 - c. Multiply algorithm version 3 แสดงการคูณ 4×2
 - d. Multiply algorithm แบบ Booth's แสดงการคูณ $5 \times (-3)$
3. จากนั้นให้ท่านออกแบบสถาปัตยกรรมของ CPU (วาด Datapath + แสดง Control Signal) ที่ได้ ออกแบบชุดคำสั่งไว้แล้วในข้อ 1 (11 คะแนน แบ่งเป็นแสดงส่วนของ control signal 3 คะแนน และ datapath 8 คะแนน)