

ชื่อ

รหัส

ตอน

## PRINCE OF SONGKLA UNIVERSITY

### FACULTY OF ENGINEERING

Final Examination : Semester II

Academic Year : 2009

Date : 16 February 2010

Time : 13.30-16.30

Subject : 241-209 : Basic Electronics

Room : Robot,R300

คำสั่ง

- ก่อนทำข้อสอบ เขียนชื่อและเลขที่ทุกหน้าที่กำหนด ถ้าไม่เขียนจะถูกหักหน้าละ 0.5 คะแนน
- ตรวจข้อสอบให้เรียบร้อย ถ้าไม่ครบรีบแจ้งเปลี่ยน
- ข้อสอบมี 2 ตอน ทำทุกข้อ
- ไม่อนุญาตให้นำเอกสารใดๆ เข้าห้องสอบ
- อนุญาตให้นำเครื่องคิดเลขเข้าห้องสอบได้ (การใส่สูตรหรือข้อความใดๆในเครื่อง ถือเป็นกาทุจริต)
- ใช้ดินสอที่มีความเข้ม 2B ขึ้นไป ทำข้อสอบได้ เขียนไม่ชัดเจนถือว่าตอบผิด

ตอนที่ 1 ปรนัย 25 ข้อ

- เลือกคำตอบที่ถูกที่สุดเพียงข้อเดียว กากบาท  $\times$  ลงในกระดาษคำตอบ (ตกลงในชุดคำถามนี้ได้)
- ถ้าเปลี่ยนใจให้ใช้นายาลบคำผิดหรือกาขีดสองเส้นทับ  $\times$
- ในข้อ (e) ใช้เมื่อไม่มีคำตอบที่ถูกในข้อนั้น โดยต้องเขียนคำตอบที่ถูกลงไปด้วย เช่น  
(e) ...24.24V..... (e) ....ถูกทุกข้อ..... (e) ...ข้อมูลไม่เพียงพอ เป็นต้น

ตอนที่ 2 แสดงวิธีทำ 4 ข้อ

- แสดงวิธีทำหรืออธิบาย อย่างละเอียด ลงในที่ที่กำหนดให้
- การกรอกคำตอบ โดยไม่แสดงที่มา อาจเป็นข้อบ่งชี้ว่าลอกข้อสอบ
- ข้อใดเขียนไม่พอให้ต่อด้านหลังหน้านั้นๆ โดยแจ้งให้ทราบด้วย
- ปกติข้อสอบจะถูกต้องสมบูรณ์แล้ว แต่ถ้ามีที่ผิดหรือข้อมูลที่ไม่เพียงพอทำให้ไม่สามารถหาผลลัพธ์ได้ให้นักศึกษา  
กำหนดค่าที่เหมาะสมตามที่ได้เรียนมาได้

สมการและเงื่อนไขในการสอบครั้งนี้

ให้ FET เป็น n-channel และ BJT เป็น npn ยกเว้น โจทย์ระบุเป็นอย่างอื่น

ให้ถือว่าแรงดันอินพุตของ op-amp เท่ากับแรงดัน power supply

$$I_D = I_{DSS}(1 - V_{GS}/V_P)^2, \quad I_C = \beta I_B, \quad I_G = 0$$

$$I_D = k(V_{GS} - V_P)^2, \quad I_E \cong \beta I_B, \quad I_D = I_S$$

$$k = I_{D(on)}/(V_{GS(on)} - V_P)^2, \quad V_{CE(active)} = 0.7V, \quad V_o = A_{vol}(V_{i+} - V_{i-})$$

ทุจริตในการสอบมีโทษขั้นต่ำคือปรับตกในรายวิชานั้นและพักการเรียน 1 ภาคการศึกษา

### ตอนที่ 1 เลือกตอบที่ถูกต้องที่สุด กลางในกระดาษคำตอบ

- 1) บริเวณใดใน Characteristic curve ( $I_D$  vs  $V_{DS}$ ) ของ JFET ที่ใช้งานในวงจรขยาย
  - (a) Knee region
  - (b) Constant-current region
  - (c) Cut-off region
  - (d) Ohmic region
- 2) ข้อใดถูก
  - (a) BJTs เป็น voltage controlled device
  - (b) FETs เป็น current controlled
  - (c) BJTs มีสัญญาณรบกวนน้อยกว่า FETs
  - (d) FETs มีค่า Input Impedance สูงกว่า BJT
- 3) อุปกรณ์อิเล็กทรอนิกส์ที่การควบคุมการจ่ายกระแสเกิดจากการกระตุ้นให้มีการเพิ่มพาหะเรียกว่าประเภท
  - (a) Carrier Reduce type
  - (b) Depletion type
  - (c) Enhancement type
  - (d) Carrier Induce type
- 4) อุปกรณ์อิเล็กทรอนิกส์ที่การควบคุมการจ่ายกระแสเกิดจากการกระตุ้นให้มีการลดพาหะเรียกว่าประเภท
  - (a) Carrier Reduce type
  - (b) Depletion type
  - (c) Enhancement type
  - (d) Carrier Induce type
- 5) กระแส drain ของ JFET ไหลทะลุผ่านกี่ รอยต่อ p-n junction ก็จุด
  - (a) 0
  - (b) 1
  - (c) 2
  - (d) 3
- 6) เมื่อมีการ reverse bias ของ gate กับ บริเวณ Channel ของ JFET ทำให้เกิดผลเช่นใด
  - (a) channel แคบลง
  - (b) ค่าความต้านทาน source to drain ลดลง
  - (c) depletion region บริเวณ p-n junction แคบลง
  - (d) ถูกทุกข้อ
- 7) Enhancement MOSFET n-channel ควบคุมการนำกระแสได้อย่างไร
  - (a) เหนี่ยวนำให้ free electron มารวมกันอยู่ที่ channel
  - (b) กระตุ้นให้ p-n junction เกิดการ Forward bias
  - (c) ขยาย depletion region เพื่อเปิดหรือปิด channel
  - (d) ใช้สนามไฟฟ้าเหนี่ยวนำให้ carrier ทะลุผ่าน reverse ของรอยต่อ p-n
- 8) ในการวิเคราะห์โดยวิธีทาง Graphic กราฟ transfer characteristic ของ JFET ตามสมการ Shockley
  - (a) ไม่มีผลจากส่วนอื่นใดของวงจร
  - (b) แปรผันโดยตรงต่อ  $V_S$
  - (c) แปรผันโดยตรงต่อ  $V_D$
  - (d) แปรผันโดยตรงต่อ  $V_{DD}$
- 9) JFET มีค่า  $I_D$  สูงสุดเท่ากับ 8 mA และ  $V_{GS}$  ที่  $I_D$  เริ่มเท่ากับ 0mA เท่ากับ -5 V จงหาค่า  $I_D$  เมื่อ  $V_{GS} = -3 V$ 
  - (a) 0 mA
  - (b) 1.28 mA
  - (c) 1.62 mA
  - (d) 4.88 mA
- 10) จาก JFET ในข้อข้างบน pinch off voltage ของ JFET ดังกล่าวมีค่าเท่ากับเท่าไร
  - (a) -3 V
  - (b) -10 V
  - (c) -5 V
  - (d) 0 V

## 11) ข้อใดเป็นจริง

- (a) MOSFET แบบลดทอนพาหะ มีโครงสร้างคล้าย JFET  
 (b) characteristic ของ MOSFET แบบลดทอนพาหะคล้ายกับ MOSFET แบบเพิ่มพูน  
 (c) BJT ใช้ characteristic กราฟแบบเดียวกับ MOSFET แบบเพิ่มพูนได้  
 (d) JFET มี characteristic เหมือน MOSFET แบบลดทอนพาหะ

## 12) วงจร bias พื้นฐานที่มีรูปแบบวงจรเหมือน และสามารถใช้ได้ทั้ง BJT, JFET และ MOSFET คือ

- (a) voltage divider bias (b) feedback bias  
 (c) self bias (d) fixed-bias

13) ถ้า JFET มีค่า  $V_p = -4 \text{ V}$  และ  $I_{DSS} = 10 \text{ mA}$ . เมื่อต่อวงจร fixed-bias circuit มีแรงดันที่ขา gate  $V_{GG} = 1 \text{ V}$ ,  $R_D = 1.2 \text{ k}\Omega$  และ  $V_{DD} = 12 \text{ V}$  ค่า  $I_D$  คือ

- (a) 5.625 mA (b) 7.642 mA  
 (c) 6.680 mA (d) 8.625 mA

14) จากข้อข้างบน  $V_{DS}$  มีค่าเท่ากับ

- (a) 7.98 V (b) 5.25 V  
 (c) 6.0 V (d) 12.0 V

15) JFET ต่อแบบ Fixed bias มี  $V_{GG} = -4 \text{ V}$ ,  $I_{DSS} = 12 \text{ mA}$ ,  $V_p = -6 \text{ V}$ ,  $V_{DD} = 15 \text{ V}$ ,  $R_D = 5 \text{ k}\Omega$  ค่า  $V_{GSQ}$  คือ

- (a) -4 V (b) -5 V  
 (c) -6 V (d) -3.2 V

16) จากข้อข้างบน ค่า  $I_{DQ}$  คือ

- (a) 1.33 mA (b) 12.0 mA  
 (c) 3.33 mA (d) 5.24 mA

17) Model ของ BJT แบบหนึ่ง มีค่า  $h_{ie} = 1.8 \text{ k}\Omega$ ,  $h_{fe} = 200$ ,  $h_{oe} = 40 \text{ mS}$  ค่า  $r_c$  เท่ากับเท่าไร

- (a) 9  $\Omega$  (b) 1.8 k $\Omega$   
 (c) 25  $\Omega$  (d) 25 k $\Omega$

18) จากข้อข้างบน ถ้าทรานซิสเตอร์ดังกล่าวนำไปต่อเป็นวงจรขยาย ที่มี  $R_C = 20 \text{ k}\Omega$ ,  $R_B = 820 \text{ k}\Omega$  และค่า  $Z_o$  ของวงจรมีค่าเท่าไร

- (a) 11.11 k $\Omega$  (b) 820 k $\Omega$   
 (c) 40 k $\Omega$  (d) 6.66 k $\Omega$

19) Model ของ BJT common base มีค่า  $h_{ib} = 12 \Omega$ ,  $h_{rb} = 0.988$ ,  $h_{fe} = 220$  ค่า  $r_c$  เท่ากับเท่าไร

- (a) 10.98  $\Omega$  (b) 11.856  $\Omega$   
 (c) 12  $\Omega$  (d) 2.64 k $\Omega$

20) จากข้างบน  $Z_i$  ของวงจรมีค่าเท่าไร

- (a) 10.98  $\Omega$  (b) 11.856  $\Omega$   
 (c) 12  $\Omega$  (d) 2.64 k $\Omega$

21) การที่ Op-amp (ideal) มีค่า  $i_i = 0$  เนื่องจาก

- (a) คุณสมบัติของ  $A_{vol}$  (b) คุณสมบัติของ noise  
 (c) คุณสมบัติของ  $Z_i$  (d) คุณสมบัติของ  $Z_o$

22) คุณสมบัติของ op-amp (ideal) คือ

- (a)  $A_{vol} = \infty$ , noise =  $\infty$ ,  $Z_i = \infty$ ,  $Z_o = 0$  (b)  $A_{vol} = \infty$ , noise = 0,  $Z_i = \infty$ ,  $Z_o = 0$   
 (c)  $A_{vol} = \infty$ , noise = 0,  $Z_i = 0$ ,  $Z_o = \infty$  (d)  $A_{vol} = 0$ , noise = 0,  $Z_i = \infty$ ,  $Z_o = 0$

23) วงจรขยายแบบไม่กลับเฟสมี  $R_f = 120k$   $R_s = 12k$   $V_{CC} = +12V$  อัตราขยายแรงดันเท่ากับ

- (a) 10 (b) 11 (c) 12 (d) 13

24) จากข้างบน ถ้าใส่แรงดันอินพุตเท่ากับ 12 V จงหา เอาต์พุต

- (a) 12 V (b) 15 V (c) 144 V (d) 132 V

25) วงจรอินทิเกรตที่มีอินพุต  $V_s = 2V$  (DC) จะได้อาต์พุตเป็นอย่างไร เมื่อเริ่มต้น  $V_{O(t=0)} = 0V$

- (a) 0 V (b) DC คงที่ค่าหนึ่ง  
 (c) สัญญาณลาดเอียงมีค่า slope คงที่ (d) สัญญาณรูปไซน์

จบคำถามตอนที่ 1

ชื่อ  รหัส  ตอน

กระดาษคำตอบ ปลายภาค วิชา Basic Electronics (241-209) แยกออกจากชุดคำถาม  
คำตอบตอนที่ 1 ภาคบาท ✕ ลงบนคำตอบที่ถูกเพียงข้อเดียว; ถ้าเปลี่ยนใจให้ใช้น้ำยาลบคำผิดหรือกาขีดสองเส้นทับ ✕; ถ้ามี  
คำตอบเป็นอย่างอื่นเขียนต่อต้านท้ายข้อนั้นๆ

- 01 (a) (b) (c) (d) (e) -----  
 02 (a) (b)(c)(d)(e) -----  
 03 (a) (b) (c) (d) (e) -----  
 04 (a) (b)(c) (d)(e) -----  
 05 (a) (b)(c)(d) (e) -----  
 06 (a)(b) (c)(d) (e) -----  
 07 (a) (b) (c)(d) (e) -----  
 08 (a) (b)(c)(d) (e) -----  
 09 (a) (b) (c)(d) (e) -----  
 10 (a) (b)(c) (d)(e) -----  
 11 (a) (b)(c)(d) (e) -----  
 12 (a)(b) (c) (d) (e) -----  
 13 (a) (b) (c)(d) (e) -----  
 14 (a) (b) (c) (d)(e) -----  
 15 (a) (b) (c) (d) (e) -----  
 16 (a) (b)(c)(d) (e) -----  
 17 (a) (b) (c) (d)(e) -----  
 18 (a)(b) (c ) (d) (e) -----  
 19 (a) (b) (c) (d) (e) -----  
 20 (a) (b)(c)(d) (e) -----  
 21 (a) (b)(c) (d)(e) -----  
 22 (a) (b) (c) (d) (e) -----  
 23 (a) (b)(c) (d)(e) -----  
 24 (a) (b)(c)(d) (e) -----  
 25 (a) (b) (c)(d) (e) -----

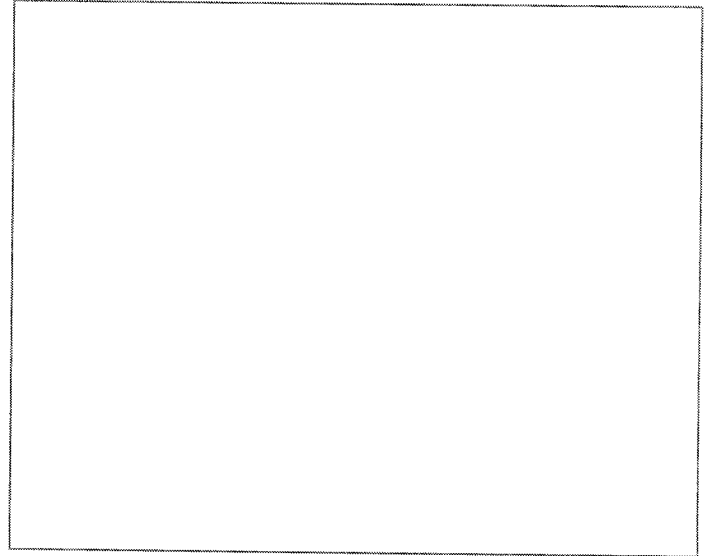
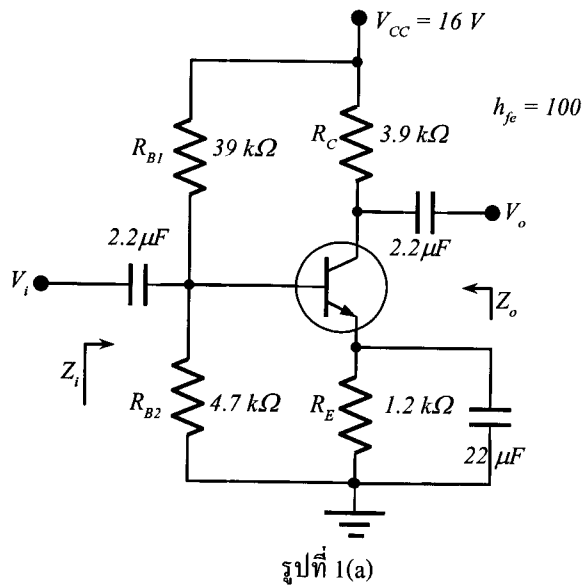
หน้า	1	2	3	4	5		
คะแนน							

ทุจริตในการสอบมีโทษขั้นต่ำคือปรับตกในรายวิชานั้นและพักการเรียน 1 ภาคการศึกษา

ชื่อ  รหัส  ตอน

ตอนที่ 2 จงแสดงวิธีทำโดยละเอียด (ไม่พ่อด้านหลัง แจงให้ทราบด้วย)

1) จากวงจร Voltage divider Bias ดังรูปที่ 1 โดยที่ ทรานซิสเตอร์มีค่า  $h_{fe} = 100$  และ  $h_{oe}$  น้อยมาก



1 (b) วาด ac equivalent circuit

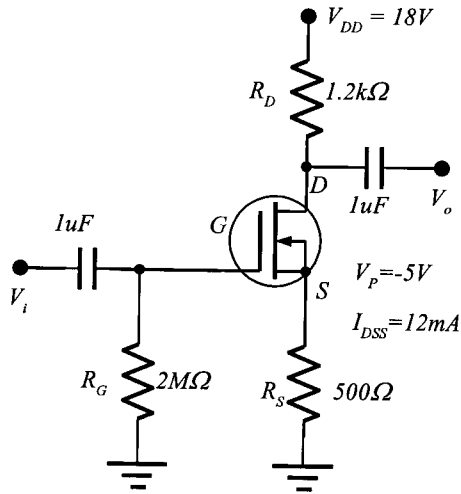
(a) จงวาดวงจรสมมูลเอซี (ac equivalent circuit) โดยใช้ hybrid model ถือว่า  $h_{oe}$  น้อยมากตัดทิ้งได้ วาดลงในรูปที่ 1 (b) โดยระบุค่าต่างๆอย่างละเอียด

(b) จงพิสูจน์ว่า  $r_e = 30.6 \Omega$  ให้ถือว่า วงจรนี้ใช้วิธีประมาณเพื่อหาค่าจุดทำงานได้

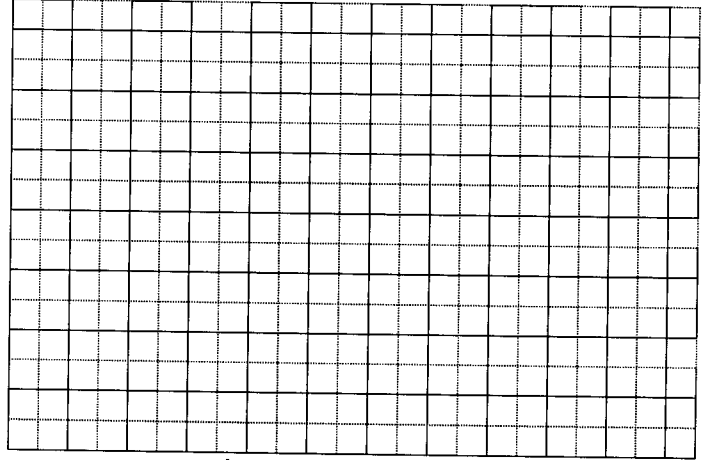
(c)  $Z_i = \underline{\hspace{2cm}}$  ,  $Z_o = \underline{\hspace{2cm}}$  ,  $A_v = \underline{\hspace{2cm}}$  ,  $A_i = \underline{\hspace{2cm}}$  (ให้ได้ค่าที่ถูกต้องที่สุดเท่าที่ข้อมูลมี)  
แสดงที่มา

ชื่อ  รหัส  ตอน

2) วงจรดังรูปที่ 2 จงหาจุดทำงาน (โดยวิธีทางกราฟเท่านั้น) โดยที่ FET มี  $V_p = -5V$ ,  $I_{DSS} = 12\text{ mA}$



รูปที่ 2 (a)



2 (b) กราฟเพื่อหาคำตอบ ระบุรายละเอียดทุกอย่างลงไปด้วย

(a) แสดงที่มาเพื่อหา Characteristic ของวงจร (กราฟ ของ Circuit) และวาด Characteristic นี้ลงในรูปที่ 2(b)

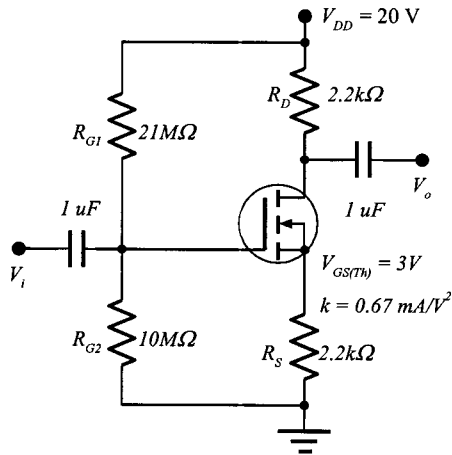
(b) ใส่ข้อมูลเพื่อกำหนดจุด Plot ของ Characteristic ของ FET นี้ และวาด Characteristic นี้ลงในรูปที่ 2(b)

$I_D$					
$V_{GS}$					

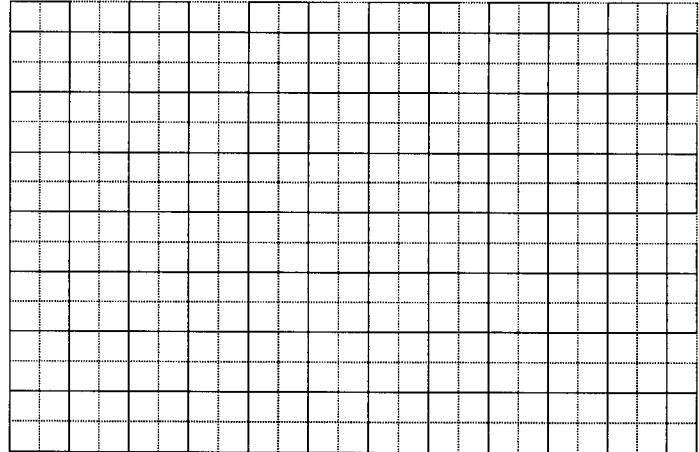
(c)  $I_D =$  \_\_\_\_\_,  $V_{GS} =$  \_\_\_\_\_,  $V_{DS} =$  \_\_\_\_\_ (ใช้กราฟ 2(b) ข้างบน เพื่หาคำตอบ) ที่มา

ชื่อ  รหัส  ตอน

3) จากวงจรดังรูปที่ 3 จงหาจุดทำงานโดยวิธีทางกราฟ โดยที่ MOSFET มี  $V_{GS(Th)} = 3V$ ,  $k = 0.67mA/V^2$



รูปที่ 3 (a)



3 (b) กราฟเพื่อหาค่าตอบ ระบุรายละเอียดทุกอย่างลงไปด้วย

(a) แสดงที่มาเพื่อหา Characteristic ของวงจร (กราฟ ของ Circuit) และวาด Characteristic นี้ลงในรูปที่ 3(b)

(b) ใส่ข้อมูลเพื่อกำหนดจุด Plot ของ Characteristic ของ FET นี้ และวาด Characteristic นี้ลงในรูปที่ 23(b)

$I_D$				
$V_{GS}$				

(c)  $I_D =$  \_\_\_\_\_,  $V_{GS} =$  \_\_\_\_\_,  $V_{DS} =$  \_\_\_\_\_ (ใช้กราฟ 3(b) ข้างบน เพื่หาค่าคำตอบ) ที่มา



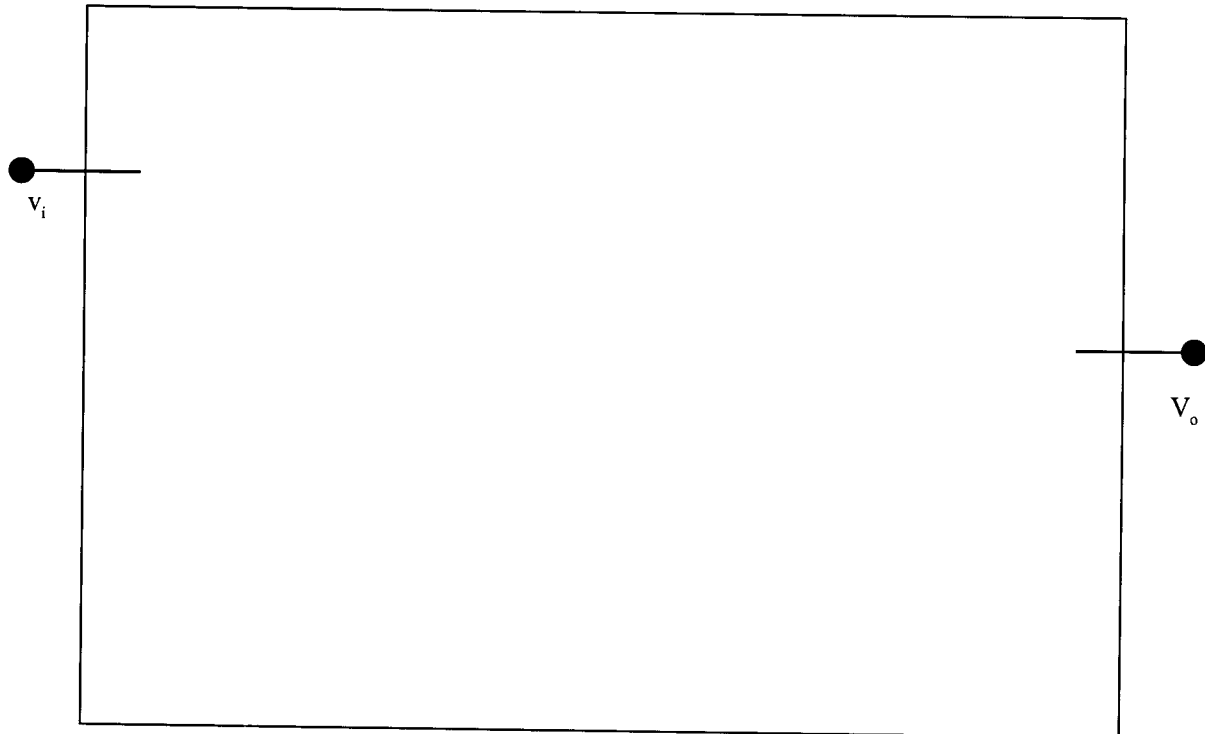
ชื่อ

รหัส

ตอบ

- 4) จงออกแบบวงจรโดยใช้ op-amp ที่เป็นไปตามสมการ  $v_o = \int v_i dt + \frac{dv_i}{dt}$  ให้เลือกใช้ตัวต้านทานขนาด 100 k $\Omega$  อย่างน้อย 1 ตัวกับ Op-amp ในแต่ละตัว (กำหนดนำใช้ Op-amp 3 ตัว)

(a) วาดรูปวงจรดังกล่าว



(b) แสดงที่มาของค่าอุปกรณ์ที่ใช้

จบตอนที่ 2