มหาวิทยาลัยสงขลานครินทร์

คณะวิศวกรรมศาสตร์

การสอบปลายภาค ประจำภาคการศึกษาที่ 1 **ประจำปีการศึกษา 2553**

วันที่ 13 ตุลาคม 2553 **เวลา 09.00-12.00น.**

วิชา 210-232, 210-332 วงจรและระบบอิเล็กทรอนิกส์ Electronic Circuits and Systems **ห้อง S201, S817**

<u>คำสั่ง</u>

1. ข้อสอบชุดนี้มีทั้งหมด 5 ข้อ ควรตรวจสอบก่อนลงมือทำ
2. อนุญาตให้นำเฉพาะเครื่องเขียนและเครื่องคิดเลขเข้าห้องสอบ
3. อนุญาตให้ใช้ดินสอหรือปากกาก็ได้ในการเขียนคำตอบและให้เขียนคำตอบในสมุดคำตอบ
4. ถ้านักศึกษาเขียนในสิ่งที่ผิดหลักการอย่างร้ายแรงจะได้รับคะแนนติดลบ
5. ไม่มีคะแนนสำหรับคำตอบที่ไม่มีการวิเคราะห์หรือคำอธิบายที่เป็นเหตุเป็นผล

กำหนดให้

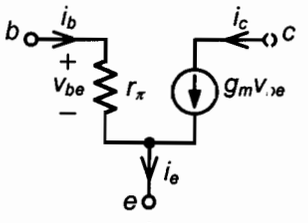
- แรงดันเทอร์มัลมีค่า $V_T = 26\text{mV}$ ที่อุณหภูมิห้อง 27°C
- สมมติให้เมื่อทรานซิสเตอร์แบบไบโพล่าร์ (BJT) ทำงาน แรงดัน V_{BE} จะมีค่าประมาณ 0.7 โวลต์
- สมการความสัมพันธ์ของทรานซิสเตอร์แบบไบโพล่าร์ (BJT) สำหรับสัญญาณขนาดใหญ่คือ

$$I_c = I_S \exp\left(\frac{V_{be}}{V_T}\right) \tag{1.1}$$

โดยถ้ารวมผลของปรากฏการณ์เออรี่ด้วยสมการจะเปลี่ยนเป็น

$$I_c = I_S \exp\left(\frac{V_{be}}{V_T}\right)\left(1+\frac{V_{ce}}{V_A}\right) \tag{1.2}$$

- สมมติให้ small-signal model ของ BJT เป็นดังรูปที่ 1.1 (นอกจากจะมีการกำหนดเฉพาะ)



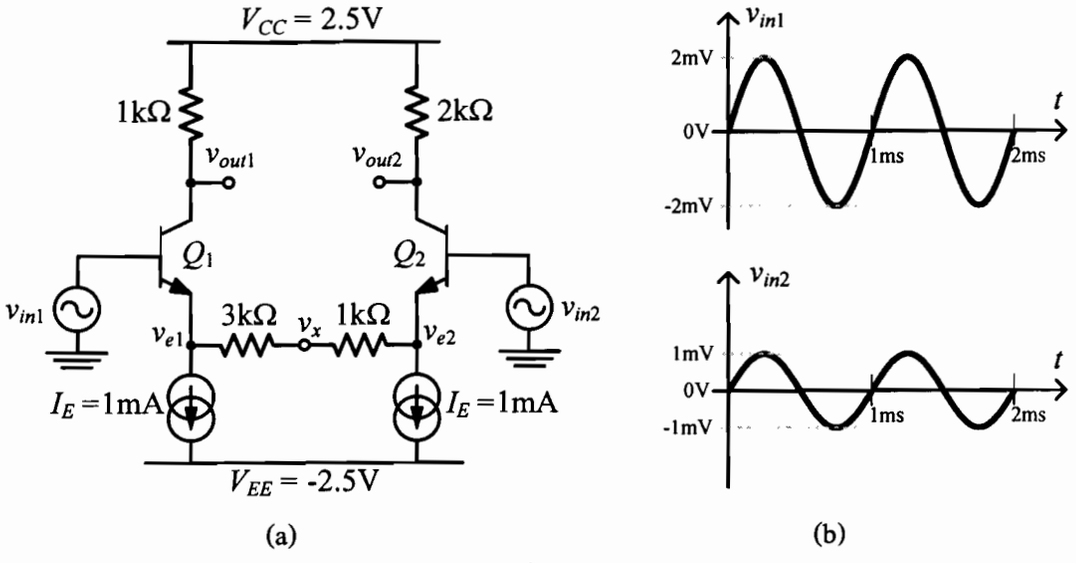
รูปที่ 1.1

ชื่อ:_____รหัสประจำตัว:_____

ผู้ออกข้อสอบ: นาย ภาณุมาส คำสัตย์

1. (ก) จากวงจรในรูปที่ 1.2(a) ถ้าสัญญาณอินพุทเป็นดังแสดงในรูปที่ 1.2(b) ให้วิเคราะห์และวาดสัญญาณแรงดัน v_{out1}, v_{out2}, v_{e1}, v_{e2} และ v_x (ใช้ small-signal approximation ในการคำนวณได้)

(6 คะแนน)



รูปที่ 1.2

(ข) ใช้สมการความสัมพันธ์ของทรานซิสเตอร์แบบไบโพล่าร์ (BJT) สำหรับสัญญาณขนาดใหญ่คือ

$$I_c = I_S \exp\left(\frac{V_{be}}{V_T}\right) \tag{1.3}$$

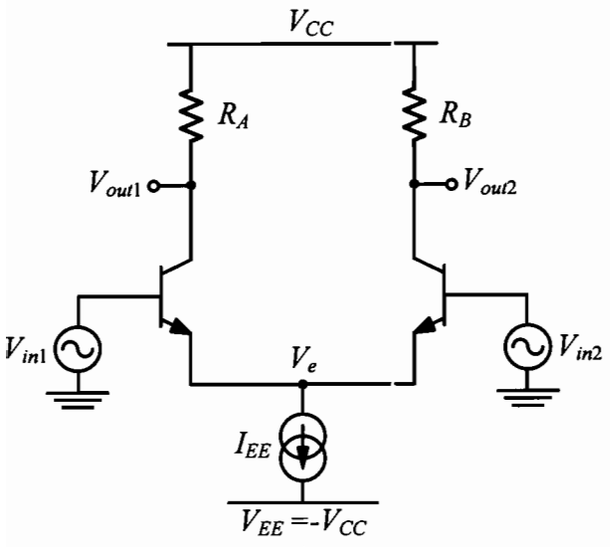
สามารถละเลยกระแสเบสและปรากฏการณ์เออรี่ได้ พิสูจน์โดยละเอียดว่าแรงดัน large signal V_e ที่อิมิตเตอร์ในรูปที่ 1.3 มีความสัมพันธ์กับสัญญาณอินพุทดังนี้

$$V_e = \left(\frac{V_{in1}+V_{in2}}{2}\right) - V_T \ln\left(\frac{\left(\frac{I_{EE}}{I_S}\right)}{\exp\left(\frac{(V_{in1}-V_{in2})}{2V_T}\right)+\exp\left(-\frac{(V_{in1}-V_{in2})}{2V_T}\right)}\right) \tag{1.4}$$

พิจารณาเมื่อสัญญาณอินพุทเป็นสัญญาณโหมดร่วม (แบบ large signal) ที่แกว่งขึ้นและมีค่าเป็น $V_{in1} = V_{in2} = V_{cm}$ จงอธิบายโดยอาศัยความเข้าใจว่าสัญญาณแรงดันที่อิมิตเตอร์ V_e จะมีการแกว่งอย่างไร (ขึ้นหรือลง ขนาดเท่าไหร่เมื่อเทียบกับ V_{cm}) เพราะอะไร และสอดคล้องกับสมการ (1.4) หรือไม่อย่างไร

พิจารณาเมื่อสัญญาณอินพุทเป็นสัญญาณโหมดต่าง (แบบ large signal) ที่แกว่งขึ้นและมีค่าเป็น $V_{in1} = V_d$, $V_{in2} = -V_d$ จงอธิบายโดยอาศัยความเข้าใจว่าสัญญาณแรงดันที่อิมิตเตอร์ V_e จะมีการแกว่งอย่างไร (ขึ้นหรือลง ขนาดเท่าไหร่เมื่อเทียบกับ V_d) เพราะอะไร และสอดคล้องกับสมการ (1.4) หรือไม่อย่างไร

(6 คะแนน)



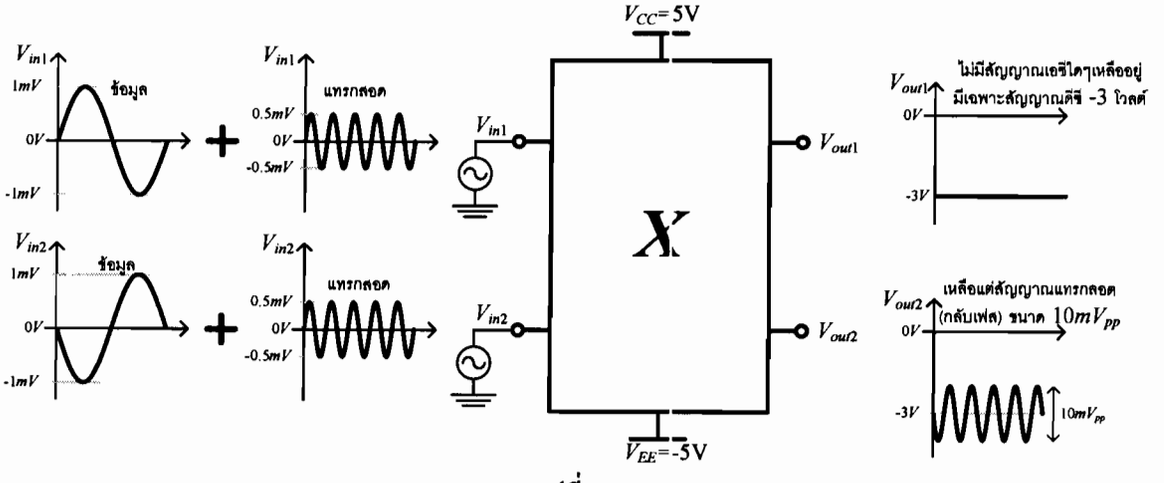
รูปที่ 1.3

2. จากสัญญาณอินพุทสองสัญญาณ V_{in1} และ V_{in2} ในรูปที่ 1.4 (ซึ่งสามารถมองเป็นสัญญาณสองความถี่รวมกันอยู่ได้) เมื่อป้อนเข้าไปในวงจรซึ่งอยู่ในกล่อง X ในรูปปรากฏว่าวัดได้สัญญาณที่เอาท์พุท V_{out1} และ V_{out2} ดังแสดงในรูป วงจรนี้ใช้ไฟเลี้ยงคู่ $\pm$5V และเมื่อเปิดกล่องดูพบว่ามีอุปกรณ์ดังต่อไปนี้อยู่

- แหล่งจ่ายกระแสคงที่อุดมคติซึ่งปรับขนาดกระแสเป็นค่าใดๆก็ได้ 2 ตัว
- ตัวเก็บประจุมีค่าเป็นอนันต์ 1 ตัว
- ตัวต้านทาน 400Ω, 1kΩ, 4kΩ, 10kΩ อย่างละ 1 ตัว
- ทรานซิสเตอร์พีเอ็นพี 3 ตัว (ละเลยกระแสเบสได้)

ให้นักศึกษาทำการวิเคราะห์เพื่อหาว่าวงจรที่อยู่ในกล่องดังกล่าวต่อกันอยู่อย่างไรเพื่อให้ได้สัญญาณเป็นลักษณะดังรูปที่ 1.4 (อุปกรณ์บางตัวอาจจะเกี่ยวข้องหรือไม่เกี่ยวข้องกับการทำงานของวงจรก็ได้) ถ้าแหล่งจ่ายกระแสคงที่ต้องใช้ให้วิเคราะห์หาค่าของกระแสที่ต้องใช้ด้วย (เพื่อความสะดวกให้ใช้การประมาณสำหรับสัญญาณขนาดเล็กมากในการออกแบบ)

Note: แรงดัน V_{out1} ไม่ได้เกิดจากการป้อนแหล่งจ่ายกระแสตรงผ่านตัวต้านทานแต่เกิดจากการกระบวนการขจัดสัญญาณเอซีที่มาจากอินพุททำให้เหลือเฉพาะสัญญาณดีซีไบอัส



รูปที่ 1.4

3. (ก) ใช้ทรานซิสเตอร์ไบโพล่าร์แบบเอ็นพีเอ็นและพีเอ็นพีออกแบบวงจร NAND gate แบบมีสองอินพุทซึ่งมีตารางความจริงดังตารางที่ 1.1 โดยต้องใช้ทรานซิสเตอร์ทั้งสองชนิดทำหน้าที่ตามความเหมาะสม (สมมติว่าไม่จำเป็นต้องใช้ตัวต้านทานมาต่อที่เบสของทรานซิสเตอร์เพื่อป้องกันการเสียหายได้)

(4 คะแนน)

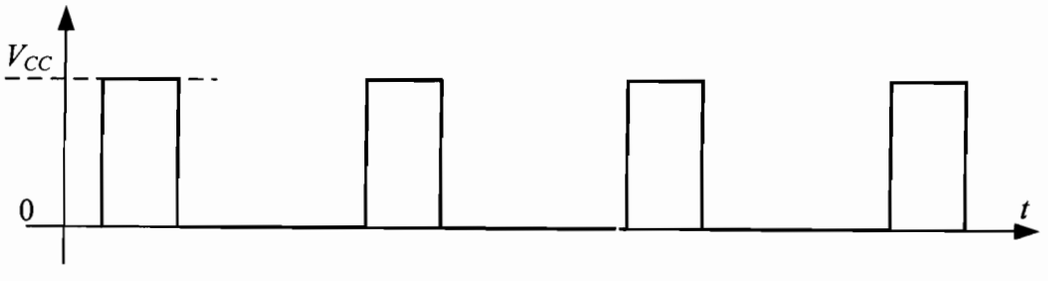
ตารางที่ 1.1

IN1	IN2	OUT
0	0	1
0	1	1
1	0	1
1	1	0

(ข) ให้ออกแบบวงจรกำเนิดสัญญาณเพื่อให้ได้ลักษณะสัญญาณดังแสดงในรูปที่ 1.5 คือให้ได้สัญญาณสี่เหลี่ยมที่มี duty cycle ต่ำกว่า 50% โดยใช้อุปกรณ์ต่อไปนี้เท่านั้น (จะใช้ไม่ครบก็ได้)

- ออปแอมป์อุดมคติ 2 ตัว
- ตัวเก็บประจุค่าใดๆ 1 ตัว
- ตัวต้านทานค่าใดๆ 5 ตัว
- แหล่งจ่ายเป็นไฟเลี้ยงคู่ คือ V_{CC}, $V_{EE} = -V_{CC}$ พร้อมกราวนด์นั่นเอง

(6 คะแนน)

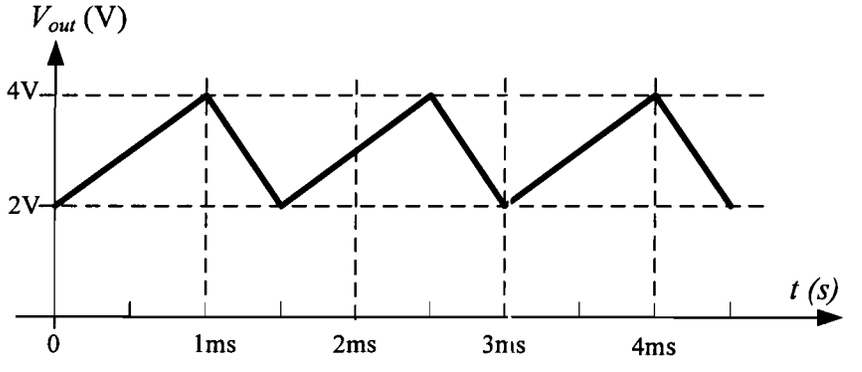


รูปที่ 1.5

4. จงทำการออกแบบวงจรเพื่อให้ได้สัญญาณสามเหลี่ยมตามลักษณะดังรูปที่ 1.6 โดยใช้อุปกรณ์ต่อไปนี้เท่านั้น (อาจจะใช้ไม่ครบทุกอุปกรณ์ก็ได้)

- แหล่งจ่ายกระแสคงที่อุดมคติค่าใดๆก็ได้ 2 ชุด
- ตัวต้านทานค่าใดๆ 2 ตัว
- ตัวเก็บประจุค่าใดๆ 1 ตัว
- RS flip flop 1 ตัว ซึ่งมีคุณสมบัติตามตารางที่ 1.2
- สวิทช์อุดมคติ 4 ตัว (เป็นแบบถ้าแรงดันที่ควบคุมสูง สวิทช์จะปิด)
- วงจรเปรียบเทียบแรงดันอุดมคติ (ideal voltage comparator) 2 ชุด
- ไฟเลี้ยงเดี่ยว (single-voltage supply) 5 โวลต์

(8 คะแนน)



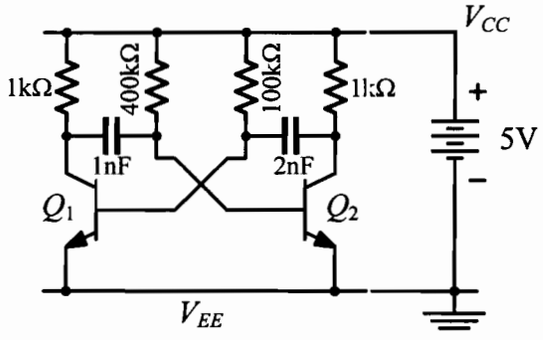
รูปที่ 1.6

ตารางที่ 1.2

S	*R*	*Q*
0	0	ไม่นิยาม
0	1	0
1	0	1
1	1	Q^- (ค่าเดิม)

5. จากวงจรในรูปที่ 1.7ให้ทำการวิเคราะห์เพื่อคำนวณและวาดสัญญาณกระแสในโดเมนเวลาที่ไหลผ่านตัวต้านทานทั้ง 4 ตัวจากแหล่งจ่าย เมื่อวงจรอยู่ในสภาวะคงตัว (steady state) สมมติให้ V_{BEON} = 0.7V, V_{CEON} = 0.2V และสามารถละเลยกระแสเบสได้

(8 คะแนน)



รูปที่ 1.7