**มหาวิทยาลัยสงขลานครินทร์**

**คณะวิศวกรรมศาสตร์**

**การสอบกลางภาค ประจำภาคการศึกษาที่ 1** **ประจำปีการศึกษา 2554**

**วันที่ 1 สิงหาคม 2554** **เวลา 9.00-11.00**

**วิชา 210-391 Microprocessor** **ห้อง S201 R201 A402 หัวหุ่นยนต์**

---

ทุจริตในการสอบโทษขั้นต่ำคือ ปรับตกในรายวิชาที่ทุจริตและพักการเรียน 1 ภาคการศึกษา

**คำสั่ง**

- ข้อสอบมี 4 ข้อ ให้ทำทุกข้อ
- ให้ตอบในกระดาษคำตอบโดยใช้**ปากกา**เขียนตอบใน**พื้นที่**ที่จัดไว้ให้**เท่านั้น** ผู้ฝ่าฝืนจะไม่ได้รับการตรวจให้คะแนน
- ไม่อนุญาตให้นำตำราและเครื่องคิดเลขเข้าห้องสอบ

1.1 "The 4-bit 4004 ran at 108 kHz, contained 2300 transistors. The speed of this 1971 device was estimated at 0.06 MIPS. By comparison, in 2000 Intel's Pentium ran at 133 MHz, contained 5.5 million transistors. Intel's Pentium could execute 300 MIPS."

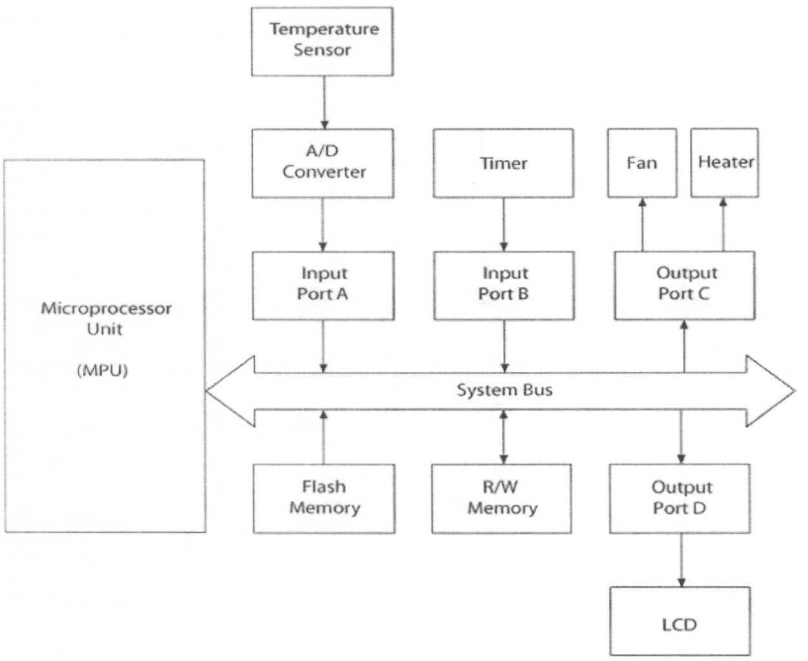
MIPS คืออะไร สัมพันธ์กับความเร็วในการทำงานอย่างไร (2)

1.2 จากตารางแสดงการเปรียบเทียบผลของการลดขนาด minimum dimension จาก 0.8 ไมครอนเป็น 0.6 ไมครอน ให้อธิบายผลของ throughput และ power consumption พร้อมเหตุผล (4)

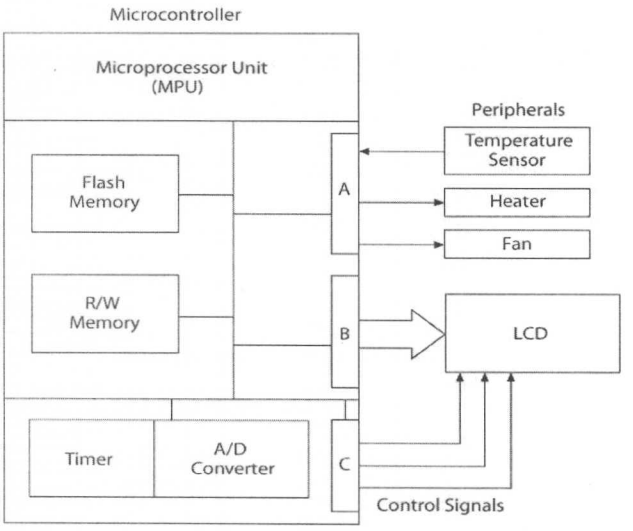
| **Scaling the Intel Pentium processor** | | | |
|---|---|---|---|
| Minimum dimension | (μm) | 0.8 | 0.6 |
| Area of chip | ($mm^2$) | 284 | 163 |
| Maximum clock speed | (MHz) | 66 | 100 |
| Supply voltage | (V) | 5 | 3.3 |

1.3 Moore's Law คืออะไร สาระสำคัญคืออะไร (2)

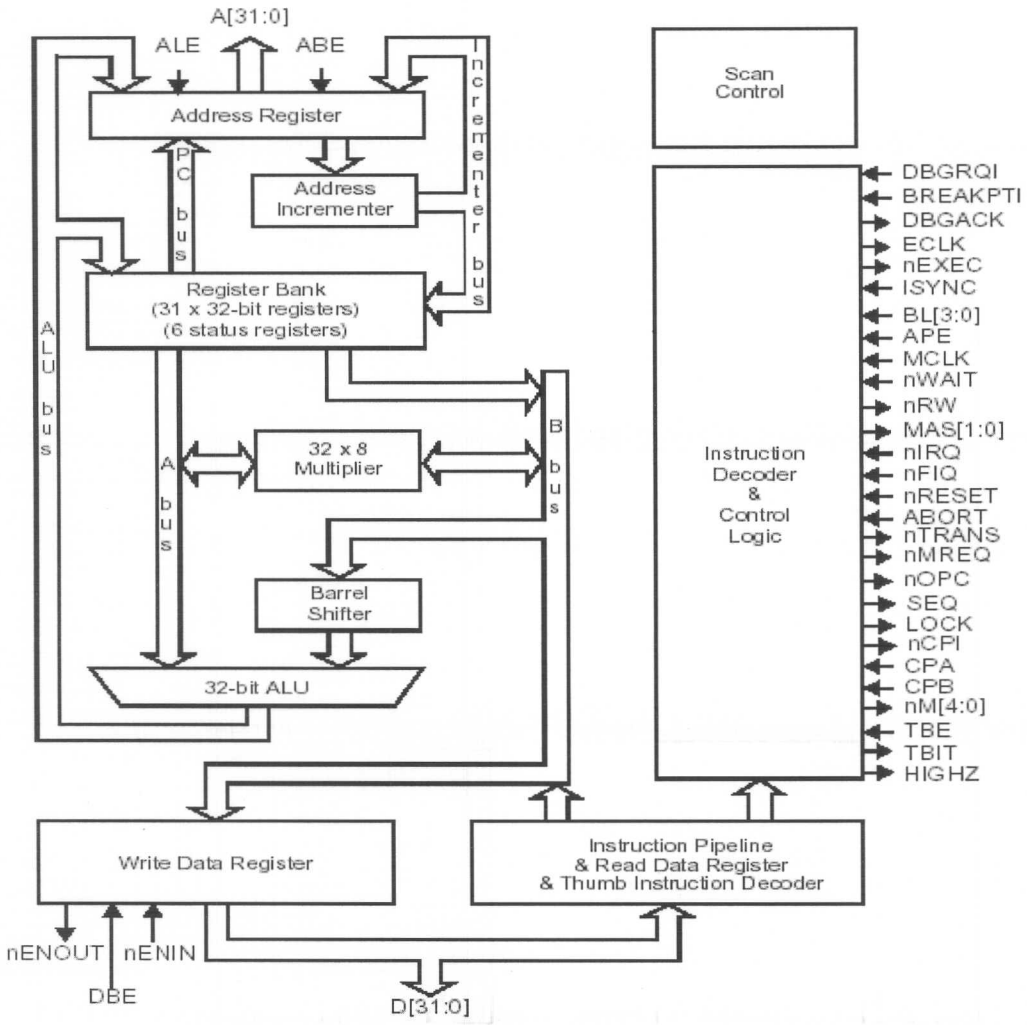
1.4 ระบบ Time and Temperature System สร้างได้โดยใช้รูปแบบ (ก) หรือ (ข) ก็ได้ จงเปรียบเทียบการสร้างโดยพิจารณาถึง ขนาด และ ความสามารถในการขยายระบบ (2)




รูปแบบ (ก)




รูปแบบ (ข)




2. จาก block diagram จงบอกหน้าที่ของ

2.1 Write Data Register (1)

2.2 Address Register (1)

2.3 32x8 Multiplier (1)

2.4 Address Incrementer (1)

2.5 Register Bank (1)

2.6 Instruction Pipeline (1)

2.7 Read Data Register (1)

2.8 Instruction Decoder & Control Logic (1)

2.9 32-bit ALU (1)

2.10 Barrel Shifter (1)

3.1 จากภาษาระดับสูงต่อไปนี้ (2)

```
switch (R0) {
 case 0: S0(); break;
 case 1: S1(); break;
 case 2: S2(); break;
 case 3: S3(); break;
 default: err();
}
```

เมื่อแปลงเป็นภาษา assembly แล้ว ให้เติมคำสั่งที่เว้นว่างไว้ 2 คำสั่ง (คำสั่งหมายเลข 1 และ 2)

```
    CMP R0, #0
    BEQ S0
    CMP R0, #1
    BEQ S1
    ……..          @ คำสั่งหมายเลข 1
    BEQ S2
    CMP R0, #3
    BEQ S3
err: ...
    ……..          @ คำสั่งหมายเลข 2
S0:  ...
    B Exit
S1:  ...
    B Exit
S2:  ...
    B Exit
S3:  ...

Exit:
```

3.2 จากภาษา assembly ต่อไปนี้ให้เขียนภาษา C ต้นฉบับ (source code) (3)

```
        CMP   R0, R1
        BLE XXX
        MOV R2, R0
        B   YYY
XXX:    MOV R2, R1
YYY:
```

3.3 จงเขียนภาษา assembly ของ ARM จากภาษา C ต่อไปนี้ (1)

```
While (1)
    ;
```

3.4 จงบอกเหตุผลที่บริษัท ARM กำหนดรูปแบบของการเข้าใช้และออกจากโปรแกรมย่อย (2)

3.5 จงบอกหลักการทำ optimization ของ compiler มาเพียง 2 ข้อ (2)

4. จาก datasheet ของ LPC2138 ที่แนบ ถ้าต้องการออกแบบอุปกรณ์เก็บข้อมูลขณะออกกำลังกายที่ใช้ LPC2138 ให้ทำงานที่ความถี่ 28 MHz โดยให้อุปกรณ์เก็บข้อมูลใช้พลังงานงานจากแบตเตอรี่ 6 VDC

4.1 จงระบุคุณลักษณะเฉพาะของ crystal ที่ใช้กับวงจร LPC2138 พร้อมอธิบายเหตุผล (2)
4.2 ในสภาวะทำงาน ตัว LPC2138 กินกระแสอย่างต่ำกี่มิลลิแอมป์ ให้แสดงวิธีคำนวณด้วย (4)
4.3 จงระบุคุณลักษณะของ voltage regulator พร้อมอธิบายเหตุผล (2)
4.4 ถ้าระบบโดยส่วนใหญ่ทำงานอยู่ใน standby mode จงบอกแนวทางในการยืดอายุการใช้งานแบตเตอรี่ พร้อมอธิบายเหตุผล (2)

เกริกชัย ทองหนู ผู้ออกข้อสอบ

# 8. Static characteristics

**Table 6. Static characteristics**

*$T_{amb}$ = −40 °C to +85 °C for commercial applications, unless otherwise specified.*

| Symbol | Parameter | Conditions | | Min | Typ[1] | Max | Unit |
|---|---|---|---|---|---|---|---|
| $V_{DD}$ | supply voltage (core and external rail) | | | 3.0 | 3.3 | 3.6 | V |
| $V_{DDA}$ | analog 3.3 V pad supply voltage | | | 2.5 | 3.3 | 3.6 | V |
| $V_{i(VBAT)}$ | input voltage on pin VBAT | | [2] | 2.0 | 3.3 | 3.6 | V |
| $V_{i(VREF)}$ | input voltage on pin VREF | | | 2.5 | 3.3 | 3.6 | V |
| **Standard port pins, RESET, RTCK** | | | | | | | |
| $I_{IL}$ | LOW-level input current | $V_I$ = 0 V; no pull-up | | - | - | 3 | µA |
| $I_{IH}$ | HIGH-level input current | $V_I = V_{DD}$; no-pull-down | | - | - | 3 | µA |
| $I_{OZ}$ | OFF-state output current | $V_O$ = 0 V; $V_O = V_{DD}$; no pull-up/down | | - | - | 3 | µA |
| $I_{latch}$ | I/O latch-up current | $-(0.5V_{DD}) < V_I < (1.5V_{DD})$; $T_j$ < 125 °C | | - | - | 100 | mA |
| $V_I$ | input voltage | pin configured to provide a digital function | [3][4][5][6] | 0 | - | 5.5 | V |
| $V_O$ | output voltage | output active | | 0 | - | $V_{DD}$ | V |
| $V_{IH}$ | HIGH-level input voltage | | | 2.0 | - | - | V |
| $V_{IL}$ | LOW-level input voltage | | | - | - | 0.8 | V |
| $V_{hys}$ | hysteresis voltage | | | 0.4 | - | - | V |
| $V_{OH}$ | HIGH-level output voltage | $I_{OH}$ = −4 mA | [7] | $V_{DD}$ − 0.4 | - | - | V |
| $V_{OL}$ | LOW-level output voltage | $I_{OL}$ = −4 mA | [7] | - | - | 0.4 | V |
| $I_{OH}$ | HIGH-level output current | $V_{OH} = V_{DD}$ − 0.4 V | [7] | −4 | - | - | mA |
| $I_{OL}$ | LOW-level output current | $V_{OL}$ = 0.4 V | [7] | 4 | - | - | mA |
| $I_{OHS}$ | HIGH-level short-circuit output current | $V_{OH}$ = 0 V | [8] | - | - | −45 | mA |
| $I_{OLS}$ | LOW-level short-circuit output current | $V_{OL} = V_{DDA}$ | [8] | - | - | 50 | mA |
| $I_{pd}$ | pull-down current | $V_I$ = 5 V | [9] | 10 | 50 | 150 | µA |
| $I_{pu}$ | pull-up current | $V_I$ = 0 V | [10] | −15 | −50 | −85 | µA |
| | | $V_{DD} < V_I$ < 5 V | [9] | 0 | 0 | 0 | µA |
| $I_{DD(act)}$ | active mode supply current | $V_{DD}$ = 3.3 V; $T_{amb}$ = 25 °C; code `while(1){}` executed from flash, no active peripherals | | | | | |
| | | CCLK = 10 MHz | | - | 10 | - | mA |
| | | CCLK = 60 MHz | | - | 40 | - | mA |
| $I_{DD(pd)}$ | Power-down mode supply current | $V_{DD}$ = 3.3 V; $T_{amb}$ = 25 °C | | - | 60 | - | µA |
| | | $V_{DD}$ = 3.3 V; $T_{amb}$ = 85 °C | | - | 200 | 500 | µA |


All information provided in this document is subject to legal disclaimers.

© NXP B.V. 2011. All rights reserved.

[4] $V_{DD}$ supply voltages must be present.

[5] 3-state outputs go into 3-state mode when $V_{DD}$ is grounded.

[6] Please also see the errata note mentioned in the errata sheet.

[7] Accounts for 100 mV voltage drop in all supply lines.

[8] Only allowed for a short time period.

[9] Minimum condition for $V_I$ = 4.5 V, maximum condition for $V_I$ = 5.5 V.

[10] Applies to P1.16 to P1.25.

[11] On pin VBAT.

[12] Optimized for low battery consumption.

[13] To $V_{SS}$.

## 9. Dynamic characteristics

**Table 7. Dynamic characteristics**

*$T_{amb}$ = −40 °C to +85 °C for commercial applications, $V_{DD}$ over specified ranges.[1]*

| Symbol | Parameter | Conditions | Min | Typ[2] | Max | Unit |
|---|---|---|---|---|---|---|
| **External clock** | | | | | | |
| $f_{osc}$ | oscillator frequency | | 10 | - | 25 | MHz |
| $T_{cy(clk)}$ | clock cycle time | | 40 | - | 100 | ns |
| $t_{CHCX}$ | clock HIGH time | | $T_{cy(clk)} \times 0.4$ | - | - | ns |
| $t_{CLCX}$ | clock LOW time | | $T_{cy(clk)} \times 0.4$ | - | - | ns |
| $t_{CLCH}$ | clock rise time | | - | - | 5 | ns |
| $t_{CHCL}$ | clock fall time | | - | - | 5 | ns |
| **Port pins (except P0.2 and P0.3)** | | | | | | |
| $t_{r(o)}$ | output rise time | | - | 10 | - | ns |
| $t_{f(o)}$ | output fall time | | - | 10 | - | ns |
| **$I^2C$-bus pins (P0.2 and P0.3)** | | | | | | |
| $t_{f(o)}$ | output fall time | $V_{IH}$ to $V_{IL}$ | $20 + 0.1 \times C_b$[3] | - | - | ns |

[1] Parameters are valid over operating temperature range unless otherwise specified.

[2] Typical ratings are not guaranteed. The values listed are at room temperature (25 °C), nominal supply voltages.

[3] Bus capacitance $C_b$ in pF, from 10 pF to 400 pF.


All information provided in this document is subject to legal disclaimers.

© NXP B.V. 2011. All rights reserved.

**ข้อ 1** ( /10)

ข้อ 1.1 ( /2)

.....

.....

.....

ข้อ 1.2 ( /4)

.....

.....

.....

ข้อ 1.3 ( /2)

.....

.....

.....

ข้อ 1.4 ( /2)

.....

.....

.....

**ข้อ 2** ( /10)

ข้อ 2.1 Write Data Register ( /1)

.....

.....

.....

ข้อ 2.2 Address Register ( /1)

.....

.....

.....

ข้อ 2.3 32x8 Multiplier ( /1)

.....

.....

.....

ข้อ 2.4 Address Incrementer ( /1)

.....

.....

.....

ข้อ 2.5 Register Bank ( /1)

.....

.....

.....

ข้อ 2.6 Instruction Pipeline ( /1)

.....

.....

.....

ข้อ 2.7 Read Data Register ( /1)

.....

.....

.....

ข้อ 2.8 Instruction Decoder & Control Logic ( /1)

.....

.....

.....

ข้อ 2.9 32-bit ALU ( /1)

.....

.....

.....

ข้อ 2.10 Barrel Shifter ( /1)

.....

.....

.....

**ข้อ 3** ( /10)

ข้อ 3.1 ( /2)

..... @ คำสั่งหมายเลข 1

.....@ คำสั่งหมายเลข 2

ข้อ 3.2 ( /3)

.....

.....

.....

.....

.....

.....

ข้อ 3.3 ( /1)

.....

.....

.....

.....

.....

ข้อ 3.4 ( /2)

.....

.....

.....

.....

ข้อ 3.5 ( /2)

.....

.....

.....

.....

ข้อ 4

ข้อ 4.1 (  /2)

.....

.....

.....

.....

.....

.....

ข้อ4.2 (  /4)

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

ข้อ4.3 (  /2)

.....

.....

.....

.....

.....

.....

ข้อ4.4 (  /2)

.....

.....

.....

.....

.....

เกริกชัย ทองหนู ผู้ออกข้อสอบ