มหาวิทยาลัยสงขลานครินทร์

คณะวิศวกรรมศาสตร์

การสอบปลายภาค ประจำภาคการศึกษาที่ 2 **ประจำปีการศึกษา 2554**

วันที่ 26 กุมภาพันธ์ 2555 **เวลา 09.00-12.00น.**

วิชา 210-232 วงจรและระบบอิเล็กทรอนิกส์ Electronic Circuits and Systems **ห้อง S817, R200**

<u>คำสั่ง</u>

1. ข้อสอบชุดนี้มีทั้งหมด 5 ข้อ (7 หน้า) ควรตรวจสอบก่อนลงมือทำ
2. อนุญาตให้นำเฉพาะเครื่องเขียนและเครื่องคิดเลขเข้าห้องสอบ
3. อนุญาตให้ใช้ดินสอหรือปากกาก็ได้ในการเขียนคำตอบและให้<u>เขียนคำตอบในสมุดคำตอบเท่านั้น</u>
4. ถ้านักศึกษาเขียนในสิ่งที่ผิดหลักการอย่างร้ายแรงจะได้รับคะแนนติดลบ
5. ไม่มีคะแนนสำหรับคำตอบที่ไม่มีการวิเคราะห์และคำอธิบายที่มีเหตุผลถูกต้อง

กำหนดให้

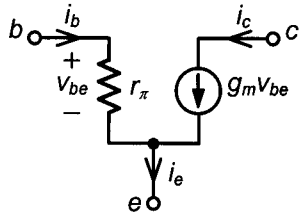
- แรงดันเทอร์มัลมีค่า $V_T = 26\text{mV}$ ที่อุณหภูมิห้อง 27°C
- สมมติให้เมื่อทรานซิสเตอร์แบบไบโพล่าร์ (BJT) ทำงาน แรงดัน V_{BE} จะมีค่าประมาณ 0.7 โวลต์
- สมการความสัมพันธ์ของทรานซิสเตอร์แบบไบโพล่าร์ (BJT) สำหรับสัญญาณขนาดใหญ่คือ

$$I_c = I_S \exp\left(\frac{V_{be}}{V_T}\right) \tag{1.1}$$

โดยถ้ารวมผลของปรากฏการณ์เออรี่ด้วยสมการจะเปลี่ยนเป็น

$$I_c = I_S \exp\left(\frac{V_{be}}{V_T}\right)\left(1+\frac{V_{ce}}{V_A}\right) \tag{1.2}$$

- สมมติให้ small-signal model ของ BJT เป็นดังรูปที่ 1.1 (นอกจากจะมีการกำหนดเฉพาะ)



รูปที่ 1.1

ผู้ออกข้อสอบ: นาย ภาณุมาส คำสัตย์ ภาควิชาวิศวกรรมไฟฟ้า

1. (ก) จากวงจรในรูปที่ 1.2 ให้ทำการวิเคราะห์สำหรับสัญญาณขนาดใหญ่ (large-signal analysis) โดยใช้สมการความสัมพันธ์ของทรานซิสเตอร์แบบไบโพล่าร์ (BJT) สำหรับสัญญาณขนาดใหญ่คือ

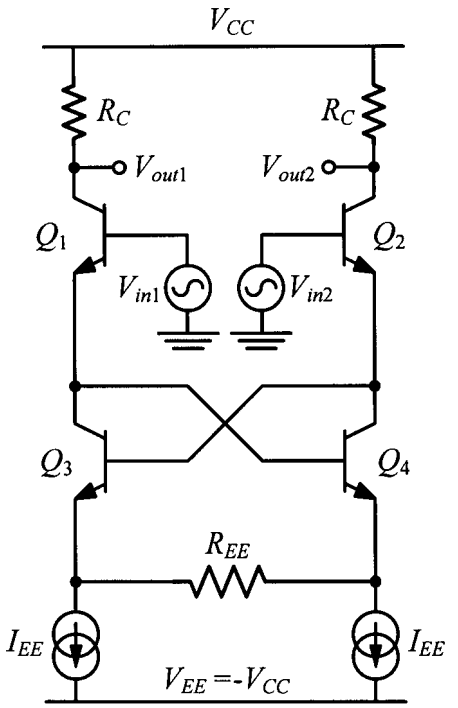
$$I_c = I_S \exp\left(\frac{V_{be}}{V_T}\right) \tag{1.3}$$

เพื่อหาความสัมพันธ์ของสัญญาณ ($V_{out1} - V_{out2}$) กับสัญญาณ V_{in1}, V_{in2} โดยติดอยู่ในรูปของพารามิเตอร์ต่างๆ I_{EE}, R_C, R_{EE}, V_T, V_{CC} ตามความเหมาะสม โดยสามารถละเลยกระแสเบสได้

(6 คะแนน)

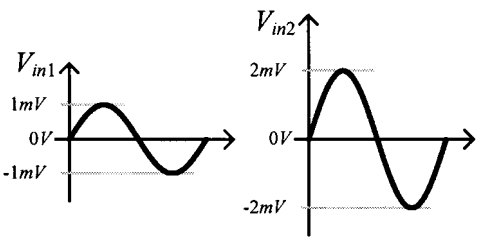
(ข) ถ้าให้ I_{EE} = 1 mA, $R_C = R_{EE}$ = 1kΩ, V_{CC} = 5V และถ้าสัญญาณอินพุทเป็นสองกรณีดังแสดงในรูปที่ 1.3 ให้วิเคราะห์และวาดสัญญาณแรงดัน ($V_{out1} - V_{out2}$) โดยใช้ผลลัพธ์ที่ได้จากข้อ (ก)

(4 คะแนน)



(a)

รูปที่ 1.2



รูปที่ 1.3

2. วงจร differential long-tail pair ในรูปที่ 1.4 ใช้ตัวต้านทาน R_{EE} แทนแหล่งจ่ายกระแสคงที่ ทำให้วงจรนี้มีอัตราขยายสำหรับสัญญาณขนาดเล็กมากดังนี้

อัตราขยายโหมดต่าง

$$a_{dm} = -g_m R_C \tag{1.4}$$

และอัตราขยายโหมดร่วม

$$a_{cm} = -\frac{g_m R_C}{1+2g_m R_{EE}} \tag{1.5}$$

โดยในวงจรนี้มีวงขยายไม่กลับเฟสที่ใช้ออปแอมป์อุดมคติและตัวต้านทานสองตัว และมีแรงดันดีซี V_B ต่ออยู่ที่ด้านหนึ่งของ R_A ให้นศ.ออกแบบวงจรโดย

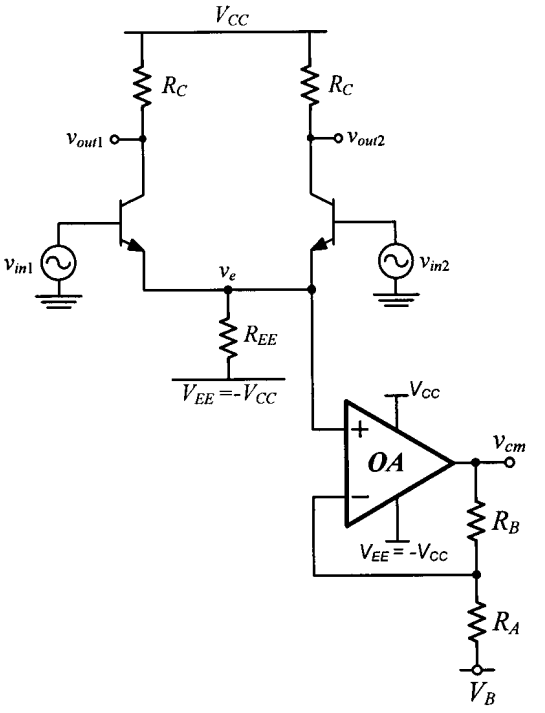
(ก) หาแรงดันดีซี V_B ที่เหมาะสมเพื่อทำให้ไม่มีกระดีซีไหลใน R_A และ R_B (สามารถใช้ความรู้ที่เคยทำการทดลองออกแบบวงจรขยายไม่กลับเฟสที่ใช้ไฟเลี้ยงเดี่ยว), สมมติให้ $V_{BEON} = 0.7V$

(ข) ออกแบบเพื่อให้ได้ $a_{cm} = 0$ คือทำให้ CMRR มีค่าเป็นอนันต์นั่นเอง โดยให้เพิ่มตัวต้านทานค่าใดๆได้ 2 ตัวเท่านั้น

(ค) จากวงจรที่ออกแบบในข้อ (ข) ให้คำนวณหา a_{dm} สำหรับสัญญาณขนาดเล็กมาก โดยติดคำตอบตามความเหมาะสมอยู่ในรูปของ V_{CC}, V_T, R_{EE}, R_A, R_B, R_C และของตัวต้านทานที่เพิ่มเขาไปใหม่ถ้ามี (กำหนดค่าตัวต้านทานเป็นพารามิเตอร์ใหม่ขึ้นมาเองได้เช่น R_x, R_y)

หมายเหตุ สามารถละเลยกระแสเบสได้

(12 คะแนน)

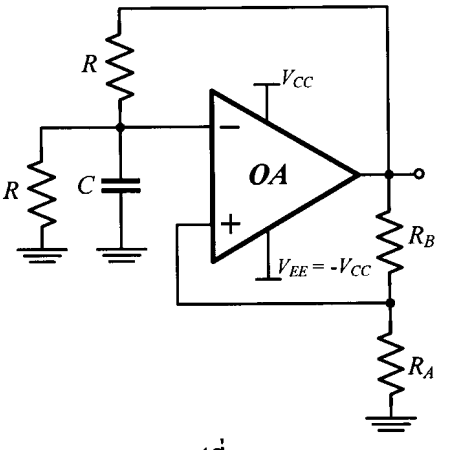


รูปที่ 1.4

3. วงจรในรูปที่ 1.5 เป็นวงจรที่ดัดแปลงจากวงจร Schmitt-trigger waveform generator โดยการเพิ่มตัวต้านทาน R ต่อคร่อมตัวเก็บประจุ C ให้นักศึกษาหาคำตอบต่อไปนี้

(ก) เป็นไปได้หรือไม่ที่วงจรในรูปที่ 1.5 ยังสามารถกำเนิดสัญญาณตามรูปแบบของ Schmitt-trigger waveform generator ให้คำตอบพร้อมอธิบายเหตุผล

(ข) ถ้าคำตอบในข้อ (ก) คือเป็นไปได้ จำเป็นหรือไม่ที่อุปกรณ์จะต้องมีเงื่อนไขความสัมพันธ์ระหว่าง R กับ R_A และ R_B ที่เหมาะสม ถ้าจำเป็นจงหาความสัมพันธ์ดังกล่าว



รูปที่ 1.5

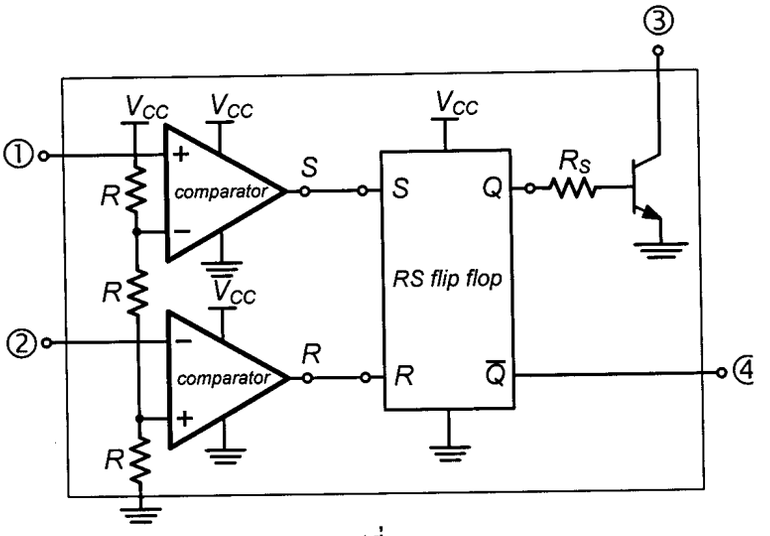
(8 คะแนน)

4. (ก) จากอุปกรณ์ในรูปที่ 1.6 ซึ่งเป็นไอซี 555 สมมติว่านักศึกษาเป็นวิศวกรออกแบบไอซี 555 ซึ่งสามารถแก้ไขวงจรภายในไอซีได้ ในการออกแบบไอซีดังกล่าวมีความจำเป็นที่จะไม่ใช้ comparator ที่มาจากออปแอมป์เพื่อลดการสูญเสียกำลังงาน จงออกแบบวงจรใหม่เพื่อสร้างวงจรซึ่งทำหน้าที่เสมือนเป็น comparator ในไอซี 555 เพื่อทดแทนออปแอมป์ โดยสามารถเพิ่มอุปกรณ์ต่อไปนี้เข้าไปได้

- ทรานซิสเตอร์เอ็นพีเอ็นทั้งหมดไม่เกิน 4 ตัว (สามารถละเลยกระเบสได้และไม่มีปรากฏการณ์เออรี่)
- ตัวต้านทานค่าใดๆ ไม่เกิน 4 ตัว
- แหล่งจ่ายกระแสคงที่ค่าใดๆไม่เกิน 2 ชุด

ให้อธิบายการออกแบบพร้อมเหตุผลและการวิเคราะห์ตามความเหมาะสม โดยแสดงการต่อวงจรใหม่เพื่อให้ทำหน้าที่เป็นไอซี 555 ได้เช่นเดิม (อาจจะไม่ดีเท่าเดิมแต่ก็ควรจะทำงานได้) โดยที่ระดับแรงดันที่แบ่งแยกระหว่างตรรกะ 0 และ 1 ของฟลิปฟลอปคือ $V_{CC}/2$

(6 คะแนน)

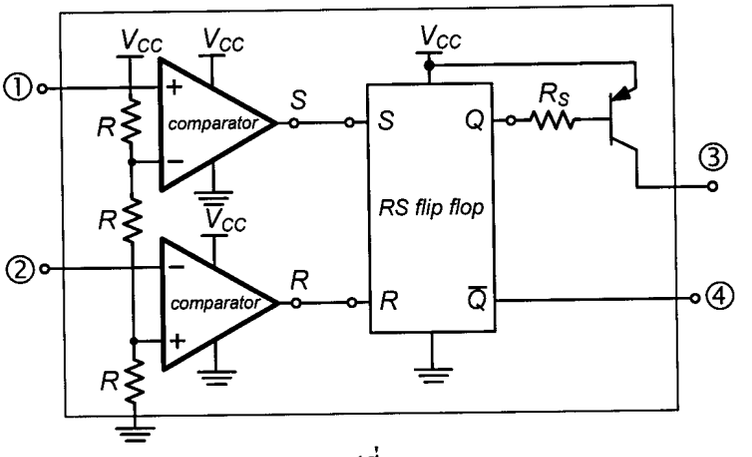


รูปที่ 1.6

(ข) นักศึกษาซื้อไอซีหมายเลข ๒๕๕๕ มาใช้โดยมีวงจรดังแสดงในรูปที่ 1.7 ซึ่งใช้สวิทช์ที่ทำจากพีเอ็นพีโดยสวิทช์ดังกล่าวทำหน้าที่เชื่อมพิน ③ เข้ากับแรงดันไฟเลี้ยง V_{CC} ถ้าตรรกะ Q เป็น 0 (สวิทช์ ON) ให้ทำการออกแบบวงจรเพื่อกำเนิดสัญญาณโดยใช้อุปกรณ์เพิ่มคือ

- ตัวต้านทานค่าใดๆไม่เกิน 2 ตัว
- ตัวเก็บประจุค่าใดๆ 1 ตัว
- แหล่งจ่ายไฟเลี้ยงเดี่ยว V_{CC}

ให้อธิบายหลักการการออกแบบและแสดงการกำเนิดสัญญาณ S, R, Q และแรงดันคร่อมตัวเก็บประจุประกอบ (ไม่ต้องวิเคราะห์หาสมการหรือหาคาบเวลา) ในการออกแบบนี้ นศ. ไม่สามารถเข้าไปแก้ไขวงจรภายในไอซีดังกล่าวได้ และกำหนดให้ตารางความจริงของ RS flip flop ภายในไอซีเป็นไปตามตารางที่ 1.1



รูปที่ 1.7

ตารางที่ 1.1

S	***R***	***Q***
0	0	Q^- (ค่าเดิม)
0	1	0
1	0	1
1	1	ไม่นิยาม

(8 คะแนน)

5. จากวงจร astable multivibrator ในรูปที่ 1.8(ก) เมื่อวงจรอยู่ในสภาวะคงตัวเราสามารถสังเกตสัญญาณแรงดันที่ขาเบสของทรานซิสเตอร์ทั้งสองเป็นดังรูปที่ 1.8(ข) โดยที่สัญญาณด้านล่างมีช่วงเวลาที่แรงดันมีค่าคงที่นานกว่าสัญญาณด้านบน

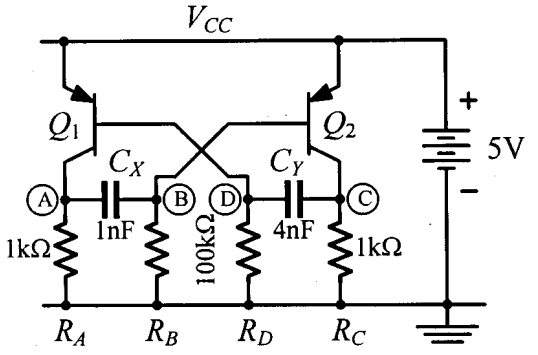
(ก) ให้วิเคราะห์หาสมการของสัญญาณแรงดัน eq. (1) และ eq. (2) ในรูปที่ 1.8(ข) สำหรับช่วงที่มีการเปลี่ยนแปลงแรงดันเท่านั้น

(ข) จากคำตอบในข้อ (ก) ให้วิเคราะห์หาและวาดสัญญาณของประจุที่สะสมในตัวเก็บประจุทั้งสองตัว (ซึ่งเปลี่ยนแปลงตามเวลา)

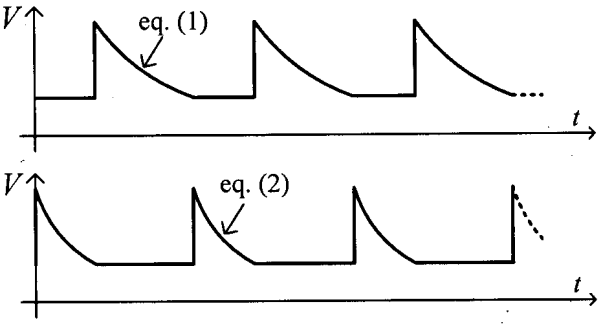
(ค) จากคำตอบในข้อ (ก) ให้วิเคราะห์หาความถี่ของสัญญาณที่ผลิตจากวงจร

โดยสมมติให้ $|V_{BEON}| = 0.7V$, $|V_{CEON}| = 0.2V$

(14 คะแนน)



(ก)



(ข)

รูปที่ 1.8