

มหาวิทยาลัยสงขลานครินทร์

คณะวิศวกรรมศาสตร์

สอบปลายภาค: ภาคการศึกษาที่ 2

ปีการศึกษา: 2555

วันที่สอบ: 2 มีนาคม 2556

เวลาสอบ: 09.00-12.00 น.

รหัสวิชา: 241-449

ห้องสอบ: A 400

ชื่อวิชา: High Performance Microprocessors

อ่านรายละเอียดของข้อสอบ และคำแนะนำให้เข้าใจก่อนเริ่มทำข้อสอบ

เวลา: 3 ชั่วโมง (180 นาที)

รายละเอียดของข้อสอบ: ข้อสอบมีทั้งหมด 5 หน้า

อนุญาต: เครื่องคิดเลข กระดาษโน้ต สมุดจด หนังสือ

คำสั่ง:

- **ให้ทำทุกข้อ** คำตอบทั้งหมดจะต้องเขียนลงในข้อสอบ
- ห้ามหยิบยืมสิ่งใดๆ ทั้งสิ้นจากผู้อื่น เว้นแต่ผู้คุมสอบจะหยิบยืมให้
- ห้ามนำส่วนหนึ่งส่วนใดของข้อสอบออกจากห้องสอบ
- ผู้ประสงค์จะออกจากห้องสอบก่อนหมดเวลาสอบ **แต่ต้องไม่น้อยกว่า 30 นาที** ให้งมมือขออนุญาตจากผู้คุมสอบก่อนจะลุกจากที่นั่ง
- เมื่อหมดเวลาสอบ ผู้เข้าสอบต้องหยุดการเขียนใดๆ ทั้งสิ้น
- เขียนชื่อ, รหัสและหมายเลข Section ให้ชัดเจนในข้อสอบ **ทุกแผ่น** แผ่นใดไม่เขียนหรือเขียนไม่ครบจะถูกตัดคะแนนแผ่นละ 1 คะแนน
- อ่านคำสั่งเพิ่มเติมในแต่ละข้อให้ชัดเจน คำตอบส่วนใดอ่านไม่ออก จะถือว่าคำตอบนั้นผิด

ทุจริตในการสอบ โทษขั้นต่ำคือ ปรับตกในรายวิชาที่ทุจริต และพักการเรียน 1 ภาคการศึกษา

ผู้ออกข้อสอบ

.....
ดร. ปัญญาศ ไชยกาฬ

ชื่อ-สกุล.....เลขประจำตัว.....section.....

1. สมมติให้ ซีพียู A ใช้วงจร Correlated branch Prediction ซึ่งมีขนาดของ Global history register ขนาด 3 บิต หากลำดับการเกิดการบรานซ์จริงเกิดขึ้นดังระบุในตาราง จงเติมผลการทำนายการบรานซ์ที่จะเกิดขึ้นในขั้นตอนที่ 2-25 กำหนดให้ค่าเริ่มต้นของค่าใน Pattern History Table(PHT) มีค่าเท่ากับ 0 ทุกช่อง และค่าเริ่มต้นของ Global history register เท่ากับ 000 (10 คะแนน)

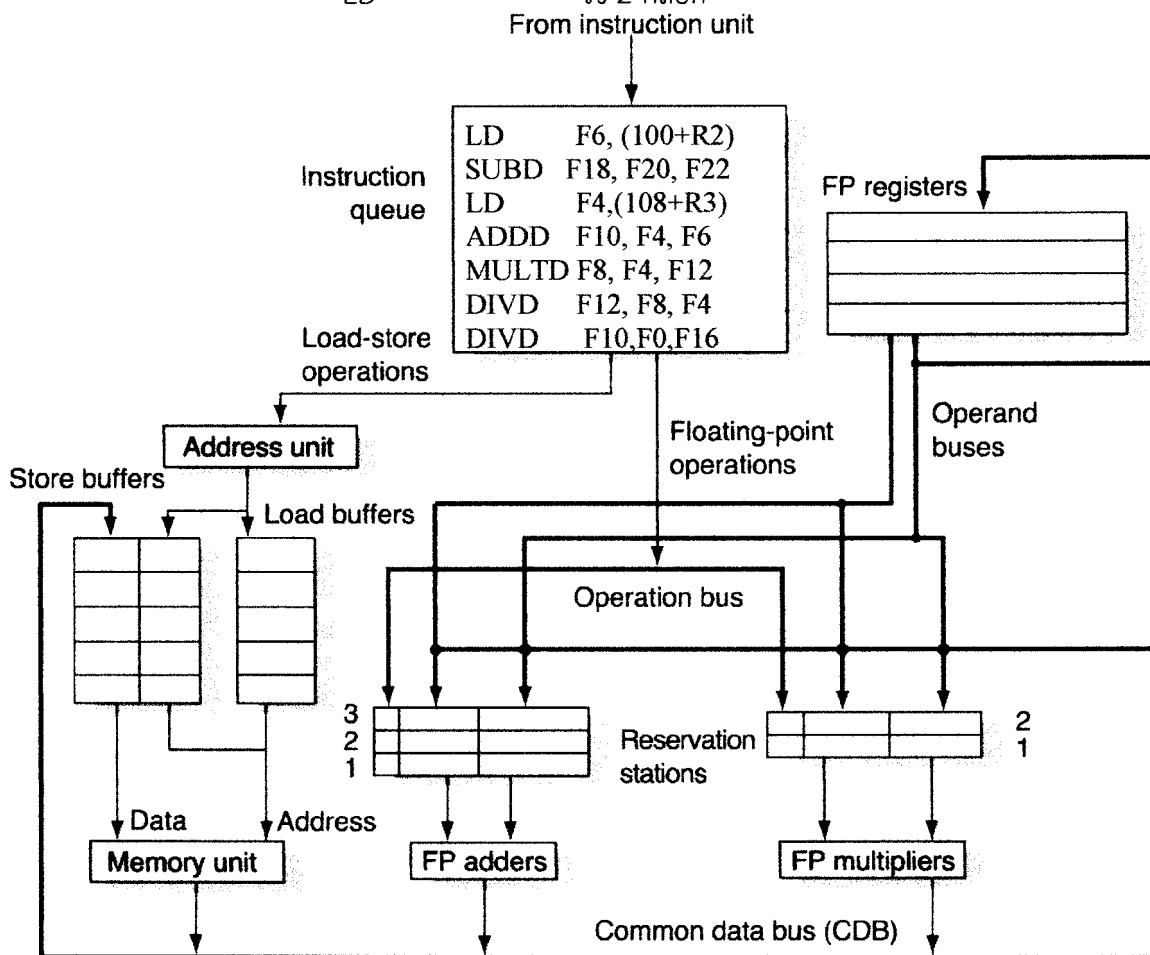
Step number	GHR			ลำดับการบรานซ์ที่เกิดขึ้น	ผลการทำนายการบรานซ์
	bit3	bit2	bit1		
1	0	0	0	1	
2				1	
3				0	
4				1	
5				0	
6				1	
7				1	
8				1	
9				0	
10				0	
11				1	
12				1	
13				1	
14				1	
15				0	
16				0	
17				1	
18				1	
19				0	
20				1	
21				0	
22				0	
23				0	
24				1	
25				1	

PHT			
Address			Value
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	0

ชื่อ-สกุล.....เลขประจำตัว.....section.....

3. กำหนดให้ซีพียู MIPS ใช้สถาปัตยกรรมแบบ Tomasulo ดังรูปที่ 1 จงหาว่าแต่ละคำสั่งมีการ Issue, Execute และ Write Result เกิดขึ้นที่คล็อกไซเคิลที่เท่าใด โดยกำหนดให้การทำงานของ Double Precision Floating-point operation เป็นดังนี้ (10 คะแนน)

- ADDD,SUBD ใช้ 3 คล็อก
- MULTD ใช้ 15 คล็อก
- DIVD ใช้ 39 คล็อก
- LD ใช้ 2 คล็อก



รูปที่ 1

คำสั่ง	คล็อกที่ Issue	คล็อกที่ Execute เสร็จ	คล็อกที่เขียนผลลัพธ์
LD F6, (100+R2)			
SUBD F18, F20, F22			
LD F4, (108+R3)			
ADDD F10, F4, F6			
MULD F8, F4, F12			
DIVD F12, F8, F4			
DIVD F10, F0, F16			

ชื่อ-สกุล.....เลขประจำตัว.....section.....

4. จงเปรียบเทียบข้อแตกต่างของสถาปัตยกรรม Superscalar, VLIW และ EPIC (5 คะแนน)

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

5. กำหนดให้ Predicate P1, P2, P3 มีค่าเท่ากับ 1, 0, 1 ตามลำดับ จงหาว่า IA-64 Code ต่อไปนี้
เสร็จสิ้น ค่าในรีจิสเตอร์หลังรันโปรแกรมมีค่าเท่าใด (6 คะแนน)

```
(p0)   add       r34=r32, r33
(p1)   cmp.gt.unc p2,p3=r34, r33;;
(p3)   mov       r33, 10
(p2)   cmp.lt    p5,p6=r37, r34
(p6)   mov       r37, 20
(p6)   mov       r35, 40
(p5)   mov       r38, 30 ;;
```

รีจิสเตอร์	ค่าก่อนรันโปรแกรม	ค่าหลังรันโปรแกรมเสร็จ
r32	100	
r33	1	
r34	50	
r35	38	
r37	100	
r38	101	