มหาวิทยาลัยสงขลานครินทร์

คณะวิศวกรรมศาสตร์

การสอบปลายภาค ประจำภาคการศึกษาที่ 1 **ประจำปีการศึกษา 2556**

วันที่ 10 ตุลาคม 2556 **เวลา 09.00-12.00น.**

วิชา 212-331, 210-232 วงจรและระบบอิเล็กทรอนิกส์ Electronic Circuits and Systems **ห้อง S817, S203**

คำสั่ง

1. ข้อสอบชุดนี้มีทั้งหมด 7 ข้อ (มี 8 หน้ารวมปก) ควรตรวจสอบก่อนลงมือทำ
2. อนุญาตให้นำเฉพาะเครื่องเขียนและเครื่องคิดเลขเข้าห้องสอบ
3. อนุญาตให้ใช้ดินสอหรือปากกาก็ได้ในการเขียนคำตอบและ**ให้เขียนคำตอบในสมุดคำตอบเท่านั้น**
4. ถ้านักศึกษาเขียนในสิ่งที่ผิดหลักการอย่างร้ายแรงจะได้รับคะแนนติดลบ
5. ไม่มีคะแนนสำหรับคำตอบที่ไม่มีการวิเคราะห์หรือไม่มีคำอธิบายที่เป็นเหตุเป็นผล

กำหนดให้

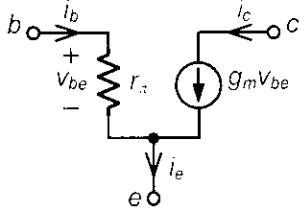
- แรงดันเทอร์มัลมีค่า $V_T = 26\text{mV}$ ที่อุณหภูมิห้อง 27°C
- เมื่อทรานซิสเตอร์แบบไบโพล่าร์ (BJT) ทำงานในย่าน forward active แรงดัน V_{BEON} จะมีค่า 0.7 โวลต์
- สมการความสัมพันธ์ของทรานซิสเตอร์แบบไบโพล่าร์ (BJT) สำหรับสัญญาณขนาดใหญ่คือ

$$I_c = I_S \exp\left(\frac{V_{bc}}{V_T}\right) \tag{1.1}$$

โดยถ้ารวมผลของปรากฏการณ์เออรี่ด้วยสมการจะเปลี่ยนเป็น

$$I_c = I_S \exp\left(\frac{V_{bc}}{V_T}\right)\left(1+\frac{V_{ce}}{V_A}\right) \tag{1.2}$$

- สมมติให้ small-signal model ของ BJT เป็นดังรูปที่ 1.1 (นอกจากจะมีการกำหนดเฉพาะ)



รูปที่ 1.1

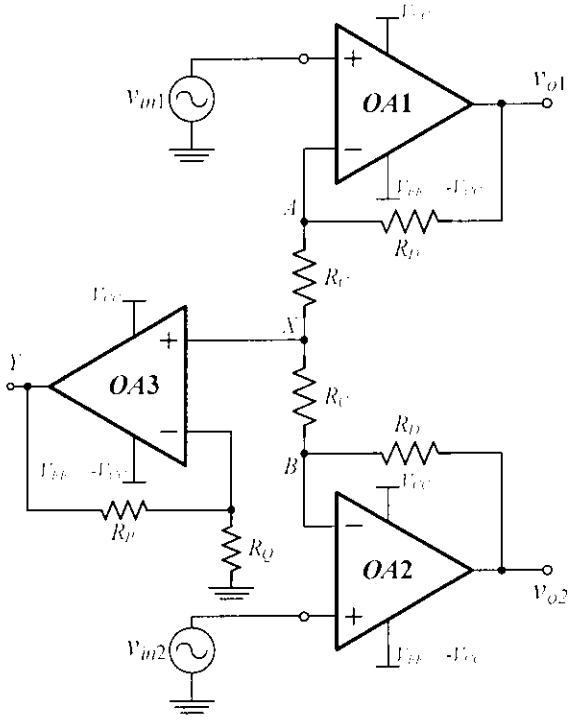
ผู้ออกข้อสอบ: นาย ภาณุมาส คำสัตย์ ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ มหาวิทยาลัยสงขลานครินทร์

1. จากวงจรในรูปที่ 1.2 สมมุติให้ ออปแอมป์ทุกตัวเป็นอุดมคติ และการป้อนกลับลบทำงานได้เป็นปกติ

(ก) ให้ทำการออกแบบปรับปรุงวงจรนี้โดยเพิ่มตัวต้านทานค่าใดๆ 2 ตัวต่อลงไปในตำแหน่งที่เหมาะสม โดยห้ามเปลี่ยนโครงสร้างเดิมที่มีอยู่ เพื่อทำให้ common-mode gain (a_{cm}) = 0 และ differential-mode gain (a_{dm}) $\neq$ 0 (นั่นคือจะได้ CMRR = ∞) พร้อมทั้งยังคงค่าความต้านทานอินพุทของวงจรเป็นอนันต์สำหรับสัญญาณทั้งสองโหมด และต้องหาความสัมพันธ์ระหว่างตัวต้านทานที่ใส่เพิ่มเข้าไปกับค่าตัวต้านทาน R_C, R_D, R_P, R_Q มาด้วย เพื่อให้ได้ a_{cm} และ a_{dm} ตามต้องการ

(ข) จากการออกแบบในข้อ (ก) ให้พิจารณาเฉพาะสัญญาณที่มีขนาดเล็กมากเพื่อหาค่า differential-mode gain โดยให้คำตอบในเทอมของ R_C, R_D, R_P, R_Q ตามความเหมาะสม

หมายเหตุ: โดยที่ common-mode gain และ differential-mode gain นั้นพิจารณาอินพุทที่ v_{in1}, v_{in2} และเอาท์พุทที่ v_{o1}, v_{o2}



รูปที่ 1.2

2. จากวงจรในรูปที่ 1.3 สมมุติให้ ทรานซิสเตอร์ไบโพล่าร์และออปแอมป์เป็นอุดมคติ และการป้อนกลับลบทำงานได้เป็นปกติ ทรานซิสเตอร์ทั้งสองตัวทำงานอยู่ในย่านฟอร์วาร์ดแอคทีฟและละเลยกระแสเบสได้

(ก) หาแรงดันดีซีไบอัสที่จุด X โดยให้คำตอบในเทอมของ V_B, V_{CC}, R_E, I_{VDC} และ I_{YDC} ตามความเหมาะสม

(ข) ให้ออกแบบหาสมการความสัมพันธ์ระหว่าง V_B, V_{CC}, R_E, I_{VDC} และ I_{YDC} (ตามความเหมาะสม) เพื่อทำให้กระแสดีซีในตัวต้านทาน R_D ทั้งสองตัวมีค่าเป็นศูนย์แอมแปร์

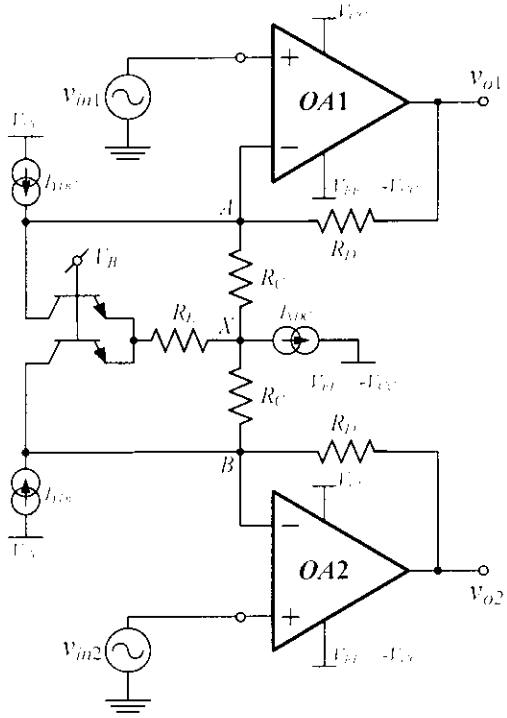
(ค) ถ้าสัญญาณอินพุทเป็นสัญญาณเอซีโหมดร่วมขนาดเล็กมาก $v_{in1} = v_{in2} = v_{icm}$ ให้คำนวณหาสัญญาณแรงดันเอซีที่จุด X โดยให้คำตอบในเทอมของ v_{icm}, R_E, g_m, R_C, R_D ตามความเหมาะสม เมื่อ g_m คือค่าทรานส์คอนดัคแตนซ์ของทรานซิสเตอร์ทั้งสองที่ใช้ในวงจร

(ง) ถ้าสัญญาณอินพุทเป็นสัญญาณเอซีโหมดต่างขนาดเล็กมาก $v_{in1} = -v_{in2} = v_{idm}$ ให้คำนวณหาสัญญาณแรงดันเอซีที่จุด X โดยให้คำตอบในเทอมของ v_{idm}, R_E, g_m, R_C, R_D ตามความเหมาะสม เมื่อ g_m คือค่าทรานส์คอนดัคแตนซ์ของทรานซิสเตอร์ทั้งสองที่ใช้ในวงจร

(จ) จากการออกแบบในข้อ (ข) ให้พิจารณาเฉพาะสัญญาณเอซีที่มีขนาดเล็กมากเพื่อหาสมการความสัมพันธ์ระหว่าง R_E, g_m, R_C, R_D ที่ทำให้ common-mode gain = 0 และ differential-mode gain $\neq 0$ (นั่นคือจะได้ CMRR = ∞)

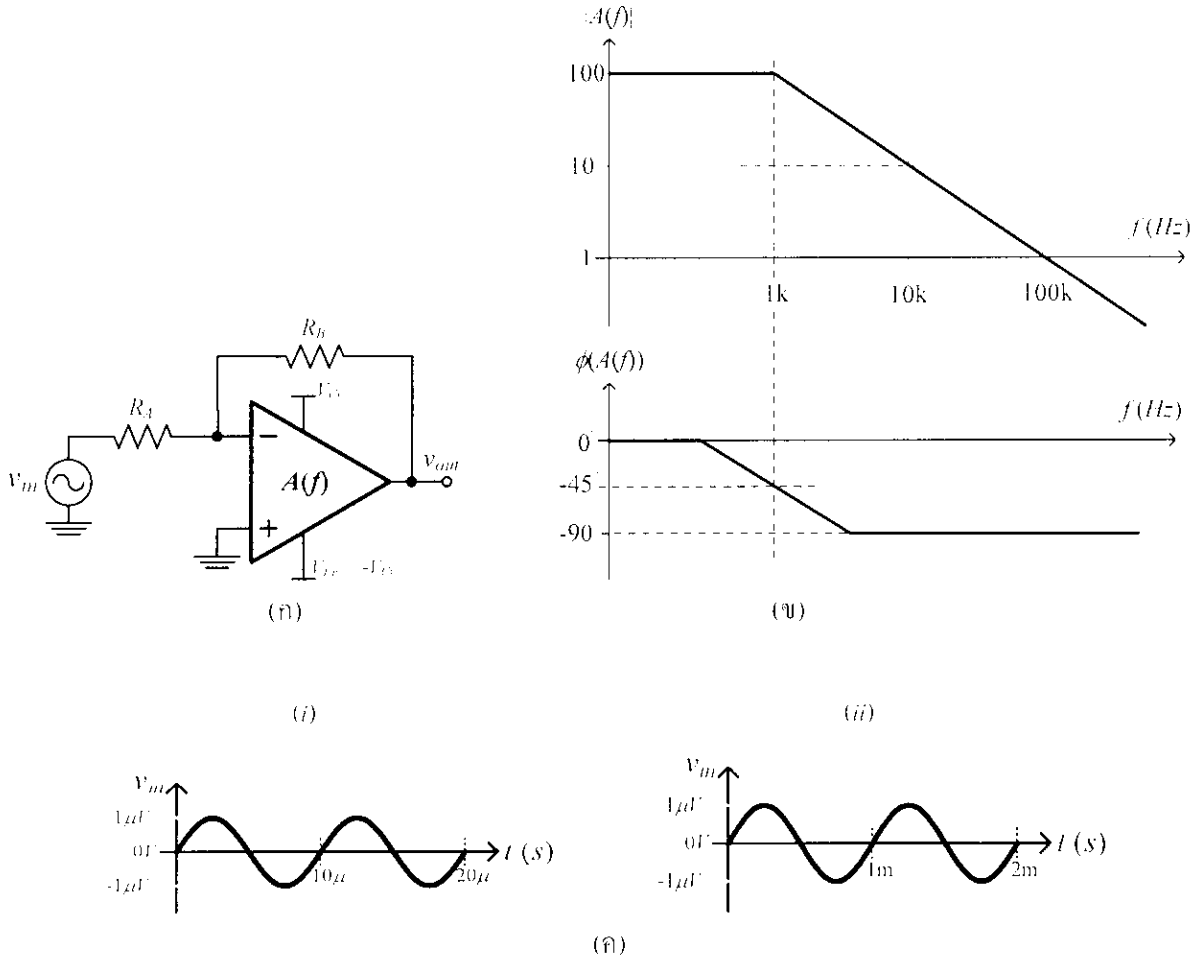
(ฉ) จากการออกแบบในข้อ (จ) ให้พิจารณาเฉพาะสัญญาณที่มีขนาดเล็กมากเพื่อหาค่า differential-mode gain (a_{dm}) โดยให้คำตอบในเทอมของ R_E, g_m, R_C, R_D ตามความเหมาะสม

สมมุติให้เมื่อทรานซิสเตอร์แบบไบโพล่าร์ (BJT) ทำงานในย่าน forward active แรงดัน V_{BEON} จะมีค่าประมาณ 0.7 โวลต์



รูปที่ 1.3

3. จากวงจรในรูปที่ 1.4(ก) ประกอบกับ frequency response ของวงจรขยายแรงดันเชิงเส้นอุดมคติ $A(f)$ ดังแสดงในรูปที่ 1.4(ข) ให้วิเคราะห์เพื่อวาดสัญญาณ v_{out} สำหรับสัญญาณ v_{in} ทั้งสองกรณี (*i*) และ (*ii*) ดังแสดงในรูปที่ 1.4(ก) เมื่อ $R_1 = R_F = 10\text{k}\Omega$



รูปที่ 1.4

4. จากวงจรในรูปที่ 1.5 สมมุติให้ ทรานซิสเตอร์ไบโพล่าร์และออปแอมป์เป็นอุดมคติ และการป้อนกลับลบทำงานได้เป็นปกติ ทรานซิสเตอร์ทั้งสองตัวทำงานอยู่ในย่านฟอร์วาร์ดแอคทีฟและละเลยกระแสเบสได้

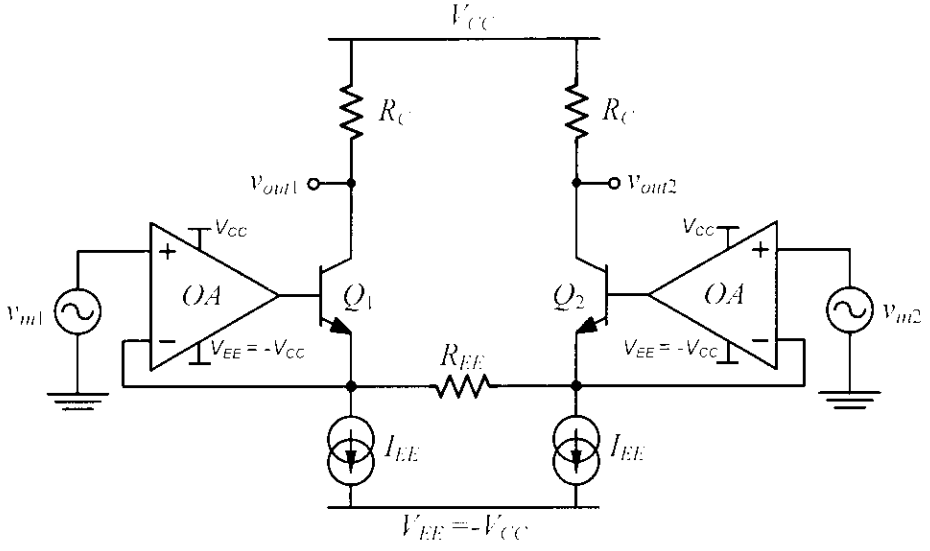
สมมุติให้ $V_{CC} = 5V$, $R_C = 1k\Omega$, $I_{EE} = 1mA$

(ก) จงหาแรงดันดีซีไบอัสที่ขา เบส อิมิตเตอร์ คอลเลคเตอร์ของทรานซิสเตอร์ทั้งสองตัว

(ข) วิเคราะห์หาอัตราขยายโหมดต่าง a_{dm} สำหรับสัญญาณขนาดเล็กมาก

(ก) วิเคราะห์หาอัตราขยายโหมดร่วม a_{cm} สำหรับสัญญาณขนาดเล็กมาก

สมมุติให้เมื่อทรานซิสเตอร์แบบไบโพล่าร์ (BJT) ทำงานในย่าน forward active แรงดัน V_{BEON} จะมีค่าประมาณ 0.7 โวลต์



รูปที่ 1.5

5. (ก) จากวงจรในรูปที่ 1.6 ให้ทำการวิเคราะห์สำหรับสัญญาณขนาดใหญ่ (large-signal analysis) โดยใช้สมการความสัมพันธ์ของทรานซิสเตอร์แบบไบโพล่าร์ (BJT) สำหรับสัญญาณขนาดใหญ่คือ

$$I_c = I_S \exp\left(\frac{V_{be}}{V_T}\right) \tag{1.3}$$

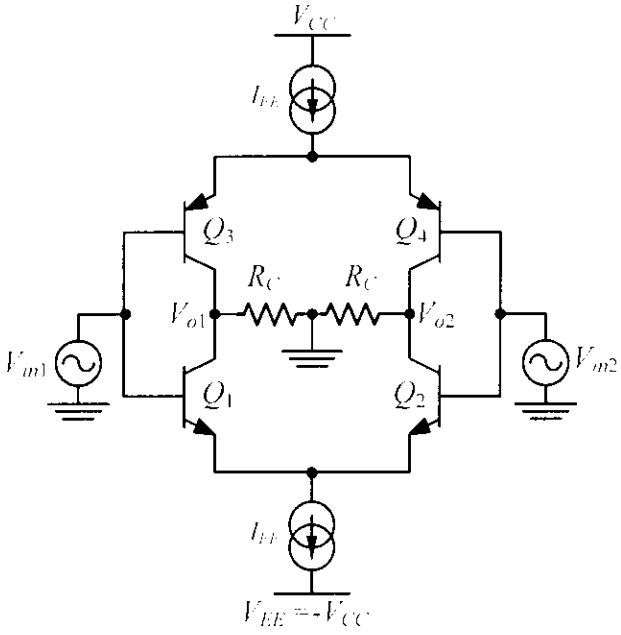
สำหรับ NPN และ

$$I_e = I_S \exp\left(\frac{V_{eb}}{V_T}\right) \tag{1.4}$$

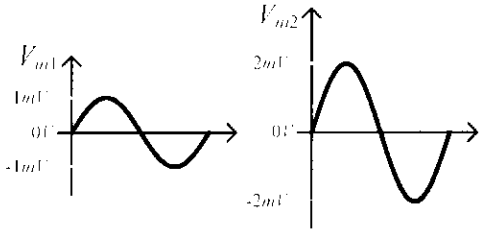
สำหรับ PNP เพื่อหาความสัมพันธ์ของสัญญาณ $(V_{o1} - V_{o2})$ กับสัญญาณ V_{in1}, V_{in2} ในลักษณะของฟังก์ชัน $\tanh(\cdot)$ โดยติดอยู่ในรูปของพารามิเตอร์ต่างๆ I_{EE}, I_S, R_C, V_T, V_{CC} ตามความเหมาะสม (สามารถละเลยกระแสเบสได้)

(ข) ถ้าให้ I_{EE} = 2mA, R_C = 1kΩ, V_{CC} = 5V ให้หาแรงดันดีซีไบอัสที่ขา เบส อิมิตเตอร์ และคอลเลคเตอร์ ของทรานซิสเตอร์ทั้งสี่ตัว กำหนดให้ $V_{BE,on}$ = 0.7V สำหรับทรานซิสเตอร์ทั้งสองแบบ

(ค) ถ้าให้ I_{EE} = 2mA, R_C = 1kΩ, V_{CC} = 5V ถ้าสัญญาณอินพุทมีขนาดเล็กมากดังแสดงในรูปที่ 1.7 ให้วิเคราะห์และวาดสัญญาณแรงดัน $(V_{o1} - V_{o2})$



รูปที่ 1.6



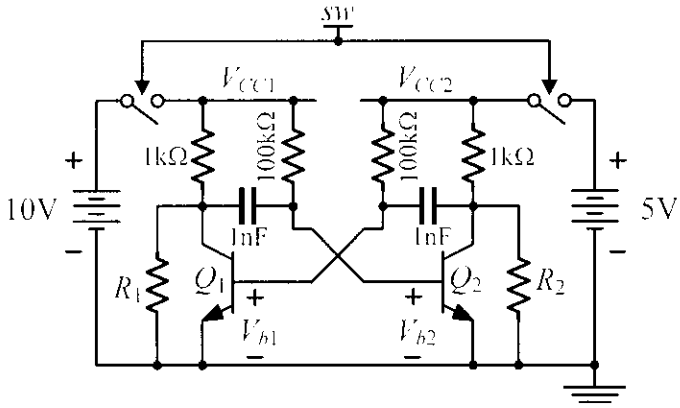
รูปที่ 1.7

6. จากวงจรในรูปที่ 1.8 ให้นักศึกษา

(ก) คำนวณหาค่าตัวต้านทานที่น้อยที่สุดสำหรับ R_1 และ R_2 เพื่อทำให้วงจรนี้กำเนิดสัญญาณได้เมื่อสวิทช์ทั้งสองปิด โดยกำหนดให้ทรานซิสเตอร์ทั้งสองต้องอยู่ในสถานะ OFF ที่ V_{BE} มีค่า -1V เพื่อเป็นจุดเริ่มต้นของการเพิ่มแรงดันที่เบสของทรานซิสเตอร์ทั้งสองตามความเหมาะสมในการกำเนิดสัญญาณ

(ข) ให้วาดสัญญาณแรงดันที่ขาเบสและขาคอลเลคเตอร์ของทรานซิสเตอร์ทั้งสองตัวในสภาวะคงตัว (steady state) โดยให้ $R_1 = R_2 = 4\text{k}\Omega$ และสมมุติว่าวงจรดังกล่าวนี้กำเนิดสัญญาณได้เมื่อสวิทช์ทั้งสองปิดลง

สมมุติให้เมื่อทรานซิสเตอร์แบบไบโพล่าร์ (BJT) ทำงานในย่าน forward active หรือ saturation มีแรงดัน $V_{BE(on)} = 0.7\text{V}$ และ $V_{CE(sat)} = 0.2\text{V}$



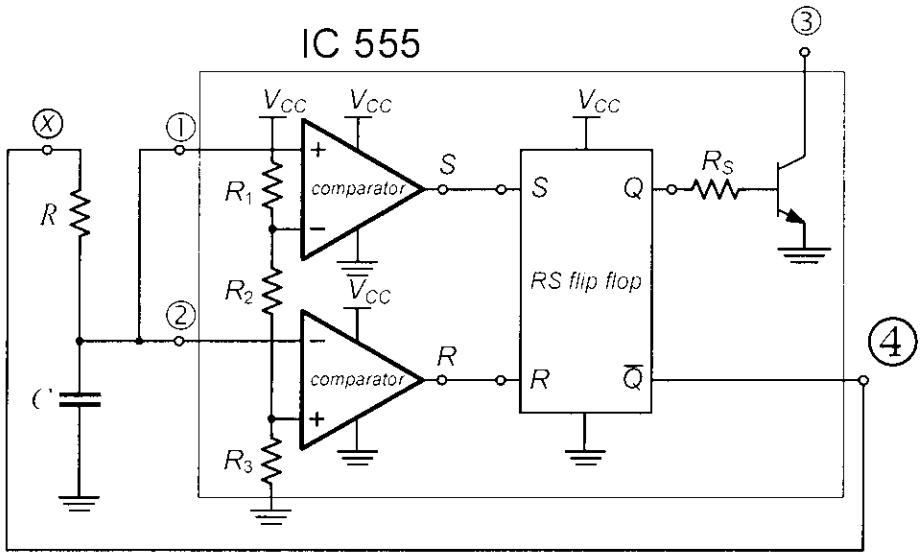
รูปที่ 1.8

7. จากวงจรในรูปที่ 1.9 เป็นวงจรกำเนิดสัญญาณที่ใช้ IC 555 timer อุดมคติซึ่งมี $R_1 = R_2 = R_3$ และ *RS* flipflop ที่สามารถในการจ่ายและรับกระแสได้ไม่จำกัดและมีตารางความจริงดังตารางที่ 7.1
อย่างไรก็ตามในทางปฏิบัติเราไม่ได้มี *RS* flipflop ที่เป็นอุดมคติเพราะ**มีข้อจำกัดในการจ่ายและรับกระแส** ดังนั้นวงจรนี้จึงไม่สามารถทำการกำเนิดสัญญาณได้ตามเป้าหมายโดยการต่อขาหมายเลข ④กับจุด Ⓧ

ให้นักศึกษา**เสนอวิธีแก้ไขปัญหาพร้อมการอธิบาย** โดยใช้อุปกรณ์อุดมคติต่อไปนี้**เพียงสองตัว**เท่านั้น (โดยไม่สามารถแก้ไขสิ่งภายใน IC 555 timer ได้)

- ตัวต้านทาน และ/หรือ ตัวเก็บประจุ และ/หรือ ตัวเหนี่ยวนำ และ/หรือ ทรานส์ซิสเตอร์เอ็นพีเอ็น และ/หรือ ทรานส์ซิสเตอร์พีเอ็นพี และ/หรือ ออปแอมป์ และ/หรือ แหล่งจ่ายแรงดันค่าคงที่ใดๆ และ/หรือ แหล่งจ่ายกระแสค่าคงที่ใดๆ

เพื่อทำให้**วงจรที่นักศึกษาเสนอสามารถทำงานได้แบบเดียวกับเป้าหมายดั้งเดิมในรูปที่ 1.9 ถ้า *RS* flipflop เป็นอุดมคติ**



รูปที่ 1.9

ตารางที่ 7.1

S	*R*	*Q*
0	0	Q (ค่าเดิม)
0	1	0
1	0	1
1	1	ไม่นิยาม