

ชื่อ-สกุล.....เลขประจำตัว.....section.....



มหาวิทยาลัยสงขลานครินทร์
คณะวิศวกรรมศาสตร์

สอบปลายภาค: ภาคการศึกษาที่ 2

ปีการศึกษา: 2556

วันที่สอบ: 7 มีนาคม 2557

เวลาสอบ: 09.00-12.00 น.

รหัสวิชา: 241-449

ห้องสอบ: *ตึกวิศวกรรม 5026*

ชื่อวิชา: High Performance Microprocessors

อ่านรายละเอียดของข้อสอบ และคำแนะนำให้เข้าใจก่อนเริ่มทำข้อสอบ

เวลา: 3 ชั่วโมง (180 นาที)

รายละเอียดของข้อสอบ: ข้อสอบมีทั้งหมด 7 หน้า

อนุญาต: เครื่องคิดเลข กระดาษโน้ต สมุดจด หนังสือ

คำสั่ง:

- ให้ทำทุกข้อ คำตอบทั้งหมดจะต้องเขียนลงในข้อสอบ
- ห้ามหยิบยืมสิ่งใดๆ ทั้งสิ้นจากผู้อื่น เว้นแต่ผู้คุมสอบจะหยิบยืมให้
- ห้ามนำส่วนหนึ่งส่วนใดของข้อสอบออกจากห้องสอบ
- ผู้ประสงค์จะออกจากห้องสอบก่อนหมดเวลาสอบ แต่ต้องไม่น้อยกว่า 30 นาที ใหยกมือขออนุญาตจากผู้คุมสอบก่อนจะลุกจากที่นั่ง
- เมื่อหมดเวลาสอบ ผู้เข้าสอบต้องหยุดการเขียนใดๆ ทั้งสิ้น
- เขียนชื่อ, รหัสและหมายเลข Section ให้ชัดเจนในข้อสอบ ทุกแผ่น แผ่นใดไม่เขียนหรือเขียนไม่ครบจะถูกตัดคะแนนแผ่นละ 1 คะแนน
- อ่านคำสั่งเพิ่มเติมในแต่ละข้อให้ชัดเจน คำตอบส่วนใดอ่านไม่ออก จะถือว่าคำตอบนั้นผิด

ทุจริตในการสอบ โทษขั้นต่ำคือ ปรับตกในรายวิชาที่ทุจริต และพักการเรียน 1 ภาคการศึกษา

ผู้ออกข้อสอบ

.....
ดร. ปัญญาศ ไซยกาฬ

ชื่อ-สกุล.....เลขประจำตัว.....section.....

1. สมมติให้ ซีพียู A ใช้วงจร Correlated branch Prediction ซึ่งมีขนาดของ Global history register ขนาด 3 บิต หากลำดับการเกิดการบรานซ์จริงเกิดขึ้นดังระบุในตาราง จงเติมผลการทำนายการบรานซ์ที่จะเกิดขึ้นในขั้นตอนที่ 2-20 กำหนดให้ค่าเริ่มต้นของค่าใน Pattern History Table(PHT) มีค่าเท่ากับ 0 ทุกช่อง และค่าเริ่มต้นของ Global history register เท่ากับ 000 (10 คะแนน)

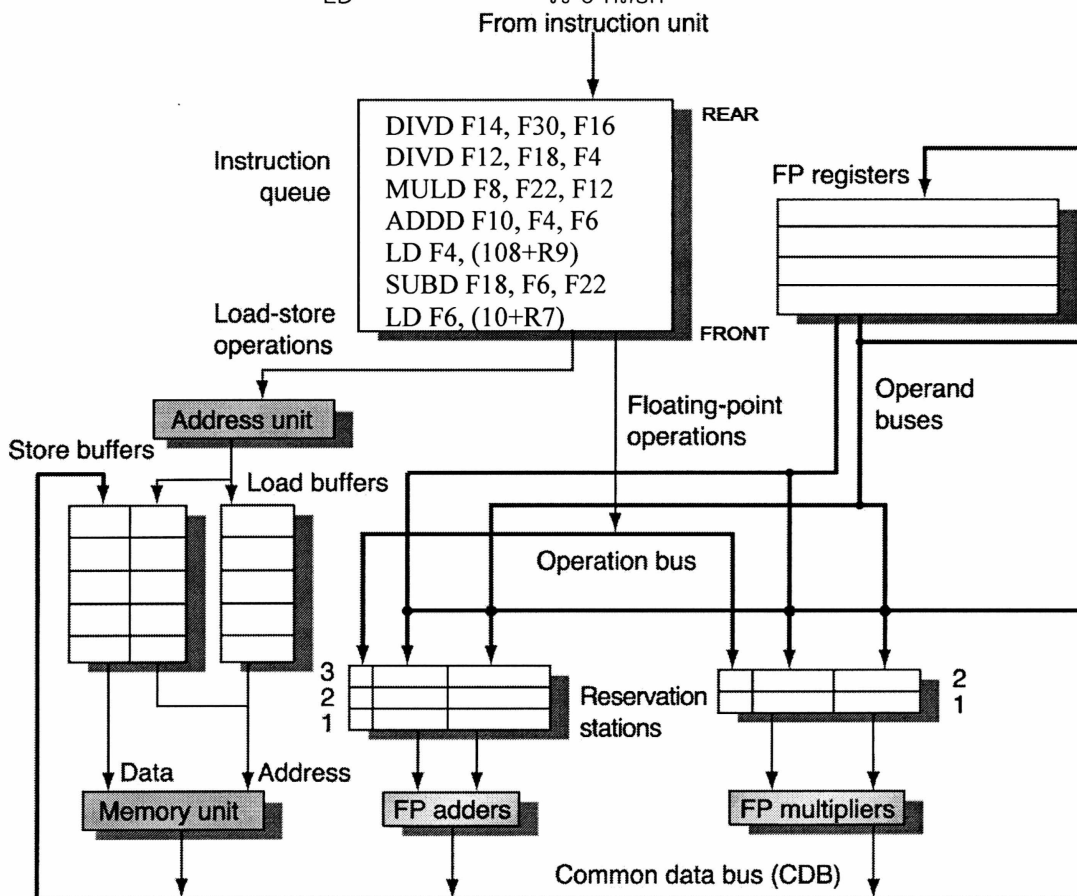
Step number	GHR			ลำดับการบรานซ์ที่เกิดขึ้น	ผลการทำนายการบรานซ์
	bit3	bit2	bit1		
1	0	0	0	0	
2				1	
3				0	
4				1	
5				0	
6				1	
7				1	
8				1	
9				0	
10				0	
11				1	
12				0	
13				1	
14				1	
15				0	
16				0	
17				1	
18				0	
19				0	
20				1	

PHT			
Address			Value
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	0

ชื่อ-สกุล.....เลขประจำตัว.....section.....

3. กำหนดให้ซีพียู MIPS ใช้สถาปัตยกรรมแบบ Tomasulo ดังรูปที่ 1 จงหาว่าแต่ละคำสั่งมีการ Issue, Execute และ Write Result เกิดขึ้นที่คล็อกไซเคิลที่เท่าใด โดยกำหนดให้การทำงานของ Double Precision Floating-point operation เป็นดังนี้ (10 คะแนน)

- ADDD,SUBD ใช้ 4 คล็อก
- MULTD ใช้ 13 คล็อก
- DIVD ใช้ 35 คล็อก
- LD ใช้ 6 คล็อก



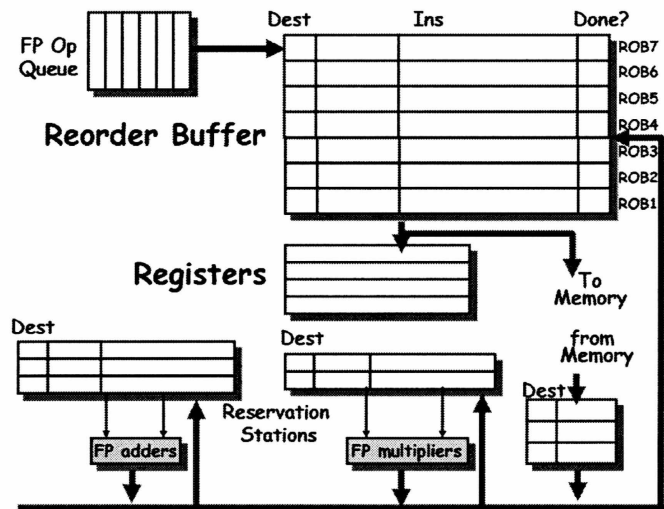
รูปที่ 1

คำสั่ง	คล็อกที่ Issue	คล็อกที่ Execute เสร็จ	คล็อกที่เขียนผลลัพธ์
LD F6, (10+R7)			
SUBD F18, F6, F22			
LD F4, (108+R9)			
ADDD F10, F4, F6			
MULD F8, F22, F12			
DIVD F12, F18, F4			
DIVD F14, F30, F16			

ชื่อ-สกุล.....เลขประจำตัว.....section.....

6. กำหนดให้ซีพียู A ใช้สถาปัตยกรรม ดังรูปที่ 2 จงหาว่าแต่ละคำสั่งมีการ Issue, Execute และ Write Result เกิดขึ้นที่คล็อกไซเคิลที่เท่าใด โดยกำหนดให้การทำงานของ Double Precision Floating-point operation เป็นดังนี้ (10 คะแนน)

- ADDD,SUBD ใช้ 4 clk
- MULTD ใช้ 13 clk
- DIVD ใช้ 35 clk
- LD/ST ใช้ 3 clk หากพบข้อมูลในแคช
- LD/ST ใช้ 12 clk หากไม่พบข้อมูลในแคช



รูปที่ 2

คำสั่งที่	คำสั่ง	คล็อกที่ Issue	คล็อกที่ Execute เสร็จ	คล็อกที่ commit
1	LD F20, 0(R2)			
2	ADDD F10, F4, F20			
3	DIVD F2, F10, F6			
4	LD F4, 0(R3)			
5	ADD F20, F4, F6			
6	ST F4, 0(R3)			
7	ADDD F14, F4, F20			

