

## มหาวิทยาลัยสงขลานครินทร์ คณะวิศวกรรมศาสตร์

สอบปลายภาค: ภาคการศึกษาที่ 2

ปีการศึกษา: 2556

วันที่สอบ: 7 มีนาคม 2557

เวลาสอบ: 09.00-12.00 น.

รหัสวิชา: 241-449

ห้องสอบ: ชั้นชั่งน้ำ ชั้น ๒

ชื่อวิชา: High Performance Microprocessors

อ่านรายละเอียดของข้อสอบ และคำแนะนำให้เข้าใจก่อนเริ่มทำข้อสอบ

เวลา: 3 ชั่วโมง (180 นาที)

รายละเอียดของข้อสอบ: ข้อสอบมีทั้งหมด 7 หน้า

อนุญาต: เครื่องคิดเลข กระดาษโน้ต สมุดจด หนังสือ

คำสั่ง:

- ให้ทำทุกข้อ คำตอบทั้งหมดจะต้องเขียนลงในข้อสอบ
- ห้ามหยิบยืมสิ่งใดๆ ทั้งสิ้นจากผู้อื่น เว้นแต่ผู้คุมสอบจะหิบยึดให้
- ห้ามน้ำส่วนหนึ่งส่วนใดของข้อสอบออกจากห้องสอบ
- ผู้ประสงค์จะออกจากห้องสอบก่อนหมดเวลาสอบ แต่ต้องไม่น้อยกว่า 30 นาที ให้ยกมือขออนุญาตจากผู้คุมสอบก่อนจะลุกจากที่นั่ง
- เมื่อหมดเวลาสอบ ผู้เข้าสอบต้องหยุดการเขียนใดๆ ทั้งสิ้น
- เขียนชื่อ, รหัสและหมายเลข Section ให้ชัดเจนในข้อสอบ ทุกแผ่น แผ่นใดไม่เขียนหรือเขียนไม่ครบจะถูกตัดคะแนนแพ่นละ 1 คะแนน
- อ่านคำสั่งเพิ่มเติมในแต่ละข้อให้ชัดเจน คำตอบส่วนใดอ่านไม่ออก จะถือว่าคำตอบนั้นผิด

ทุจริตในการสอบ โทษขั้นต่ำคือ ปรับตกในรายวิชาที่ทุจริต และพักการเรียน 1 ภาคการศึกษา

ผู้ออกข้อสอบ

.....  
ดร. ปัญญา ไชยกาฬ

1. สมมุติให้ ชีพีย์ A ใช้วงจร Correlated branch Prediction ซึ่งมีขนาดของ Global history register ขนาด 3 บิต หากลำดับการเกิดการบรรานซ์จริงเกิดขึ้นดังระบุในตาราง จงเติมผลการคำนวณการบรรานซ์ที่จะเกิดขึ้นในขั้นตอนที่ 2-20 กำหนดให้ค่าเริ่มต้นของค่าใน Pattern History Table(PHT) มีค่าเท่ากับ 0 ทุกช่อง และค่าเริ่มต้นของ Global history register เท่ากับ 000 (10 คะแนน)

Step number	GHR			ลำดับการบรรานซ์ที่เกิดขึ้น	ผลการคำนวณการบรรานซ์
	bit3	bit2	bit1		
1	0	0	0	0	
2				1	
3				0	
4				1	
5				0	
6				1	
7				1	
8				1	
9				0	
10				0	
11				1	
12				0	
13				1	
14				1	
15				0	
16				0	
17				1	
18				0	
19				0	
20				1	

PHT		
Address	Value	
0 0 0	0	
0 0 1	0	
0 1 0	0	
0 1 1	0	
1 0 0	0	
1 0 1	0	
1 1 0	0	
1 1 1	0	

ชื่อ-สกุล..... เลขประจำตัว..... section.....

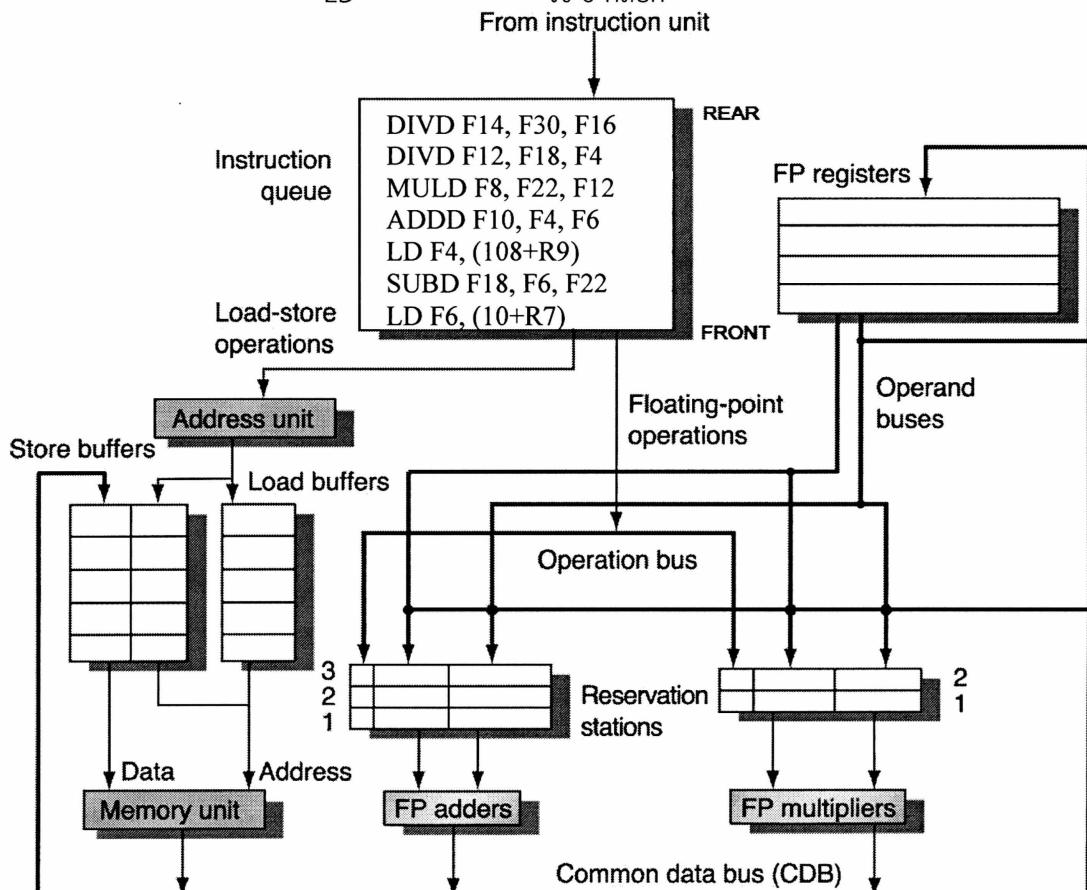
2. กำหนดให้เวกเตอร์โพรเชสเซอร์ DLXV2 มีขนาด Maximum Vector Length เท่ากับ 256 จะเขียนโปรแกรมภาษาแอสเซมบลีเพื่อคำนวณໄโอเปอร์ชั่นนเวกเตอร์ A, B, C และ D ดังสมการ

$$D = A/3 + (B^*6) - C^2$$

กำหนดให้เวกเตอร์ A, B และ C มีขนาดเท่ากับ 25,500,085 อิลิเมนต์ (10 คะแนน)

3. กำหนดให้ชีพีย์ MIPS ใช้สถาปัตยกรรมแบบ Tomasulo ดังรูปที่ 1 จงหาว่าแต่ละคำสั่งมีการ Issue, Execute และ Write Result เกิดขึ้นที่คล็อกไชเดิลที่เท่าใด โดยกำหนดให้การทำงานของ Double Precision Floating-point operation เป็นดังนี้ (10 คะแนน)

- ADDD,SUBD ใช้ 4 คล็อก
- MULTD ใช้ 13 คล็อก
- DIVD ใช้ 35 คล็อก
- LD ใช้ 6 คล็อก



รูปที่ 1

คำสั่ง	คล็อกที่ Issue	คล็อกที่ Execute เสร็จ	คล็อกที่เขียนผลลัพธ์
LD F6, (10+R7)			
SUBD F18, F6, F22			
LD F4, (108+R9)			
ADDD F10, F4, F6			
MULD F8, F22, F12			
DIVD F12, F18, F4			
DIVD F14, F30, F16			

ชื่อ-สกุล.....เลขประจำตัว.....section.....

4. จงเปรียบเทียบโค้ด ของโปรแกรมบนชีพិយ A และ ชีพិយ B ในແນ່ປະສິດທິພາກການທຳການ ພັນຍາ  
ທີ່ອີນຍາເຫດຜຸລປະກອບ (5 ຄະແນນ)

CPU-A	CPU-B
BNEZ R1, L1	CMP.EQ P2, P3=R1, R0
ADD R2, R3, R0	<P2> ADD R6, R7, R0
JMP L2	<P3> ADD R2, R3, R0
L1: ADD R6, R7, R0	
L2:	

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

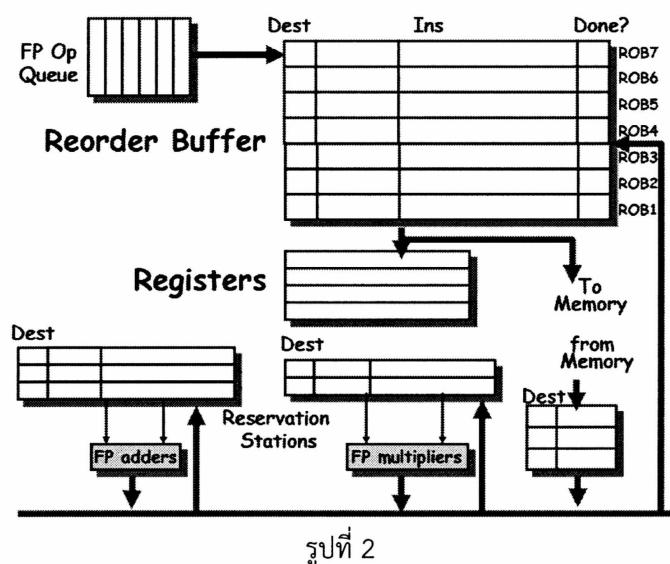
5. ກຳນົດໃຫ້ Predicate P1, P2, P3 ມີຄ່າເທົ່າກັບ 1, 0, 1 ຕາມລຳດັບ ຈຶ່ງທຸກ່ວ່າ IA-64 Code ຕ້ອໄປນີ້  
ເສົ້າງສິ້ນ ດໍາວັດໄວ້ຢູ່ຈິຕົວໂປຣແກຣມມີຄ່າເທົ່າໄດ້ (6 ຄະແນນ)

(p0)	add	r34=r32, r33
(p1)	cmp.gt.unc	p2,p3=r34, r33;;
(p3)	mov	r33, 100
(p2)	cmp.lt.unc	p5,p6=r37, r33
(p6)	mov	r37, 207
(p6)	mov	r35, 20
(p5)	mov	r38, 90 ;;

ຈິຕົວໂປຣແກຣມ	ຄ່າກ່ອນຮັນໂປຣແກຣມ	ຄ່າຫລັງຮັນໂປຣແກຣມເສົ້າງ
r32	300	
r33	6	
r34	40	
r35	25	
r37	150	
r38	201	

6. กำหนดให้ชีพีย์ A ใช้สถาปัตยกรรม ดังรูปที่ 2 จงหาว่าแต่ละคำสั่งมีการ Issue, Execute และ Write Result เกิดขึ้นที่คล็อกไชเคิลที่เท่าใด โดยกำหนดให้การทำงานของ Double Precision Floating-point operation เป็นดังนี้ (10 คะแนน)

- ADDD,SUBD      ใช้ 4 clk
- MULTD            ใช้ 13 clk
- DIVD             ใช้ 35 clk
- LD/ST            ใช้ 3 clk หากพบข้อมูลในแคช
- LD/ST            ใช้ 12 clk หากไม่พบข้อมูลในแคช



รูปที่ 2

คำสั่งที่	คำสั่ง	คล็อกที่ Issue	คล็อกที่ Execute เสร็จ	คล็อกที่ commit
1	LD F20, 0(R2)			
2	ADDD F10, F4, F20			
3	DIVD F2, F10, F6			
4	LD F4, 0(R3)			
5	ADD F20, F4, F6			
6	ST F4, 0(R3)			
7	ADDD F14, F4, F20			

ชื่อ-สกุล..... เลขประจำตัว..... section.....

7. สถาปัตยกรรม VLIW และสถาปัตยกรรม EPIC แตกต่างกันอย่างไร จงอธิบายอย่างละเอียด (5 คะแนน)

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

-----End of Examination-----