มหาวิทยาลัยสงขลานครินทร์

คณะวิศวกรรมศาสตร์

การสอบปลายภาค ประจำภาคการศึกษาที่ 1 **ประจำปีการศึกษา 2557**

วันที่ 20 ธันวาคม 2557 **เวลา 13.30-16.30น.**

วิชา 212-331, 210-232 วงจรและระบบอิเล็กทรอนิกส์ Electronic Circuits and Systems **ห้อง A401, หัวหุ่น**

คำสั่ง

1. ข้อสอบชุดนี้มีทั้งหมด 4 ข้อ (มี 5 หน้ารวมปก) ควรตรวจสอบก่อนลงมือทำ
2. อนุญาตให้นำเฉพาะเครื่องเขียนและเครื่องคิดเลขเข้าห้องสอบ
3. อนุญาตให้ใช้ดินสอหรือปากกาก็ได้ในการเขียนคำตอบและ**ให้เขียนคำตอบในสมุดคำตอบเท่านั้น**
4. ถ้านักศึกษาเขียนในสิ่งที่ผิดหลักการอย่างร้ายแรงจะได้รับคะแนนติดลบ
5. **ไม่มีคะแนนสำหรับคำตอบที่ไม่มีการวิเคราะห์หรือไม่มีคำอธิบายที่เป็นเหตุเป็นผล**

กำหนดให้

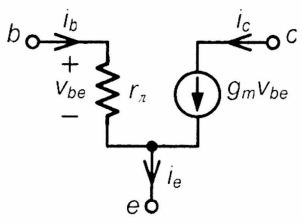
- แรงดันเทอร์มัลมีค่า $V_T = 26\text{mV}$ ที่อุณหภูมิห้อง 27°C
- เมื่อทรานซิสเตอร์แบบไบโพล่าร์ (BJT) ทำงานในย่าน forward active แรงดัน V_{BEON} จะมีค่า 0.7 โวลต์
- สมการความสัมพันธ์ของทรานซิสเตอร์แบบไบโพล่าร์ (BJT) สำหรับสัญญาณขนาดใหญ่คือ

$$I_c = I_S \exp\left(\frac{V_{be}}{V_T}\right) \tag{1.1}$$

โดยถ้ารวมผลของปรากฏการณ์เออรี่ด้วยสมการจะเปลี่ยนเป็น

$$I_c = I_S \exp\left(\frac{V_{be}}{V_T}\right)\left(1+\frac{V_{ce}}{V_A}\right) \tag{1.2}$$

- สมมติให้ small-signal model ของ BJT เป็นดังรูปที่ 1.1 (นอกจากจะมีการกำหนดเฉพาะ)



รูปที่ 1.1

ผู้ออกข้อสอบ: นาย ภาณุมาส คำสัตย์ ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ มหาวิทยาลัยสงขลานครินทร์

1. จากวงจรขยายแบบ long-tair pair ในรูปที่ 1.2 สมมุติให้กระแสเบสมีค่าน้อยมากสามารถละเลยได้

(ก) จากการวิเคราะห์แบบ small-signal analysis เมื่อแรงดันอินพุททั้งสองเป็นสัญญาณโหมดร่วม v_{cm} จะได้แรงดันที่อิมิตเตอร์มีค่าเป็น

$$v_e = \left(\frac{2g_m R_{EE}}{1 + 2g_m R_{EE}} \right) v_{cm}$$

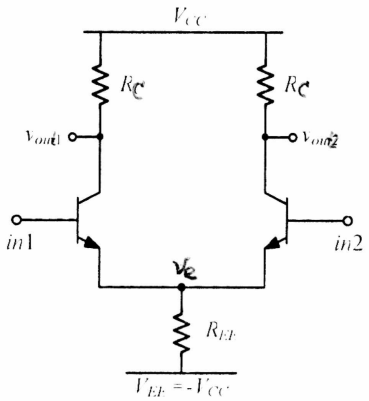
ซึ่งจะเห็นได้ว่าถ้าใช้ R_{EE} เพิ่มขึ้น 10 เท่า น่าจะส่งผลให้ g_m ลดลง 10 เท่าเช่นกัน เพราะกระแสไบอัสน่าจะลดลง 10 เท่าเนื่องจาก $I_{EDC} = (V_{EDC} - V_{EE})/2R_{EE} = (V_{BDC} - V_{BEON} - V_{EE})/2R_{EE}$ โดยมี $V_{BDC} = 0$V เพราะขาเบสต่อตรงกับแหล่งจ่ายสัญญาณแรงดันทั้งสองด้าน ดังนั้นการเพิ่ม R_{EE} ดังกล่าวจึงไม่น่าจะทำให้แรงดัน v_e มีขนาดไม่เปลี่ยนแปลง (จากสมการข้างบน $g_m R_{EE}$ น่าจะมีค่าคงที่)

มีนักศึกษาท่านหนึ่งสนใจเหตุการณ์จึงลองทำการทดลองนี้โดยใช้สัญญาณขนาดเล็กมากเป็นสัญญาณ v_{cm} (โดยที่ทรานซิสเตอร์ยังไม่มีกระแสเบสเช่นเดิม และไม่มีผลการปรากฏการณ์เออรี่) คิดว่านักศึกษาจะค้นพบสิ่งตามที่คาดคิดไว้หรือไม่ ถ้าไม่ควรเป็นอย่างไร เพราะอะไร

(ข) นักศึกษามีความจำเป็นต้องทำการทดลองเพื่อทดสอบประสิทธิภาพการทำงานของวงจรในรูปที่ 1.2 สำหรับสัญญาณอินพุทโหมดต่าง แต่ว่าไม่มี signal generator 2 ตัวที่จ่ายสัญญาณแบบ $v_{in1} = -v_{in2}$ ได้ ให้นักศึกษาออกแบบเพื่อทำการทดสอบนี้ให้ได้โดยสามารถใช้อุปกรณ์เหล่านี้เพิ่มเติม

- ทรานซิสเตอร์พีเอ็นพี 2 ตัว
- ตัวต้านทานค่าใดๆ 6 ตัว
- signal generator อุดมคติ1 ตัว
- ตัวเก็บประจุค่าใดๆ 4 ตัว
- แหล่งจ่ายกระแสคงที่อุดมคติ 1 ตัว
- แหล่งจ่ายไฟเลี้ยงคู่ V_{CC}, $V_{EE} = -V_{CC}$

(ค) จากรูปที่ 1.2 เมื่อแรงดันอินพุทเป็นสัญญาณโหมดต่างแบบสมดุลคือ $v_{in1} = v_d$ และ $v_{in2} = -v_d$ และมีขนาดไม่เล็ก ให้ นศ. อธิบายโดยอาศัยความเข้าใจว่าสัญญาณแรงดันจะมีการแกว่งหรือไม่ อย่างไรเมื่อเทียบกับ v_d (ทรานซิสเตอร์ไม่เป็นเชิงเส้น) แล้วให้ใช้สมการ (1.1) เพื่อวิเคราะห์หาสัญญาณแรงดัน v_e โดยสามารถให้คำตอบ v_e ในรูปของ v_d, R_{EE}, R_C, I_S, V_T ตามความเหมาะสม (พยายามทำคำตอบให้กระชับ) โดยให้เปรียบเทียบผลที่ได้ว่าสอดคล้องกับที่อธิบายด้วยความเข้าใจข้างต้นหรือไม่ อย่างไร



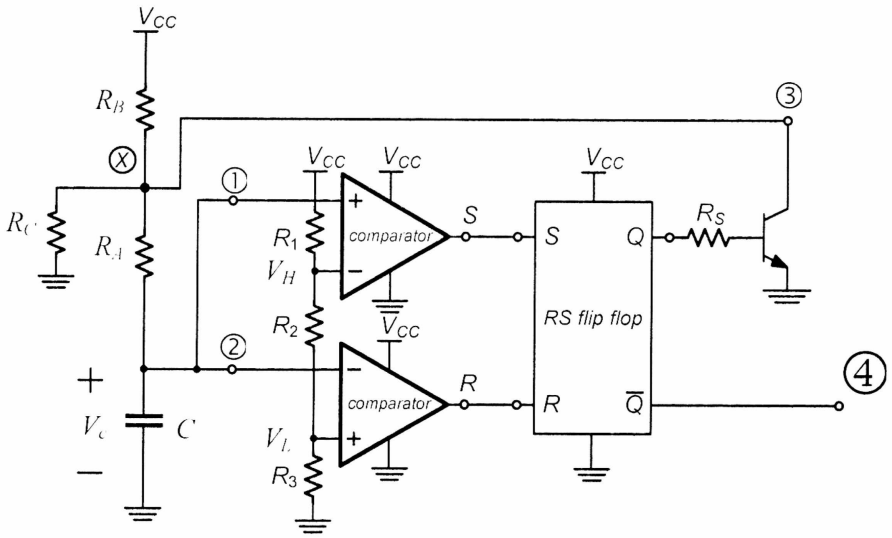
รูปที่ 1.2

2. จากวงจรในรูปที่ 1.3 แสดงวงจรกำเนิดสัญญาณซึ่งใช้ *RS* flip flop แบบที่สถานะ Q จะไม่เปลี่ยนแปลงเมื่อ R, S มีค่าลอจิกเป็น '0' ทั้งคู่ ให้นักศึกษา

(ก) เขียนสมการของสัญญาณ V_c ทั้งสองสถานะคือกรณีที่เมื่อแรงดันเพิ่มและลด (สมมุติว่าวงจรสามารถทำงานและให้กำเนิดสัญญาณได้) โดยให้คำตอบในรูปของ R_A, R_B, R_C, R_1, R_2, R_3, C, V_{CC} ตามความเหมาะสม

(ข) หาความสัมพันธ์ระหว่างตัวต้านทาน R_A, R_B, R_C, R_1, R_2, R_3 เพื่อทำให้สามารถกำเนิดสัญญาณได้ โดยกำหนดให้เมื่อสวิทช์ (เอ็นพีเอ็น) อยู่ในสถานะเปิดแรงดัน V_c จะต้องวิ่งเข้าหาแรงดันที่มีค่าอย่างน้อยเป็น 2 เท่าตัวของแรงดัน V_H และเมื่อสวิทช์อยู่ในสถานะปิดแรงดัน V_c จะต้องวิ่งเข้าหาแรงดันที่มีค่าไม่เกิน 0.5 เท่าของแรงดัน V_L

(ค) ถ้าดึง R_C ออก แล้วให้วงจรทำงานแบบปกติ ให้หาสมการความสัมพันธ์ระหว่าง R_A, R_B, R_1, R_2, R_3 ตามความเหมาะสม เพื่อทำให้สัญญาณที่ออกจากจุด ④ มี Duty cycle 50 %



รูปที่ 1.3

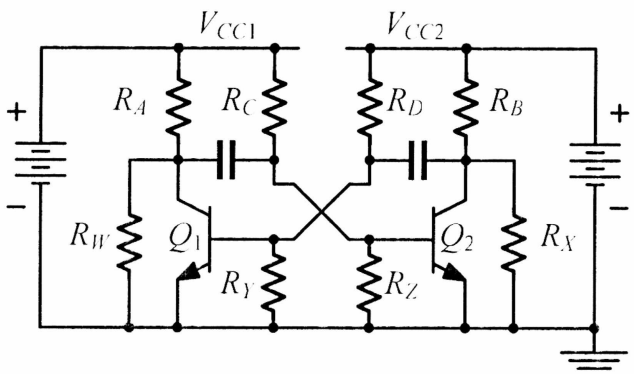
3. จากวงจรกำเนิดสัญญาณแบบ astable multivibratorในรูปที่ 1.4 สมมุติว่าองค์ประกอบที่แสดงภายในวงจรนี้ <u>สามารถกำเนิดสัญญาณที่คาบเวลาได้จริง</u> ให้นักศึกษา

(ก) วาดสัญญาณที่ขาเบสและขาคอลเลคเตอร์ของทรานซิสเตอร์ทั้งสองตัวในสภาวะคงตัว (steady state) โดยให้กำหนดระดับแรงดันที่สำคัญในรูปของ V_{CC1}, V_{CC2}, R_A, R_B, R_C, R_D, R_W, R_X, R_Y, R_Z, V_{BEon}, V_{CEsat} ตามความเหมาะสม

(ข) หาสมการของสัญญาณแรงดันที่ขาเบสของทรานซิสเตอร์ทั้งสองตัวในช่วงที่ทรานซิสเตอร์นั้นอยู่ในสถานะ OFF ซึ่งอยู่ในสภาวะคงตัว (steady state)โดยติดคำตอบในรูปของ V_{CC1}, V_{CC2}, C_X, C_Y, R_A, R_B, R_C, R_D, R_W, R_X, R_Y, R_Z, V_{BEon}, V_{CEsat} ตามความเหมาะสม

(ค) หาสมการของคาบเวลาของสัญญาณที่สร้างขึ้นมา โดยติดคำตอบในรูปของ V_{CC1}, V_{CC2}, C_X, C_Y, R_A, R_B, R_C, R_D, R_W, R_X, R_Y, R_Z, V_{BEon}, V_{CEsat} ตามความเหมาะสม

กำหนดให้เมื่อทรานซิสเตอร์ทำงาน (ON) จะมีแรงดันดังนี้คือ $V_{BE} = V_{BEon}$ และ $V_{CE} = V_{CEsat}$



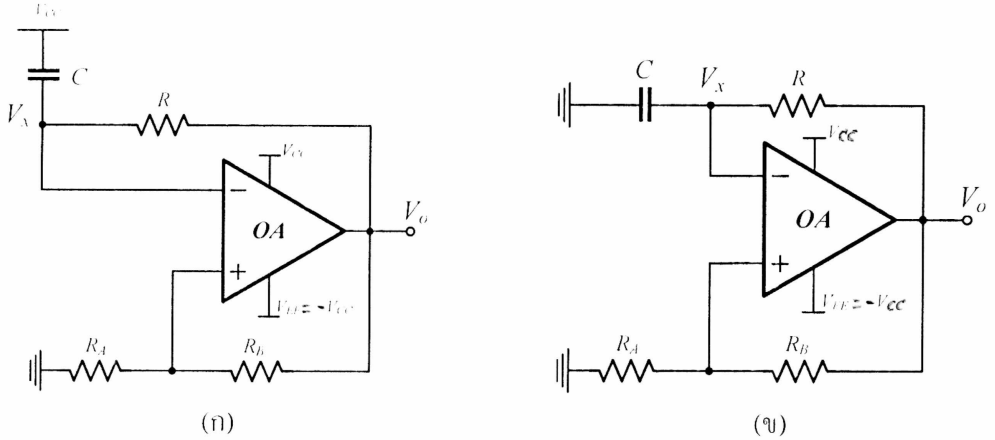
รูปที่ 1.4

4.

(ก) จากวงจรในรูปที่ 1.5(ก) ซึ่งมีการต่อตัวเก็บประจุ C ขึ้นไฟเลี้ยง V_{CC} แทนการต่อลงกราวนด์ ให้นศ.พิจารณาและให้เหตุผลว่าวงจรนี้สามารถให้กำเนิดสัญญาณสี่เหลี่ยมได้หรือไม่ เพราะอะไร และอย่างไร

(ข) เมื่อต่อตัวเก็บประจุลงกราวนด์ดังวงจรกำเนิดสัญญาณในรูปที่ 1.5(ข) ซึ่งออปแอมป์มีข้อจำกัดในการจ่ายแรงดันเอาท์พุทสูงสุดและต่ำสุดเป็น V_{CC} และ V_{EE} ตามลำดับ แต่ถ้าสมมุติให้ออปแอมป์ตัวนี้ซึ่งมีอัตราขยายสูงมาก (แต่ไม่เป็นอนันต์) และไม่มีข้อจำกัดของแรงดันที่เอาท์พุท ให้นศ.พิจารณาและให้เหตุผลว่าวงจรนี้สามารถให้กำเนิดสัญญาณที่มีคาบเวลาจำกัดได้หรือไม่ เพราะอะไร และอย่างไร

(ค) โดยปกติแล้ววงจรกำเนิดสัญญาณในรูปที่ 1.5(ข) จะให้กำเนิดสัญญาณสี่เหลี่ยมที่มีค่า duty cycle ประมาณ 50% ให้นศ.ทำการออกแบบเพื่อทำให้ค่า duty cycle เปลี่ยนไปให้มีค่าต่ำกว่า 50% โดยใช้อุปกรณ์คือ ทรานซิสเตอร์เอ็นพีเอ็นอุดมคติ 1 ตัวและตัวต้านทานค่าใดๆ 2 ตัว (R_X, R_Y) <u>ต่อเพิ่มเข้าไปโดยไม่เปลี่ยนแปลงการต่อของวงจรเดิม</u> จากวงจรที่ออกแบบนี้ให้คำนวณหาค่า duty cycle โดยให้คำตอบให้อยู่ในรูปของ C, R, R_A, R_B, R_X, R_Y ตามความเหมาะสม



รูปที่ 1.5